



CMS32C020 数据手册

基于 ARM® Cortex®-M0+的 32 位微控制器

内置 32K 字节 Flash,丰富的模拟功能,定时器及各种通讯接口

V0.9.1

请注意以下有关CMS知识产权政策

* 中微半导体（深圳）股份有限公司（以下简称本公司）已申请了专利，享有绝对的合法权益。与本公司MCU或其他产品有关的专利权并未被同意授权使用，任何经由不当手段侵害本公司专利权的公司、组织或个人，本公司将采取一切可能的法律行动，遏止侵权者不当的侵权行为，并追讨本公司因侵权行为所受的损失、或侵权者所得的不法利益。

* 中微半导体（深圳）股份有限公司的名称和标识都是本公司的注册商标。

* 本公司保留对规格书中产品在可靠性、功能和设计方面的改进作进一步说明的权利。然而本公司对于规格内容的使用不负责任。文中提到的应用其目的仅仅是用来做说明，本公司不保证和不表示这些应用没有更深入的修改就能适用，也不推荐它的产品使用在会由于故障或其它原因可能会对人身造成危害的地方。本公司的产品不授权适用于救生、维生器件或系统中作为关键器件。本公司拥有不事先通知而修改产品的权利，对于最新的信息，请参考官方网站 www.mcu.com.cn。

功能

- ◆ 工作环境
 - 电源电压范围：2.0V 到 5.5V
 - 温度范围：-40°C到 85°C
 - 低功耗模式：睡眠模式，深度睡眠模式
- ◆ 内核
 - ARM®32-bitCortex®-M0+ CPU
 - 工作频率：48MHz
- ◆ 32 位硬件乘法器
 - 支持单周期 32bit 乘法运算
- ◆ 存储器
 - 32KB Flash 存储器，程序与数据存储共享
 - 1KB 专用数据 Flash 存储器
 - 4KB SRAM 存储器
- ◆ 电源和复位管理
 - 内置上电复位（POR）电路
 - 内置电压检测（LVD）电路（门限电压可设）
- ◆ 时钟管理
 - 内置高速振荡器：48MHz
 - 内置低速振荡器：32KHz
 - XT1 外部晶体振荡器：32.768KHz
- ◆ 增强型 DMA
 - 3 通道
 - 中断触发启动
 - 支持正常模式，重复模式和链传送
- ◆ 通用 CRC
- ◆ GPIO
 - 最多可达 22 个 GPIO，支持外部中断
 - 所有 GPIO 支持上/下拉电阻功能
 - 部分 GPIO 可选择 TTL 输入或施密特输入
- ◆ 高精度 12 位 ADC
 - 转换速率 500Ksps
 - 外部模拟通道数最多 22 个
 - 支持单次、连续、扫描、选择模式
 - 支持硬件触发
 - 转换范围：0 到正参考电压
- ◆ 模拟比较器(ACMP0/1)
 - 正端和负端多路可选
 - 支持迟滞电压选择：0mV/20mV
 - 比较器输出可作为定时器 1 的触发信号
- ◆ 丰富的定时器资源
 - 1 个 16 位高级控制定时器（TIM1）
 - 4 个 16 位通用定时器（TIM3/TIM14/TIM16/TIM17）
 - 1 个窗口看门狗定时器（WWDG）
 - 1 个独立看门狗定时器（IWDG）
 - 1 个 15 位间隔定时器
 - SysTick 定时器
- ◆ 丰富灵活的接口
 - 2 通道通用串行通讯单元：实现 3 线串行(SSPI)、UART、简易 I2C 功能，最多支持 1 路 UART
 - 1 个 SPI 通信单元：支持 8bit 和 16bit 传输帧
 - 1 个 I²C 接口：支持标准模式(100KHz)和快速模式(400KHz)
 - 1 个串行同步/异步通信单元（USART）：支持单线半双工通信
- ◆ 安全功能
 - 符合 IEC60730 相关标准
 - 支持硬件 CRC
 - 支持重要 SFR 保护，防止误操作
 - 128 位唯一 ID
- ◆ 串行两线调试器（SWD）

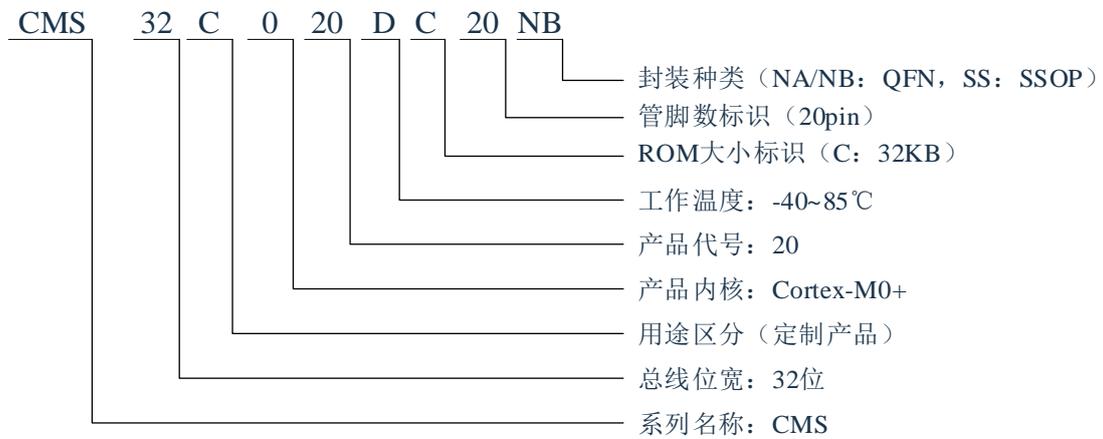
1 概述

1.1 简介

CMS32C020采用高性能的ARM®Cortex®-M0+的32位RISC内核，最高可工作于48MHz，采用高速的嵌入式闪存（4K SRAM，程序/数据闪存最大32KB）。本产品集成I2C、UART、SPI多种标准接口。内置有高级定时器、通用定时器等多个定时器模块。包含12bitA/D转换器，可用于采集外部传感器信号，降低系统设计成本。

CMS32C020还具有出色的低功耗性能，支持睡眠和深度睡眠两种低功耗模式，设计灵活。

1.2 产品型号一览表



CMS32C020 的产品一览表:

产品型号	封装	Flash 存储器	专用数据 Flash 存储器	SRAM
CMS32C020DC20NB	20 引脚塑封 QFN20 (3x3mm, 0.4mm 间距)	32KB	1KB	4KB
CMS32C020DC24NA	24 引脚塑封 QFN24 (4x4mm, 0.5mm 间距)			
CMS32C020DC24SS	24 引脚塑封 SSOP24			

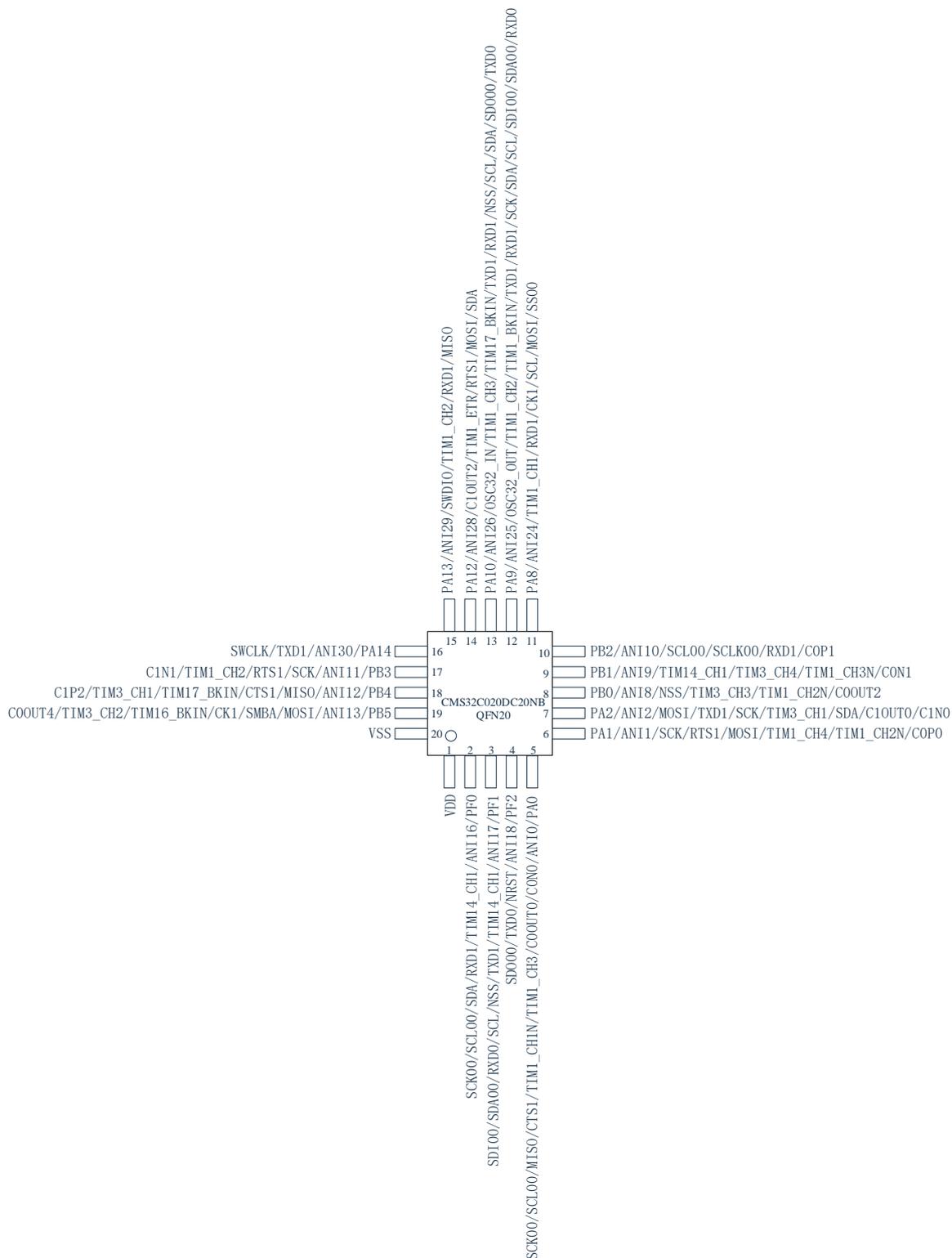
1.3 产品信息

以下是 CMS32C020 芯片的产品信息：

外围接口		产品型号	CMS32C020DC20NB	CMS32C020DC24NA	CMS32C020DC24SS
		MCU 工作电压		2.0V~5.5V	
最大时钟频率		48MHz			
存储模块	ROM	32K			
	DATAFLASH	1K			
	SRAM	4K			
定时器	SysTick	1			
	WWDG	1			
	IWDG	1			
	16 位高级定时器	1			
	16 位通用定时器	4			
	15 位间隔定时器	1			
增强型外设	CRC	1			
	DMA (3 通道)	1			
通信模块	SAU	SSPI	1		
		UART	1		
		简易 I ² C	1		
	SPI		1		
	USART		1		
	I ² C		1		
模拟模块	12bit-ADC (外部通道数)	18	22		
	ACMP	2			
GPIOs		18	22		
LVD		4.0V/3.65V/3.1V/2.95V/2.85V/2.75V/2.65V/2.55V/2.45V/2.0V/1.9V/1.8V			
工作电压		2.0V~5.5V			
工作温度		-40°C到 85°C			
封装		QFN20	QFN24	SSOP24	

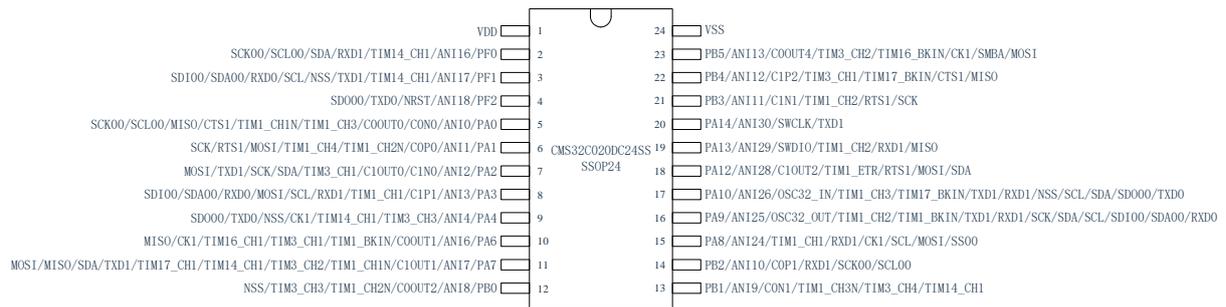
1.4 引脚连接图 (Top View)

1.4.1 CMS32C020DC20NB



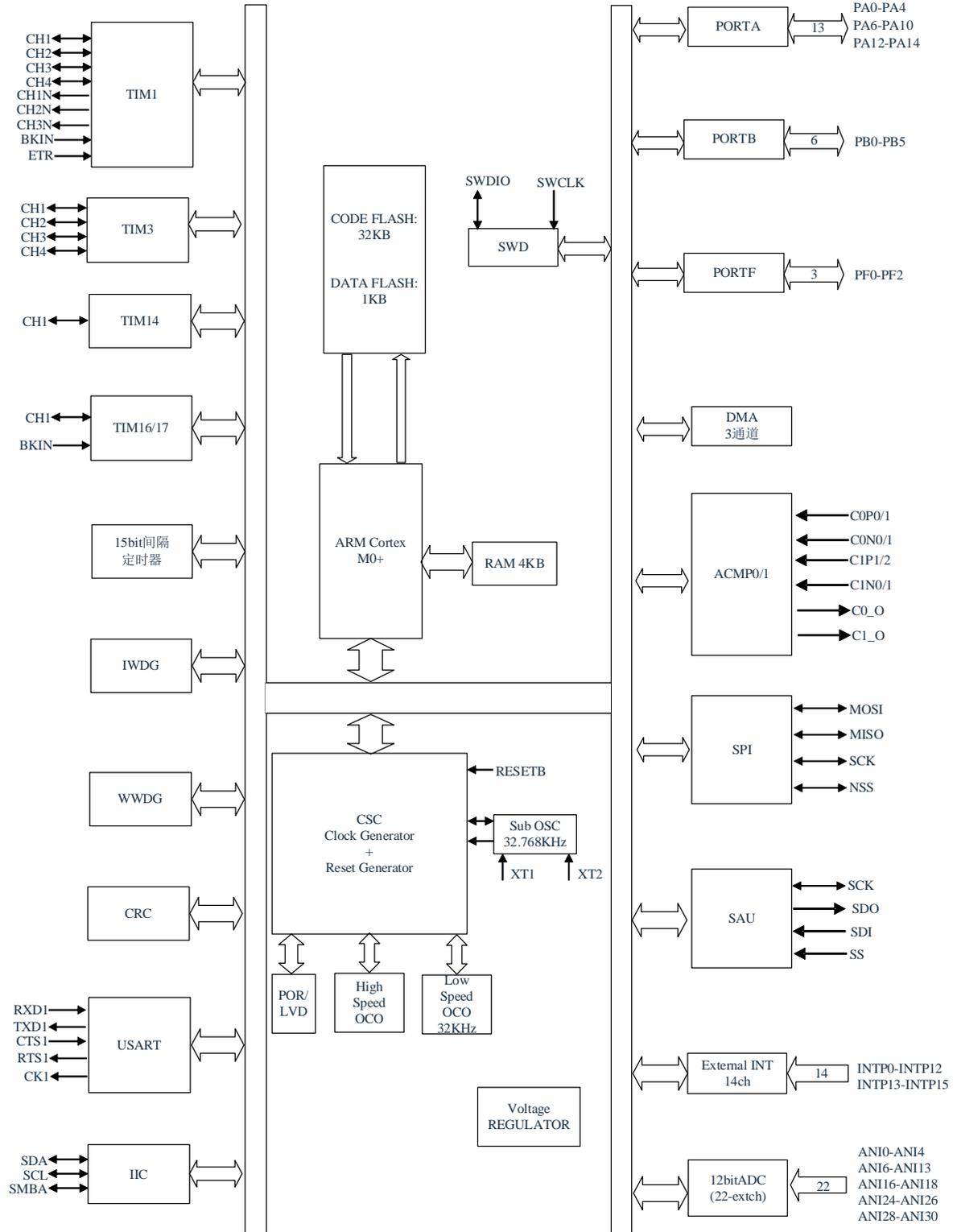
1.4.2 CMS32C020DC24NA


1.4.3 CMS32C020DC24SS



2 产品结构图

2.1.1 CMS32C020DC24SS



3 存储器映射



4 引脚功能

4.1 端口功能

下文表格中的符号说明如下：

管脚类型	符号说明
I/O	表示数字输入/输出
I	表示数字输入
O	表示数字输出
AI	表示模拟输入
AO	表示模拟输出
P	表示电源或地

管脚号		管脚名称	管脚类型	描述
QFN20	QFN24/ SSOP24			
5	5	PA0	I/O	GPIO 通过寄存器配置输入输出，上、下拉等功能
		ANI0	AI	ADC 通道 0 输入
		C0N0	AI	ACMP0 负端输入 0
		C0OUT0	O	ACMP0 输出通道 0
		MISO	I/O	SPI 主机输入/从机输出
		TIM1_CH1N	O	TIM1 通道 1 互补输出
		TIM1_CH3	I/O	TIM1 通道 3 输入/输出
		CTS1	I	USART 硬件流输入
		SCL00	I/O	串行接口 IIC00 的时钟输入/输出
		SCK00	I/O	串行接口 SSPI00 的时钟输入/输出
6	6	PA1	I/O	GPIO 通过寄存器配置输入输出，上、下拉等功能
		ANI1	AI	ADC 通道 1 输入
		C0P0	AI	ACMP0 正端输入 0
		RTS1	O	USART 硬件流输出
		MOSI	I/O	SPI 主机输出/从机输入
		SCK	I/O	SPI 时钟输入/输出
		TIM1_CH2N	O	TIM1 通道 2 互补输出
		TIM1_CH4	I/O	TIM1 通道 4 输入/输出
7	7	PA2	I/O	GPIO 通过寄存器配置输入输出，上、下拉等功能
		ANI2	AI	ADC 通道 2 输入
		C1N0	AI	ACMP1 负端输入 0
		C0OUT0	O	ACMP0 输出通道 0
		TXD1	O	USART 数据输出

管脚号		管脚名称	管脚类型	描述
QFN20	QFN24/ SSOP24			
		MOSI	I/O	SPI 主机输出/从机输入
		SCK	I/O	SPI 时钟输入/输出
		SDA	I/O	IIC 的数据输入/输出
		TIM3_CH1	I/O	TIM3 通道 1 输入/输出
-	8	PA3	I/O	GPIO 通过寄存器配置输入输出, 上、下拉等功能
		ANI3	AI	ADC 通道 3 输入
		C1P1	AI	ACMP1 正端输入 1
		RXD1	I	USART 数据输入
		MOSI	I/O	SPI 主机输出/从机输入
		SDI00	I	串行接口 SSPI00 的数据输入
		SDA00	I/O	串行接口 IIC00 的数据输入/输出
		RXD0	I	串行接口 UART0 数据输入
		SCL	I/O	IIC 的时钟输入/输出
		TIM1_CH1	O	TIM1 通道 1 输入/输出
-	9	PA4	I/O	GPIO 通过寄存器配置输入输出, 上、下拉等功能
		ANI4	AI	ADC 通道 4 输入
		CK1	O	USART 同步模式时钟输出
		NSS	I/O	SPI 从机片选信号输入/输出
		SDO00	O	串行接口 SSPI00 的数据输出
		TXD0	O	串行接口 UART0 数据输出
		TIM3_CH3	I/O	TIM3 通道 3 输入/输出
		TIM14_CH1	I/O	TIM14 通道 1 输入/输出
-	10	PA6	I/O	GPIO 通过寄存器配置输入输出, 上、下拉等功能
		ANI6	AI	ADC 通道 6 输入
		C0OUT1	O	ACMP0 输出通道 1
		CK1	O	USART 同步模式时钟输出
		MISO	I/O	SPI 主机输入从机输出
		TIM1_BKIN	I	TIM1 刹车信号输入
		TIM3_CH1	I/O	TIM3 通道 1 输入/输出
		TIM16_CH1	I/O	TIM16 通道 1 输入/输出
-	11	PA7	I/O	GPIO 通过寄存器配置输入输出, 上、下拉等功能
		ANI7	AI	ADC 通道 7 输入
		C1OUT1	O	ACMP1 输出通道 1
		TXD1	O	USART 数据输出
		MISO	I/O	SPI 主机输入/从机输出
		MOSI	I/O	SPI 主机输出/从机输入

管脚号		管脚名称	管脚类型	描述
QFN20	QFN24/ SSOP24			
		SDA	I/O	IIC 数据输入/输出
		TIM1_CH1N	O	TIM1 通道 1 互补输出
		TIM3_CH2	I/O	TIM3 通道 2 输入/输出
		TIM14_CH1	I/O	TIM14 通道 1 输入/输出
		TIM17_CH1	I/O	TIM17 通道 1 输入/输出
11	15	PA8	I/O	GPIO 通过寄存器配置输入输出, 上、下拉等功能
		ANI24	AI	ADC 通道 24 输入
		RXD1	I	USART 数据输入
		CK1	O	USART 同步模式时钟输出
		MOSI	I/O	SPI 主机输出/从机输入
		SS00	I	串行接口 SSPI00 的芯片选择输入
		SCL	I/O	IIC 时钟输入/输出
		TIM1_CH1	I/O	TIM1 通道 1 输入/输出
12	16	PA9	I/O	GPIO 通过寄存器配置输入输出, 上、下拉等功能
		ANI25	AI	ADC 通道 25 输入
		OSC32_OUT	AO	XT1 振荡电路输出
		RXD1	I	USART 数据输入
		TXD1	O	USART 数据输出
		SCK	I/O	SPI 时钟输入输出
		SDI00	I	串行接口 SSPI00 的数据输入
		SDA00	I/O	串行接口 IIC00 的数据输入/输出
		RXD0	I	串行接口 UART0 数据输入
		SDA	I/O	IIC 数据输入/输出
		SCL	I/O	IIC 时钟输入/输出
		TIM1_BKIN	I	TIM1 刹车输入
		TIM1_CH2	I/O	TIM1 通道 2 输入/输出
13	17	PA10	I/O	GPIO 通过寄存器配置输入输出, 上、下拉等功能
		ANI26	AI	ADC 通道 26 输入
		OSC32_IN	AI	XT1 振荡电路输入
		RXD1	I	USART 数据输入
		TXD1	O	USART 数据输出
		NSS	I/O	SPI 从机片选信号输入/输出
		SDO00	O	串行接口 SSPI00 的数据输出
		TXD0	O	串行接口 UART0 数据输出
		SDA	I/O	IIC 数据输入/输出
		SCL	I/O	IIC 时钟输入/输出

管脚号		管脚名称	管脚类型	描述
QFN20	QFN24/ SSOP24			
		TIM1_CH3	I/O	TIM1 通道 3 输入/输出
		TIM17_BKIN	I	TIM17 刹车输入
14	18	PA12	I/O	GPIO 通过寄存器配置输入输出, 上、下拉等功能
		ANI28	AI	ADC 通道 28 输入
		C1OUT2	O	ACMP1 输出通道 2
		RTS1	O	USART 硬件流输出
		MOSI	I/O	SPI 主机输出/从机输入
		SDA	I/O	SDA 数据输入/输出
		TIM1_ETR	I	TIM1 外部触发信号输入
15	19	PA13	I/O	GPIO 通过寄存器配置输入输出, 上、下拉等功能
		ANI29	AI	ADC 通道 29 输入
		SWDIO	I/O	SWD 数据输入/输出
		RXD1	I	USART 数据输入
		MISO	I/O	SPI 主机输入/从机输出
		TIM1_CH2	I/O	TIM1 通道 2 输入/输出
16	20	PA14	I/O	GPIO 通过寄存器配置输入输出, 上、下拉等功能
		ANI30	AI	ADC 通道 30 输入
		SWCLK	I	SWD 时钟输入
		TXD1	O	USART 数据输出
8	12	PB0	I/O	GPIO 通过寄存器配置输入输出, 上、下拉等功能
		ANI8	AI	ADC 通道 8 输入
		C0OUT2	O	ACMP0 输出通道 2
		NSS	I/O	SPI 从机片选信号输入/输出
		TIM1_CH2N	O	TIM1 通道 2 互补输出
		TIM3_CH3	I/O	TIM3 通道 3 输入/输出
9	13	PB1	I/O	GPIO 通过寄存器配置输入输出, 上、下拉等功能
		ANI9	AI	ADC 通道 9 输入
		C0N1	AI	ACMP0 负端输入 1
		TIM1_CH3N	O	TIM1 通道 3 互补输出
		TIM3_CH4	I/O	TIM3 通道 4 输入/输出
		TIM14_CH1	I/O	TIM14 通道 1 输入/输出
10	14	PB2	I/O	GPIO 通过寄存器配置输入输出, 上、下拉等功能
		ANI10	AI	ADC 通道 10 输入
		C0P1	AI	ACMP0 正端输入 1
		RXD1	I	USART 数据输入
		SCK00	I/O	串行接口 SSPI00 的时钟输入/输出

管脚号		管脚名称	管脚类型	描述
QFN20	QFN24/ SSOP24			
		SCL00	I/O	串行接口 IIC00 的时钟输入/输出
17	21	PB3	I/O	GPIO 通过寄存器配置输入输出, 上、下拉等功能
		ANI11	AI	ADC 通道 11 输入
		C1N1	AI	ACMP1 负端输入 1
		RTS1	O	USART 硬件流输出
		SCK	I/O	SPI 时钟输入输出
		TIM1_CH2	I/O	TIM1 通道 2 输入/输出
18	22	PB4	I/O	GPIO 通过寄存器配置输入输出, 上、下拉等功能
		ANI12	AI	ADC 通道 12 输入
		CIP2	AI	ACMP1 正端输入 2
		CTS1	I	USART 硬件流输入
		MISO	I/O	SPI 主机输入/从机输出
		TIM3_CH1	I/O	TIM3 通道 1 输入/输出
		TIM17_BKIN	I	TIM17 外部刹车信号输入
19	23	PB5	I/O	GPIO 通过寄存器配置输入输出, 上、下拉等功能
		ANI13	AI	ADC 通道 13 输入
		C0OUT4	O	ACMP0 输出通道 4
		CK1	O	USART 同步模式时钟输出
		MOSI	I/O	SP1 主机输出/从机输入
		SMBA	I/O	IIC SMBus 模式报警信号的输入/输出
		TIM3_CH2	I/O	TIM3 通道 2 输入/输出
		TIM16_BKIN	I	TIM16 外部刹车信号输入
2	2	PF0	I/O	GPIO 通过寄存器配置输入输出, 上、下拉等功能
		ANI16	AI	ADC 通道 16 输入
		RXD1	I	USART 数据输入
		SCK00	I/O	串行接口 SSPI00 的时钟输入/输出
		SCL00	I/O	串行接口 IIC00 的时钟输入/输出
		SDA	I/O	IIC 数据输入/输出
		TIM14_CH1	I/O	TIM14 通道 1 输入/输出
3	3	PF1	I/O	GPIO 通过寄存器配置输入输出, 上、下拉等功能
		ANI17	AI	ADC 通道 17 输入
		TXD1	O	USART 数据输出
		NSS	I/O	SPI 从机片选信号输入/输出
		SDI00	I	串行接口 SSPI00 的数据输入
		SDA00	I/O	串行接口 IIC00 的数据输入/输出
		RXD0	I	串行接口 UART0 数据输入

管脚号		管脚名称	管脚类型	描述
QFN20	QFN24/ SSOP24			
		SCL	I/O	IIC 时钟输入/输出
		TIM14_CH1	I/O	TIM14 通道 1 输入/输出
4	4	PF2	I/O	GPIO 通过寄存器配置输入输出，上、下拉等功能
		ANI18	AI	ADC 通道 18 输入
		SDO00	O	串行接口 SSPI00 的数据输出
		TXD0	O	串行接口 UART0 数据输出
		NRST	I	外部复位管脚
20	24	VSS	P	接地脚
1	1	VDD	P	电源电压输入脚

5 功能概要

5.1 ARM® Cortex®-M0+内核

ARM 的 Cortex-M0+处理器是 ARM 处理器中针对嵌入式系统的新一代产品。它提供了一种低成本的平台，旨在满足少引脚数和低功耗单片机的需求，同时提供出色的计算性能和先进的系统响应中断。

Cortex-M0+处理器的 32 位 RISC 处理器，提供卓越的代码效率，提供 ARM 内核的高性能预期，区别于同等内存大小的 8 位和 16 位器件。Cortex-M0+处理器具有 32 根地址线，存储空间多达 4G。

CMS32C020 采用嵌入式的 ARM 内核，因此与所有的 ARM 工具和软件兼容。

5.2 存储器

5.2.1 闪存 Flash

该产品内置了可进行编程、擦除和重写的闪存。具有如下功能：

- 程序和数据共享 32K 存储空间。
- 1KB 专用数据 Flash 存储器
- 支持页擦除，每页大小是 512byte
- 支持 byte/half-word/word 编程

5.2.2 SRAM

芯片内置 1 个大小为 4K 字节的嵌入式 SRAM。

5.3 时钟发生和启动

时钟发生电路是产生给CPU和外围硬件提供时钟的电路。有以下2种系统时钟和时钟振荡电路。

5.3.1 主系统时钟

- 高速内部振荡器（高速OCO）：能通过选项字节选择频率进行振荡。在解除复位后，CPU默认以此高速内部振荡器时钟开始运行。能通过执行深度睡眠指令或者设定HIOSTOP位使振荡停止。能通过高速内部振荡器的频率选择寄存器更改选项字节设定的频率。最高频率为 48MHz。

5.3.2 副系统时钟

- XT1振荡电路：能通过给引脚（XT1和XT2）连接32.768KHz的谐振器产生32.768KHz的时钟振荡，并且能通过设定XTSTOP位使振荡停止。
- 低速内部振荡器（低速OCO）：产生32KHz（TYP）的时钟振荡。能将低速内部振荡器时钟用作CPU 时钟。以下外围硬件能通过低速内部振荡器时钟运行：
 - 独立看门狗定时器（IWDG）
 - 15位间隔定时器

5.4 电源管理

5.4.1 供电方式

VDD: 外部电源, 电压范围 2.0 至 5.5V。

5.4.2 上电复位

上电复位电路 (POR) 有以下功能。

- 在接通电源时产生内部复位信号。如果电源电压 (VDD) 大于检测电压 (V_{POR})，就解除复位。但是，在达到工作电压范围前，必须通过电压检测电路或者外部复位保持复位状态。
- 将电源电压 (VDD) 和检测电压 (V_{PDR}) 进行比较，当 $VDD < V_{PDR}$ 时，产生内部复位信号。但是，在电源下降时，必须在小于工作电压范围前，转移到深度睡眠模式，或者通过电压检测电路或外部复位设定为复位状态。如果要重新开始运行，必须确认电源电压已恢复到工作电压范围内。

5.4.3 电压检测

电压检测电路通过选项字节设定运行模式和检测电压 (V_{LVDH} 、 V_{LVDL} 、 V_{LVD})。电压检测 (LVD) 电路有以下功能：

- 将电源电压 (VDD) 和检测电压 (V_{LVDH} 、 V_{LVDL} 、 V_{LVD}) 进行比较，产生内部复位或者中断请求信号。
- 电源电压的检测电压 (V_{LVDH} 、 V_{LVDL} 、 V_{LVD}) 能通过选项字节选择检测电平。
- 能在深度睡眠模式中运行。
- 当电源上升时，在达到工作电压范围前，必须通过电压检测电路或者外部复位保持复位状态。当电源下降时，必须在小于工作电压范围前，转移到深度睡眠模式，或者通过电压检测电路或外部复位设定为复位状态。
- 工作电压范围根据用户选项字节的设定而变。
- LVD输出可用作TIM1/TIM16/TIM17刹车输入。

5.5 低功耗模式

该产品支持两种低功耗模式以便在功耗低，启动时间短，可用的唤醒源之间实现最佳的折中：

- **睡眠模式：**通过执行睡眠指令进入睡眠模式。睡眠模式是停止CPU运行时钟的模式。在设定睡眠模式前，如果高速系统时钟振荡电路、高速内部振荡器或者外部低速时钟振荡电路正在振荡，各时钟就继续振荡。虽然此模式无法让工作电流降到深度睡眠模式的程度，但是在想要通过中断请求立即重新开始处理或者想要频繁地进行间歇运行时是一种有效的模式。
- **深度睡眠模式：**通过执行深度睡眠指令进入深度睡眠模式。深度睡眠模式是停止高速系统时钟振荡电路和高速内部振荡器的振荡并且停止整个系统的模式。能大幅度地降低芯片的工作电流。因为深度睡眠模式能通过中断请求来解除，所以也能进行间歇运行。但是在解除深度睡眠模式时需要确保振荡稳定的等待时间，所以如果一定要通过中断请求立即开始处理，就必须选择睡眠模式。

任何一种模式中，寄存器、标志和数据存储器全部保持设定为待机模式前的内容，并且还保持输入/输出端口的输出锁存器和输出缓冲器的状态。

5.6 复位功能

以下 8 种方法产生复位信号。

- (1) 通过 RESETB 引脚输入外部复位。
- (2) 通过窗口看门狗定时器 (WWDG) 的程序失控检测产生内部复位。
- (3) 通过独立看门狗定时器 (IWDG) 的程序失控检测产生内部复位。
- (4) 通过上电复位 (POR) 电路的电源电压和检测电压的比较产生内部复位。
- (5) 通过电压检测电路 (LVD) 的电源电压和检测电压的比较产生内部复位。
- (6) 因系统复位请求寄存器位(AIRC.R.SYSRESETREQ)被置为 1 而产生内部复位。
- (7) 存取非法存储器而产生内部复位。
- (8) TRIM 修调的正反码复位

内部复位和外部复位相同，在产生复位信号后，从用户定义的程序起始地址开始执行程序。

5.7 中断功能

Cortex-M0+处理器内置了嵌套向量中断控制器(NVIC)，支持最多 32 个中断请求(IRQ)输入，以及 1 个不可屏蔽中断(NMI)输入，另外，处理器还支持多个内部异常。

本产品对 23 个可屏蔽中断请求(IRQ) 进行了处理，详见用户使用手册对应章节。中断源的实际个数因产品而不同。

5.8 定时器

5.8.1 高级控制定时器 TIM1

高级控制定时器 TIM1 包含一个 16 位自动重载计数器，该计数器由可编程预分频器驱动。此类定时器可用于各种用途，包括测量输入信号的脉冲宽度（输入捕获），或者生成输出波形（输出比较、PWM 和带死区插入的互补 PWM）。

高级定时器（TIM1）和通用（TIMx）定时器是完全独立的，不共享任何资源。它们可以同步起来。

TIM1 定时器有 4 个独立通道，可用于：

- 输入捕获
- 输出比较
- PWM 生成（边沿和中心对齐模式）
- 单脉冲模式输出

TIM1 在刹车输入时可以将定时器的输出信号置为复位状态和已知状态。

TIM1 使用外部信号控制时可实现多个定时器互连的同步电路。

TIM1 支持增量（正交）编码器和霍尔传感器电路。

TIM1 支持外部时钟触发输入或逐周期电流管理

TIM1 定时器支持 DMA 功能。

在 MCU debug 模式下 TIM1 可以设置为停止。

5.8.2 通用定时器 TIM3

TIM3 通用定时器是由 16 位可编程分频器驱动的 16 位自动重载计数器构成。具有 4 个独立通道，可用于输入捕获/输出比较，PWM 或则单脉冲模式输出。

TIM3 使用外部信号控制时可实现多个定时器互连的同步电路。

TIM3 定时器支持 DMA 功能。

TIM3 支持增量（正交）编码器和霍尔传感器电路。

TIM3 支持外部时钟触发输入或逐周期电流管理

在 MCU debug 模式下 TIM3 可以设置为停止。

5.8.3 通用定时器 TIM14

通用定时器 TIM14 是由 16 位可编程分频器驱动的 16 位自动重载计数器构成。

TIM14 具有 1 个独立通道，可用于输入捕获/输出比较，PWM 或者单脉冲模式输出。

在 MCU debug 模式下 TIM14 可以设置为停止。

5.8.4 通用定时器 TIM16/TIM17

通用定时器 TIM16/TIM17 是由 16 位可编程分频器驱动的 16 位自动重载计数器构成。

TIM16/TIM17 具有 1 个独立通道，可用于输入捕获/输出比较，PWM 或者单脉冲模式输出。

TIM16/TIM17 在刹车输入时可以将定时器的输出信号置为复位状态和已知状态。

TIM16/TIM17 定时器支持 DMA 功能。

在 MCU debug 模式下 TIM16/17 可以设置为停止。

5.8.5 15 位间隔定时器

本产品内置一个 15 位间隔定时器，可按事先设定的任意时间间隔产生中断（INTIT），可用于从深度睡眠模式中唤醒。计数时钟可选择外部低速时钟或内部低速时钟。

5.8.6 窗口看门狗定时器（WWDG）

窗口看门狗基于一个 7 位的下行计数器。当出现问题，它可以作为一个看门狗来复位系统。计数时钟为 APB 分频时钟。可以产生提前唤醒中断。在 MCU debug 模式下窗口看门狗可以设置为停止。

5.8.7 独立看门狗定时器（IWDG）

IWDG 最适合应用于那些需要看门狗作为一个在主程序之外，能够完全独立工作，并且对时间精度要求较低场合。IWDG 由低速内部振荡时钟 LSI 提供时钟，这样即使主时钟发生故障仍然保持工作状态。

- 当系统产生 LOOKUP 时，IWDG 计数使能强制开启，LOOKUP 撤销后，关闭 IWDG 计数使能。
- 通过选项字节可以使能 IWDG 硬件模式。
- IWDG 是深度睡眠模式的唤醒源，以复位的方式唤醒深度睡眠模式。
- 在 MCU debug 模式下独立看门狗可以设置为停止。

5.8.8 SysTick 定时器

这个定时器是实时操作系统专用的，但也可以作为一个标准的递减计数器使用。其特点：

- 24 位向下计数
- 自装载能力
- 计数器记到 0 时可产生中断（可屏蔽）

5.9 通信模块

5.9.1 通用串行通信单元

本产品内置1个通用串行通信单元，有2个串行通道，能实现3线串行(SSPI)、UART和简易I2C的通信功能。各通道的功能分配如下。

(1) 3线串行接口（简易SPI）

与主控设备输出的串行时钟（SCLK）同步进行数据的发送和接收。

这是使用1条串行时钟（SCLK）、1条发送串行数据（SDO）和1条接收串行数据（SDI）共3条通信线进行通信的时钟同步通信接口。

[数据的发送和接收]

- 7位、8位的数据长度
- 发送和接收数据的相位控制
- MSB/LSB 优先的选择
- 发送和接收数据的电平设定

[时钟控制]

- 主控或者从属的选择
 - 输入/输出时钟的相位控制
 - 由预分频器和通道内部计数器产生的传送周期
 - 最大传送速率
- 主控通信：Max. 6MHz
从属通信：Max. 6MHz

[中断功能]

- 传送结束中断、缓冲器空中断

[错误检测标志]

- 溢出错误

(2) 带从属片选功能的简易SPI

支持从属片选输入功能的SPI串行通信接口。这是使用一个从属片选输入（SS）、1条串行时钟（SCLK）、1条发送串行数据（SDO）和1条接收串行数据（SDI）共4条通信线进行通信的时钟同步通信接口。

[数据的发送和接收]

- 7位、8位的数据长度
- 发送和接收数据的相位控制
- MSB/LSB 优先的选择
- 发送和接收数据的电平设定

[时钟控制]

- 输入/输出时钟的相位控制
- 由预分频器和通道内部计数器产生的传送周期
- 最大传送速率

从属通信：Max.6MHz

[中断功能]

- 传送结束中断、缓冲器空中断

[错误检测标志]

- 溢出错误

(3) UART

通过串行数据发送（TxD）和串行数据接收（RxD）共2条线进行异步通信的功能。使用这2条通信线，按数据帧（由起始位、数据、奇偶校验位和停止位构成）与其他通信方进行异步（使用内部波特率）的数据发送和接收。能通过使用发送专用（偶数通道）和接收专用（奇数通道）共2个通道来实现全双工UART 通信。

[数据的发送和接收]

- 7 位、8 位的数据长度
- MSB/LSB 优先的选择
- 发送和接收数据的电平设定、反相的选择
- 奇偶校验位的附加、奇偶校验功能
- 停止位的附加

[中断功能]

- 传送结束中断、缓冲器空中断
- 帧错误、奇偶校验错误或者溢出错误引起的错误中断

[错误检测标志]

- 帧错误、奇偶校验错误、溢出错误

(4) 简易I2C

通过串行时钟（SCL）和串行数据（SDA）共2条线与多个设备进行时钟同步通信的功能。因为此简易I2C是为了与闪存、A/D 转换器等设备进行单通信而设计的，所以只能用作主控设备。开始条件和停止条件与操作控制寄存器一样，必须遵守AC特性，通过软件进行处理。

[数据的发送和接收]

- 主控发送、主控接收（只限于单主控的主控功能）
- ACK 输出功能注、ACK 检测功能
- 8 位数据长度（在发送地址时，用高 7 位指定地址，用最低位进行 R/W 控制）
- 通过软件产生开始条件和停止条件

[中断功能]

- 传送结束中断

[错误检测标志]

- ACK 错误、溢出错误

[简易I2C不支持的功能]

- 从属发送、从属接收
- 仲裁失败检测功能
- 等待检测功能

5.9.2 串行接口 IIC

I2C（内部集成电路）总线接口用作微控制器和 I2C 串行总线之间的接口。它提供多主模式功能，可以控制所有 I2C 总线特定的序列、协议、仲裁和时序。它支持标准和快速模式。它还与 SMBus 2.0 兼容。它可以用于多种用途，包括 CRC 生成和验证、SMBus（系统管理总线）以及 PMBus（电源管理总线）。根据器件的不同，可利用 DMA 功能来减轻 CPU 的工作量。其特性如下：

- 并行总线/I2C协议转换器
- 多主模式功能：同一接口既可作为主模式也可用作从模式
- I2C 主模式特性：
 - 时钟生成
 - 起始位和停止位生成
- I2C 从模式特性：
 - 可编程 I2C 地址检测
 - 双寻址模式，可对 2 个从地址应答
 - 停止位检测
- 7位/10位寻址以及广播呼叫的生成和检测
- 支持不同的通信速度：
 - 标准速度（高达 100 KHz）
 - 快速速度（高达 400 KHz）
- 状态标志：
 - 发送/接收模式标志
 - 字节传输结束标志
 - I2C 忙碌标志
- 错误标志：
 - 主模式下的仲裁丢失情况
 - 地址/数据传输完成后的应答失败
 - 检测误放的起始位和停止位
 - 禁止时钟延长后出现的上溢/下溢
- 2 个中断向量：
 - 一个中断由成功的地址/数据字节传输事件触发
 - 一个中断由错误状态触发
- 可选的时钟延长
- 带DMA功能的1字节缓冲
- 可配置的PEC（数据包错误校验）生成或验证：
 - 在 Tx 模式下，可将 PEC 值作为最后一个字节进行传送
 - 针对最后接收字节的 PEC 错误校验
- SMBus 2.0兼容性：
 - 25 ms 时钟低电平超时延迟
 - 10 ms 主器件累计时钟低电平延长时间
 - 25 ms 从器件累计时钟低电平延长时间
 - 具有 ACK 控制的硬件 PEC 生成/验证

- 支持地址解析协议(ARP)
- PMBus 兼容性

5.9.3 SPI 通信单元

串行外设接口(SPI)可与外部器件进行半双工/全双工的同步串行通信。该接口可配置为主模式,在这种情况下,它可为外部从器件提供通信时钟(SCK)。该接口还能够多主模式配置下工作。

它可用于多种用途,包括基于双线的单工同步传输,其中一条可作为双向数据线,或使用CRC校验实现可靠通信。其特性如下

- 基于三条线的全双工同步传输
- 基于双线的单工同步传输,其中一条可作为双向数据线
- 8位或16位传输帧格式选择
- 主模式或从模式操作
- 多主模式功能
- 8个主模式波特率预分频器(最大值为 $f_{PCLK}/2$)
- 从模式频率(最大值为6MHz)
- 对于主模式和从模式都可实现更快的通信
- 对于主模式和从模式都可通过硬件或软件进行NSS管理:动态切换主/从操作
- 可编程的时钟极性和相位
- 可编程的数据顺序,最先移位MSB或LSB
- 可触发中断的专用发送和接收标志
- SPI总线忙状态标志
- SPI TI模式
- 用于确保可靠通信的硬件CRC功能:
 - 在发送模式下可将CRC值作为最后一个字节发送
 - 根据收到的最后一个字节自动进行CRC错误校验
- 可触发中断的主模式故障、上溢和CRC错误标志
- 具有DMA功能的1字节发送和接收缓冲器:发送和接收请求

5.9.4 串行同步异步通信单元 USART

通用同步异步收发器 (USART) 能够灵活地与外部设备进行全双工数据交换, 满足外部设备对工业标 NRZ 异步串行数据格式的要求。USART 通过小数波特率发生器提供了多种波特率。

它支持同步单向通信和半双工单线通信; 还支持 LIN (局域互连网络)、IrDA (红外线数据协会) SIR ENDEC 规范, 以及调制解调器操作 (CTS/RTS)。而且, 它还支持多处理器通信。

通过配置多个缓冲区使用 DMA 可实现高速数据通信。其特性如下

- 全双工异步通信
- NRZ标准格式 (标记/空格)
- 小数波特率发生器系统
 - 通用可编程收发波特率。
- 数据字长度可编程 (8位或9位)
- 停止位可配置
 - 支持 1 或 2 个停止位
- LIN主模式同步停止符号发送功能和LIN从模式停止符号检测功能
 - 对 USART 进行 LIN 硬件配置时可生成 13 位停止符号和检测 10/11 位停止符号
- 用于同步发送的发送器时钟输出
- IrDA SIR 编码解码器
 - 正常模式下, 支持 3/16 位持续时间
- 单线半双工通信
- 使用DMA (直接存储器访问) 实现可配置的多缓冲区通信
 - 使用 DMA 在预留的 SRAM 缓冲区中收/发字节
- 发送器和接收器具有单独使能位
- 传输检测标志:
 - 接收缓冲区已满
 - 发送缓冲区为空
 - 传输结束标志
- 奇偶校验控制:
 - 发送奇偶校验位
 - 检查接收的数据字节的奇偶性
- 四个错误检测标志:
 - 溢出错误
 - 噪声检测
 - 帧错误
 - 奇偶校验错误
- 十个具有标志位的中断源:
 - CTS 变化
 - LIN 停止符号检测
 - 发送数据寄存器为空
 - 发送完成
 - 接收数据寄存器已满

- 接收到线路空闲
- 溢出错误
- 帧错误
- 噪声错误
- 奇偶校验错误
- 多处理器通信
 - 如果地址不匹配，则进入静默模式
- 从静默模式唤醒（通过线路空闲检测或地址标记检测）
- 两个接收器唤醒模式：地址位（MSB，第9位），线路空闲

5.10 增强型 DMA

该产品内置增强型DMA控制器，有3个DMA通道，能够实现不使用CPU而在存储器之间进行数据传送的功能。该模块特性如下：

- 支持外围中断启动DMA，实现数据传输。
- 支持正常传送模式，重复传送模式和链传送。

5.11 通用 CRC

CRC（循环冗余校验）计算单元使用一个固定的多项式发生器从一个 32 位的数据字中产生 CRC 码。其特性如下：

使用 CRC-32（以太网）多项式：0x4C11DB7

$$- X^{32} + X^{26} + X^{23} + X^{22} + X^{16} + X^{12} + X^{11} + X^{10} + X^8 + X^7 + X^5 + X^4 + X^2 + X + 1$$

- 单输入/输出32位数据寄存器
- CRC计算在4个AHB时钟周期内完成。

5.12 模拟模块

5.12.1 模数转换器（ADC）

本产品内置12位分辨率的模数转换器ADC，可将模拟输入转换为数字值，支持多达22个通道的ADC模拟输入（ANI0~ANI4，ANI6~ANI13，ANI16~ANI18，ANI24~ANI26，ANI28~ANI30）。该ADC含有以下的功能：

- 12位分辨率，转换速率500Ksps。
- 触发方式：硬件无等待模式和硬件等待模式
- 通道选择：支持单通道选择和多通道扫描两种模式
- 转换模式：支持单次转换和连续转换
- 工作电压：支持 $2.5V \leq VDD \leq 5.5V$ 的工作电压范围
- 可检测内置基准电压(0.8V)

ADC 能通过下述的模式组合设定各种 A/D 转换模式。

触发模式	软件触发	通过软件操作来开始转换。
	硬件触发无等待模式	通过检测硬件触发来开始转换。
	硬件触发等待模式	在切断电源的转换待机状态下，通过检测硬件触发来接通电源，在经过A/D电源稳定等待时间后自动开始转换。
通道选择模式	选择模式	选择1个通道的模拟输入，进行A/D转换。
	扫描模式	按顺序对4个通道的模拟输入进行A/D转换。能选择 ANI0~ANI4，ANI6~ANI13，ANI16~ANI18，ANI24~ANI26，ANI28~ANI30中连续的4个通道
转换模式	单次转换模式	对所选通道进行1次A/D转换。
	连续转换模式	对所选通道进行连续的A/D转换，直到被软件停止为止。

5.12.2 模数比较器（ACMP0/1）

该产品内部包含2个模拟比较器，ACMP0和ACMP1。该ACMP0/1具有如下特性：

- 模拟输入电压范围：(0~VDD)V。
- 支持单边/双边迟滞功能。
- 支持迟滞电压选择(0mV/20mV-典型值)。
- 每个比较器正、负端可多路选择
- 输出可滤波时间可选择： $0 \sim 512 * T_{sys}$ 。
- 比较器输出可作为定时器1的触发信号。
- 输出改变可产生中断。

5.13 两线串行调试端口 (SW-DP)

ARM 的 SW-DP 接口允许通过串行线调试工具连接到单片机。

5.14 安全功能

5.14.1 闪存 CRC 运算功能 (高速 CRC)

通过 CRC 运算检测闪存的数据错误。

- 高速CRC: 在初始化程序中, 能停止CPU的运行并且高速检查整个代码闪存区。

5.14.2 SFR 保护功能

防止因 CPU 失控而改写重要的 SFR (SpecialFunctionRegister)。

5.14.3 A/D 测试功能

能通过 A/D 转换器的正 (+) 基准电压、负 (-) 基准电压、模拟输入通道 (ANI)、内部基准电压输出的 A/D 转换进行 A/D 转换器的自检。

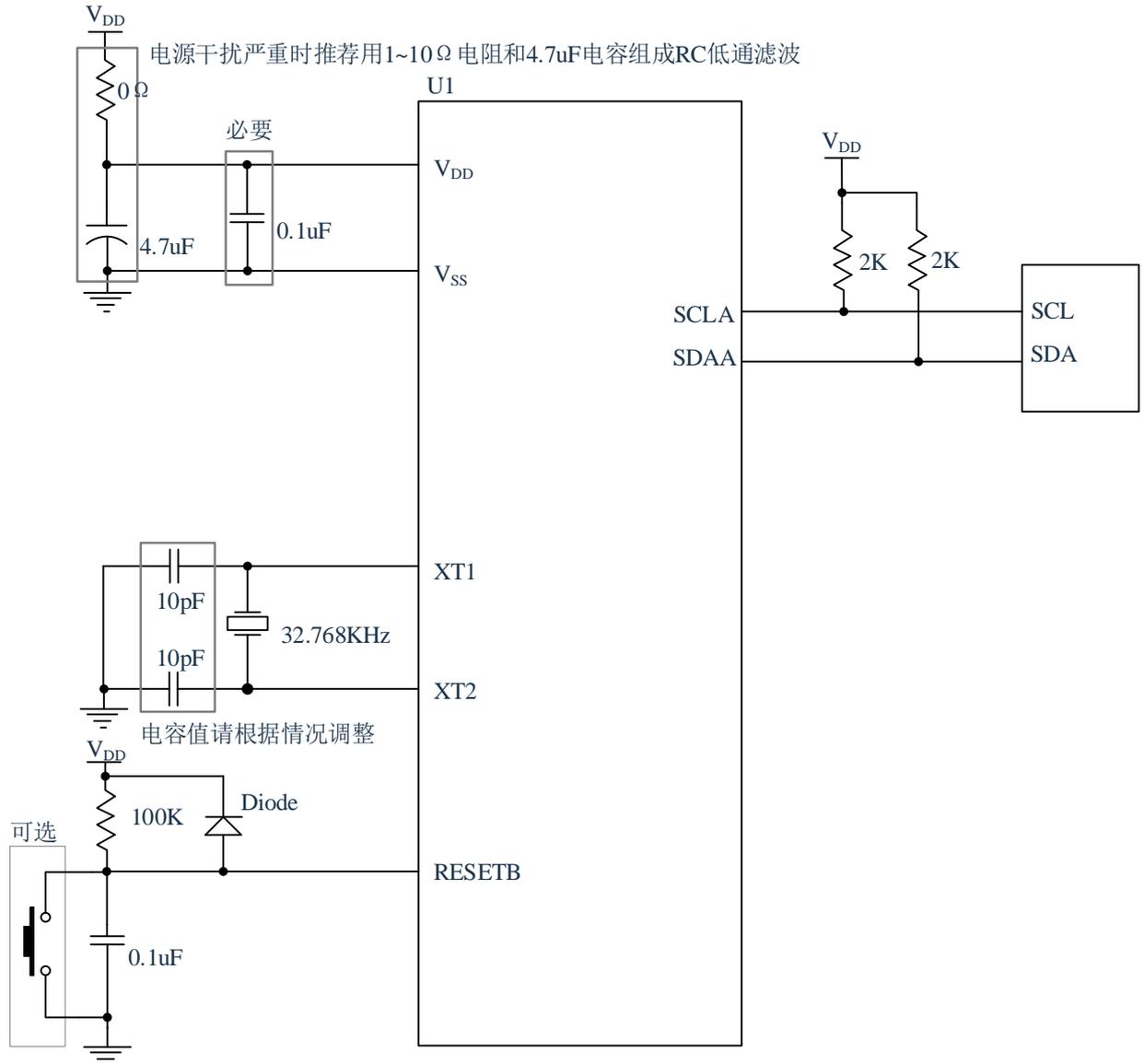
5.14.4 输入/输出端口的数字输出信号电平检测功能

在输入/输出端口为输出模式时, 能读引脚的输出电平。

6 电气特性

6.1 典型应用外围电路

MCU 典型应用外围电路的器件连接参考如下：



6.2 绝对最大电压额定值

($T_A = -40 \sim 85^\circ\text{C}$)

项目	符号	条件	额定值	单位
电源电压	V_{DD}		$-0.5 \sim +6.5$	V
输入电压	V_I	PA0~PA4、PA6~PA10、PA12~PA14、PB0~PB5、PF0~PF2	$-0.3 \sim V_{DD} + 0.3$ ^{注1}	V
输出电压	V_O	PA0~PA4、PA6~PA10、PA12~PA14、PB0~PB5、PF0~PF2	$-0.3 \sim V_{DD} + 0.3$ ^{注1}	V
模拟输入电压	V_{AI}	ANI0~ANI4、ANI6~ANI13、ANI16~ANI18、ANI24~ANI26、ANI28~ANI30	$-0.3 \sim V_{DD} + 0.3$ ^{注1}	V

注 1: 不超过 6.5V。

注意: 即使是各项目中的 1 个项目瞬间超过绝对最大额定值, 也可能降低产品的质量。绝对最大额定值是可能给产品带来物理性损伤的额定值, 必须在不超过额定值的状态下使用产品。

备注:

1. 在没有特别指定的情况下, 复用引脚的特性和端口引脚的特性相同。
2. 将 VSS 作为基准电压。

6.3 绝对最大电流额定值

($T_A = -40 \sim 85^\circ\text{C}$)

符号	参数	最小值	最大值	单位
T_A	工作温度	-40	+85	$^\circ\text{C}$
T_{ST}	储存温度	-65	+150	$^\circ\text{C}$
I_{DD}	VDD 最大输入电流	-	150	mA
I_{SS}	VSS 最大输出电流	-	150	mA
I_{IO}	单个 IO 最大灌电流	-	40	mA
	单个 IO 最大拉电流	-	20	mA
	所有 IO 最大灌电流	-	150	mA
	所有 IO 最大拉电流	-	150	mA

注意：即使是各项目中的 1 个项目瞬间超过绝对最大额定值，也可能降低产品的质量。绝对最大额定值是可能给产品带来物理性损伤的额定值，必须在不超过额定值的状态下使用产品。

备注：在没有特别指定的情况下，复用引脚的特性和端口引脚的特性相同。

6.4 振荡电路特性

6.4.1 XT1 特性

($T_A = -40 \sim 85^\circ\text{C}$ 、 $2.0 \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$)

项目	谐振器	条件	最小值	典型值	最大值	单位
XT1 时钟振荡频率(fxt)	晶体谐振器	$2.0\text{V} \leq V_{DD} \leq 5.5\text{V}$	-	32.768	-	kHz

注 1: 只表示振荡电路的频率容许范围, 指令执行时间请参照 AC 特性。

注 2: 请委托谐振器厂商给予安装电路后的评估, 并且在确认振荡特性后使用。

6.4.2 内部振荡器特性

($T_A = -40 \sim 85^\circ\text{C}$ 、 $2.0 \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$)

谐振器	条件	最小值	典型值	最大值	单位
高速内部振荡器的时钟频率(fIH) ^{注1,2}	-	1.5	-	48	MHz
高速内部振荡器的时钟频率精度	$T_A = 25^\circ\text{C}$	-1	-	+1	%
	$T_A = -20 \sim 85^\circ\text{C}$	-2	-	+2	%
	$T_A = -40 \sim 85^\circ\text{C}$	-4	-	+4	%
低速内部振荡器的时钟频率(fIL)	-	27.2	32	36.8	kHz

注 1: 通过选项字节选择高速内部振荡器的频率。

注 2: 只表示振荡电路的特性, 指令执行时间请参照 AC 特性。

注 3: 低温规格值由设计保证, 量产不测低温条件。

6.5 DC 特性

6.5.1 引脚特性

符号	参数	测试条件		最小值	典型值	最大值	单位
V _{IL1}	输入低电平	施密特输入		VSS	-	0.3VDD	V
V _{IH1}	输入高电平	施密特输入		0.7VDD	-	VDD	V
V _{IL2}	输入低电平	PA2/PA3/PF0/PF1	TTL 输入	4.0V<V _{DD} <5.5V	0	0.8	V
				3V<V _{DD} <4.0V	0	0.5	V
				2.1V<V _{DD} <3V	0	0.32	V
V _{IH2}	输入高电平	PA2/PA3/PF0/PF1	TTL 输入	4.0V<V _{DD} <5.5V	2.2	VDD	V
				3V<V _{DD} <4.0V	2	VDD	V
				2.1V<V _{DD} <3 V	1.5	VDD	V
V _{OL}	输出低电压	VDD=5V, I _{OL} =40mA		-	-	1.5	V
V _{OH}	输出高电压	VDD=5V, I _{OH} =20mA		3.5	-	-	V
R _{PH}	上拉电阻	-		-	30	-	KΩ
R _{PL}	下拉电阻	-		-	30	-	KΩ

6.5.2 电源电流特性

(T_A= -40~85°C、2.0≤V_{DD}≤5.5V、VSS=0V)

项目	符号	条件		最小值	典型值	最大值	单位		
电源电流 ^{注1}	I _{DD1}	运行模式	高速内部振荡器	F _{HOCO} =48MHz、F _{IH} =48MHz ^{注3}	-	3.5	-	mA	
				F _{HOCO} =48MHz、F _{IH} =24MHz ^{注3}	-	3	-		
			副系统时钟运行	F _{SUB} =32.768kHz ^{注4}	输入方波	-	450	-	uA
					连接晶振	-	450	-	
		低速内部振荡器	F _{IL} =32kHz ^{注8}		-	275	-	uA	
	I _{DD2}	睡眠模式	高速内部振荡器	F _{HOCO} =48MHz、F _{IH} =48MHz ^{注3}		-	2	-	mA
			副系统时钟运行	F _{SUB} =32.768kHz ^{注5}	输入方波	-	350	-	uA
					连接晶振	-	350	-	
		低速内部振荡器	f _{IL} =32kHz ^{注8}		-	165	-	uA	
I _{DD3} ^{注6}	深睡眠模式 ^{注7}	T _A = -40°C~85°C VDD=5.0V		-	5	-	uA		

注 1: 这是流过 VDD 的电流, 包含输入引脚固定为 VDD 或者 VSS 状态的输入漏电流。

TYP 值: CPU 处于乘法运算指令执行(I_{DD1}), 且不包含外围工作电流。

MAX 值: CPU 处于乘法运算指令执行(I_{DD1}), 且包含外围工作电流, 但不包含流到 A/D 转换器、LVD 电路、I/O 端口以及内部上拉或者下拉电阻的电流, 也不包含改写数据闪存时的电流。

注 2: 这是高速内部振荡器和副系统时钟停止振荡的情况。

注 3: 这是副系统时钟停止振荡的情况。

注 4: 这是高速内部振荡器停止振荡的情况。

注 5: 这是高速内部振荡器停止振荡的情况。不包含流到 15 位间隔定时器和看门狗定时器的电流。

注 6: 不包含流到 15 位间隔定时器和看门狗定时器的电流。

注 7: 有关深度睡眠模式中副系统时钟运行时的电流值, 请参照睡眠模式中副系统时钟运行时的电流值。

注 8: 这是高速内部振荡器和副系统时钟停止振荡的情况。

备注:

1. F_{HOCO} : 高速内部振荡器的时钟频率, f_{IH} : 高速内部振荡器提供的系统时钟频率。
2. F_{SUB} : 外部副系统时钟频率 (XT1/XT2 时钟振荡频率)。
3. F_{IL} : 低速内部振荡器的时钟频率。
4. TYP. 值的温度条件是 $T_A=25^{\circ}\text{C}$ 。

($T_A = -40 \sim 85^{\circ}\text{C}$ 、 $2.0 \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$)

参数	符号	条件	最小值	典型值	最大值	单位
低速内部振荡器工作电流	I_{FIL} ^{注1}	-		0.5		uA
15 位间隔定时器工作电流	I_{IT} ^{注1,2,3}	-		0.02		uA
独立看门狗定时器工作电流	I_{IWDT} ^{注1,2,4}	$F_{IL}=32\text{KHz}$		0.25		uA
A/D 转换器工作电流	I_{ADC} ^{注1,5}	ADC @8MHz		0.8		mA
LVD 工作电流	I_{LVD} ^{注1,6}	-		0.08		uA

注1: 这是流过VDD 的电流。

注2: 这是高速内部振荡器停止振荡的情况。

注 3: 这是只流到 15 位间隔定时器的电流 (不包含低速内部振荡器和 XT1 振荡电路的工作电流)。在运行模式或者睡眠模式中 15 位间隔定时器运行的情况下, 微控制器的电流值为 I_{DD1} 或者 I_{DD2} 加上 I_{IT} 的值。另外, 当选择低速内部振荡器时, 必须加上 I_{FIL} 。

注 4: 这是只流到独立看门狗定时器的电流 (包含低速内部振荡器的工作电流)。在独立看门狗定时器运行的情况下, 微控制器的电流值为 I_{DD1} 或者 I_{DD2} 或者 I_{DD3} 加上 I_{IWDT} 的值。

注 5: 这是只流到 A/D 转换器的电流。在运行模式或者睡眠模式中 A/D 转换器运行的情况下, 微控制器的电流值为 I_{DD1} 或者 I_{DD2} 加上 I_{ADC} 的值。

注 6: 这是只流到 LVD 电路的电流。在 LVD 电路运行的情况下, 微控制器的电流值为 I_{DD1} 或者 I_{DD2} 或者 I_{DD3} 加上 I_{LVD} 的值。

备注:

1. F_{IL} : 低速内部振荡器的时钟频率。
2. TYP.值的温度条件是 $T_A=25^{\circ}\text{C}$ 。

6.6 AC 特性

($T_A = -40 \sim 85^\circ\text{C}$ 、 $2.0 \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$)

项目	符号	条件		最小值	典型值	最大值	单位
指令周期 (最短指令执行时间)	TCY	主系统时钟 (f_{MAIN}) 运行	$2.0\text{V} \leq V_{DD} \leq 5.5\text{V}$	0.0208	-	0.5	μs
		副系统时钟 (f_{SUB}) 运行	$2.0\text{V} \leq V_{DD} \leq 5.5\text{V}$	28.5	30.5	31.3	μs
TIM1 的 CH1 ~ CH4 输入的高低电平宽度	t_{TIH} 、 t_{TIL}	$2.0\text{V} \leq V_{DD} \leq 5.5\text{V}$		$1/F_{\text{MCK}} + 10$	-	-	ns
TIM1 的 CH1 ~ CH4、CH1N ~ CH3N 的输出频率	f_{TO}	$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$		-	-	16	MHz
		$2.4\text{V} \leq V_{DD} < 4.0\text{V}$		-	-	8	MHz
		$2.0\text{V} \leq V_{DD} < 2.4\text{V}$		-	-	4	MHz
中断输入的高低电平宽度	t_{INTH} 、 t_{INTL}	INTP0 ~ INTP15	$2.0\text{V} \leq V_{DD} \leq 5.5\text{V}$	1	-	-	μs
NRST 的低电平宽度	t_{RSL}			10	-	-	μs

备注：FCK_CNT：定时器的计数时钟频率

6.7 外围功能特性

6.7.1 通用接口单元

(1) UART 模式

($T_A = -40 \sim +85^\circ\text{C}$ 、 $2.0 \leq VDD \leq 5.5\text{V}$ 、 $VSS = 0\text{V}$)

项目	条件	规格值		单位
		最小值	最大值	
传送速率	$2.0\text{V} \leq VDD \leq 5.5\text{V}$	-	$F_{MCK}/6$	bps
	最大传送速率的理论值 $F_{MCK} = F_{CLK}$		10.6	Mbps

(2) 三线 SPI 模式（主控模式，内部时钟输出）

($T_A = -40 \sim +85^\circ\text{C}$ 、 $2.0 \leq VDD \leq 5.5\text{V}$ 、 $VSS = 0\text{V}$)

项目	符号	条件	$-40 \sim +85^\circ\text{C}$		单位	
			最小值	最大值		
SCLKp 周期时间	t_{KCY1}	$t_{KCY1} \geq 2/f_{CLK}$	$4.0\text{V} \leq VDD \leq 5.5\text{V}$	31.25	-	ns
			$2.7\text{V} \leq VDD \leq 5.5\text{V}$	41.67	-	
			$2.4\text{V} \leq VDD \leq 5.5\text{V}$	65	-	ns
			$2.0\text{V} \leq VDD \leq 5.5\text{V}$	125	-	ns
SCLKp 高/低电平宽度	t_{KH1} 、 t_{KL1}	$4.0\text{V} \leq VDD \leq 5.5\text{V}$	$T_{KCY1}/2-4$	-	ns	
		$2.7\text{V} \leq VDD \leq 5.5\text{V}$	$T_{KCY1}/2-5$	-	ns	
		$2.4\text{V} \leq VDD \leq 5.5\text{V}$	$T_{KCY1}/2-10$	-	ns	
		$2.0\text{V} \leq VDD \leq 5.5\text{V}$	$T_{KCY1}/2-19$	-	ns	
SDIp 准备时间(对 SCLKp↑)	t_{SIK1}	$4.0\text{V} \leq VDD \leq 5.5\text{V}$	12	-	ns	
		$2.7\text{V} \leq VDD \leq 5.5\text{V}$	17	-	ns	
		$2.4\text{V} \leq VDD \leq 5.5\text{V}$	20	-	ns	
		$2.0\text{V} \leq VDD \leq 5.5\text{V}$	28	-	ns	
SDIp 保持时间(对 SCLKp↑)	t_{KSI1}	$2.0\text{V} \leq VDD \leq 5.5\text{V}$	5	-	ns	
SCLKp↓→SDOp 输出延迟时间	t_{KSO1}	$2.0\text{V} \leq VDD \leq 5.5\text{V}$ $C=20\text{pF}$ ^{注1}	-	5	ns	

注1: C是SCLKp、SDOp输出线的负载电容。

注意: 通过端口输入模式寄存器和端口输出模式寄存器, 将SDIp引脚选择为通常的输入缓冲器并且将SDOp引脚和SCLKp引脚选择为通常的输出模式。

(3) 三线 SPI 模式（从属模式，外部时钟输入）

 $(T_A = -40 \sim 85^\circ\text{C}, 2.0 \leq V_{DD} \leq 5.5\text{V}, V_{SS} = 0\text{V})$

项目	符号	条件		-40 ~ +85°C		单位
				最小值	最大值	
SCLKp 周期时间	t _{KCY2}	4.0V ≤ VDD ≤ 5.5V	20MHz < f _{MCK}	8/F _{MCK}	-	ns
			f _{MCK} ≤ 20MHz	6/F _{MCK}	-	ns
		2.7V ≤ VDD ≤ 5.5V	16MHz < f _{MCK}	8/F _{MCK}	-	ns
			f _{MCK} ≤ 16MHz	6/F _{MCK}	-	ns
		2.4V ≤ VDD ≤ 5.5V	6/F _{MCK} 且 ≥500	-	ns	
2.0V ≤ VDD ≤ 5.5V	6/F _{MCK} 且 ≥750	-	ns			
SCLKp 高/低电平宽度	t _{KH2} 、t _{KL2}	4.0V ≤ VDD ≤ 5.5V	T _{KCY1/2-7}	-	ns	
		2.7V ≤ VDD ≤ 5.5V	T _{KCY1/2-8}	-	ns	
		2.0V ≤ VDD ≤ 5.5V	T _{KCY1/2-18}	-	ns	
SDIp 准备时间 (对 SCLKp↑)	t _{SIK2}	2.7V ≤ VDD ≤ 5.5V	1/F _{MCK} + 20	-	ns	
		2.0V ≤ VDD ≤ 5.5V	1/F _{MCK} + 30	-	ns	
SDIp 保持时间 (对 SCLKp↑)	t _{KSI2}	2.0V ≤ VDD ≤ 5.5V	1/F _{MCK} + 31	-	ns	
SCLKp↓→SDOp 输出延迟时间	t _{KSO2}	2.7V ≤ VDD ≤ 5.5V C=30pF ^{注1}	-	2/F _{MCK} + 44	ns	
		2.4V ≤ VDD ≤ 5.5V C=30pF ^{注1}	-	2/F _{MCK} + 75	ns	
		2.0V ≤ VDD ≤ 5.5V C=30pF ^{注1}	-	2/F _{MCK} +100	ns	

注1: C是SCLKp、SDOp输出线的负载电容。

注意: 通过端口输入模式寄存器和端口输出模式寄存器, 将SDIp引脚和SCLKp引脚选择为通常的输入缓冲器并且将SDOp引脚选择为通常的输出模式。

(4) 四线 SPI 模式（从属模式，外部时钟输入）

 ($T_A = -40 \sim 85^\circ\text{C}$ 、 $2.0 \leq VDD \leq 5.5\text{V}$ 、 $VSS = 0\text{V}$)

项目	符号	条件		-40 ~ +85°C		单位
				最小值	最大值	
SSI00 建立时间	t_{SSIK}	DAPmn=0	$2.7\text{V} \leq VDD \leq 5.5\text{V}$	120	-	ns
			$2.0\text{V} \leq VDD \leq 5.5\text{V}$	200	-	ns
		DAPmn=1	$2.7\text{V} \leq VDD \leq 5.5\text{V}$	$1/F_{MCK} + 120$	-	ns
			$2.0\text{V} \leq VDD \leq 5.5\text{V}$	$1/F_{MCK} + 200$	-	ns
SSI00 保持时间	t_{KSSI}	DAPmn=0	$2.7\text{V} \leq VDD \leq 5.5\text{V}$	$1/F_{MCK} + 120$	-	ns
			$2.0\text{V} \leq VDD \leq 5.5\text{V}$	$1/F_{MCK} + 200$	-	ns
		DAPmn=1	$2.7\text{V} \leq VDD \leq 5.5\text{V}$	120	-	ns
			$2.0\text{V} \leq VDD \leq 5.5\text{V}$	200	-	ns

注意：通过端口输入模式寄存器和端口输出模式寄存器，将SDIp引脚和SCLKp引脚选择为通常的输入缓冲器并且将SDOp引脚选择为通常的输出模式。

(5) 简易 IIC 模式

 (T_A= -40~85°C、2.0≤VDD≤5.5V、VSS=0V)

项目	符号	条件	-40 ~85°C		单位
			最小值	最大值	
SCLr 时钟频率	f _{SCL}	2.7V ≤ VDD ≤ 5.5V Cb= 50 pF, Rb = 2.7 kΩ		1000 ^{注1}	kHz
		2.0V ≤ VDD ≤ 5.5V Cb= 100 pF, Rb = 3 kΩ	-	400 ^{注1}	kHz
		2.0V ≤ VDD ≤ 2.7V Cb= 100 pF, Rb = 5 kΩ	-	300 ^{注1}	kHz
当 SCLr 为低时保持时间	t _{LOW}	2.7V ≤ VDD ≤ 5.5V Cb= 50 pF, Rb = 2.7 kΩ	475	-	ns
		2.0V ≤ VDD ≤ 5.5V Cb= 100 pF, Rb = 3 kΩ	1150	-	ns
		2.0V ≤ VDD ≤ 2.7V Cb= 100 pF, Rb = 5 kΩ	1550	-	ns
当 SCLr 为高时保持时间	t _{HIGH}	2.7V ≤ VDD ≤ 5.5V Cb = 50 pF, Rb = 2.7 kΩ	475	-	ns
		2.0V ≤ VDD ≤ 5.5V Cb = 100 pF, Rb = 3 kΩ	1150	-	ns
		2.0V ≤ VDD ≤ 2.7V Cb = 100 pF, Rb = 5 kΩ	1550	-	ns
数据建立时间 (接收)	t _{SU: DAT}	2.7V ≤ VDD ≤ 5.5V Cb = 50 pF, Rb = 2.7 kΩ	1/F _{MCK} +85 ^{注2}	-	ns
		2.0V ≤ VDD ≤ 5.5V Cb = 100 pF, Rb = 3 kΩ	1/ F _{MCK} +145 ^{注2}	-	ns
		2.0V ≤ VDD ≤ 2.7V Cb = 100 pF, Rb = 5 kΩ	1/F _{MCK} +230 ^{注2}	-	ns
数据保持时间 (发送)	t _{HD: DAT}	2.7V ≤ VDD ≤ 5.5V Cb = 50 pF, Rb = 2.7 kΩ	-	305	ns
		2.0V ≤ VDD ≤ 5.5V Cb = 100 pF, Rb = 3 kΩ	-	355	ns
		2.0V ≤ VDD ≤ 2.7V Cb = 100 pF, Rb = 5 kΩ	-	405	ns

 注1: 必须至少设定为F_{MCK}/4。

 注2: F_{MCK}的设定值不能超过SCLr=“L”和SCLr=“H”的保持时间。

6.8 模拟特性

6.8.1 A/D 转换器特性

A/D转换器特性的区分

输入通道	基准电压	基准电压(+)=V _{DD} 基准电压(-)=V _{SS}
ANI0~ANI4、ANI6~ANI13、ANI16~ANI18、ANI24~ANI26、ANI28~ANI30		参照下表
内部基准电压		

选择基准电压(+)=V_{DD}、基准电压(-)=V_{SS}的情况

(T_A= -40~85℃、2.5V≤V_{DD}≤5.5V、V_{SS}=0V、基准电压(+)=V_{DD}、基准电压(-)=V_{SS})

项目	符号	条件		最小值	典型值	最大值	单位
分辨率	RES	-		-	12	-	bit
综合误差 ^{注1}	AINL	12位分辨率	2.5V≤V _{DD} ≤5.5V	-	3	-	LSB
转换时间 ^{注3}	T _{CONV}	12位分辨率 转换对象: ANI0~ANI4、ANI6~ANI13、ANI16~ANI18、ANI24~ANI26、ANI28~ANI30	2.5V≤V _{DD} ≤5.5V	16			T _{MCLK}
零刻度误差 ^{注1}	E _{ZS}	12位分辨率	2.5V≤V _{DD} ≤5.5V	-	0	-	LSB
满刻度误差 ^{注1}	E _{FS}	12位分辨率	2.5V≤V _{DD} ≤5.5V	-	0	-	LSB
积分线性误差 ^{注1}	ILE	12位分辨率	2.5V≤V _{DD} ≤5.5V	-5	-	5	LSB
微分线性误差 ^{注1}	DLE	12位分辨率	2.5V≤V _{DD} ≤5.5V	-2	-	2	LSB
模拟输入电压	V _{AIN}	ANI0~ANI4、ANI6~ANI13、ANI16~ANI18、ANI24~ANI26、ANI28~ANI30		0	-	V _{DD}	V
		内部基准电压 (2.5V≤V _{DD} ≤5.5V)		V _{BGR} ^{注2}		V	

注1: 不包含量化误差 (±1/2LSB)。

注2: 请参照“6.8.2 内部基准电压的特性”。

注3: T_{mclk}为AD的动作时钟周期, 最大动作频率为8MHz。

6.8.2 内部基准电压的特性

(T_A= -40~85℃、2.5V≤V_{DD}≤5.5V、V_{SS}=0V)

项目	符号	条件	最小值	典型值	最大值	单位
内部基准电压	V _{BGR}	T _A =25℃	-	0.8	-	V
内部基准电压的精度	-	T _A =25℃	-1		+1	%
		T _A = -20~85℃	-2.5		+2.5	%
		T _A = -40~85℃	-4		+4	%
运行稳定等待时间	t _{AMP}	-	5			μs

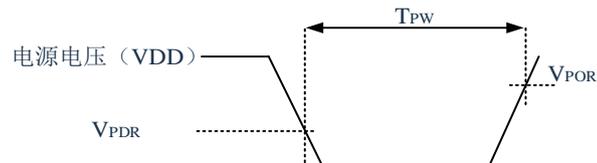
注1: 低温规格值由设计保证, 量产不测低温条件。

6.8.3 POR 电路特性

($T_A = -40 \sim 85^\circ\text{C}$ 、 $V_{SS} = 0\text{V}$)

项目	符号	条件	最小值	典型值	最大值	单位
检测电压	V_{POR}	电源电压上升时	-	1.55	-	V
	V_{PDR}	电源电压下降时	-	1.50	-	V
最小脉宽 ^{注1}	T_{PW}	$V_{\text{DD}} = V_{\text{PDR}} - 30\text{mV}$	300			μs

注 1：这是在 V_{DD} 低于 V_{PDR} 时 POR 复位所需的时间。



备注：由设计保证，量产不测试。

6.8.4 LVD 电路特性

1. 复位模式和中断模式

($T_A = -40 \sim 85^\circ\text{C}$ 、 $V_{PDR} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$)

项目	符号	条件	最小值	典型值	最大值	单位
检测电压	V _{LVD0}	电源电压上升时	-	4.05	-	V
		电源电压下降时	-	4.0	-	V
	V _{LVD1}	电源电压上升时	-	3.7	-	V
		电源电压下降时	-	3.65	-	V
	V _{LVD2}	电源电压上升时	-	3.15	-	V
		电源电压下降时	-	3.1	-	V
	V _{LVD3}	电源电压上升时	-	3.0	-	V
		电源电压下降时	-	2.95	-	V
	V _{LVD4}	电源电压上升时	-	2.90	-	V
		电源电压下降时	-	2.85	-	V
	V _{LVD5}	电源电压上升时	-	2.80	-	V
		电源电压下降时	-	2.75	-	V
	V _{LVD6}	电源电压上升时	-	2.70	-	V
		电源电压下降时	-	2.65	-	V
	V _{LVD7}	电源电压上升时	-	2.60	-	V
		电源电压下降时	-	2.55	-	V
	V _{LVD8}	电源电压上升时	-	2.50	-	V
		电源电压下降时	-	2.45	-	V
	V _{LVD9}	电源电压上升时	-	2.05	-	V
		电源电压下降时	-	2.0	-	V
	V _{LVD10}	电源电压上升时	-	1.95	-	V
		电源电压下降时	-	1.9	-	V
V _{LVD11}	电源电压上升时	-	1.85	-	V	
	电源电压下降时	-	1.8	-	V	
最小脉宽	t _{LW}	$V_{DD} = V_{LVD} - 30\text{mV}$	300			μs
检测延迟		$V_{DD} = V_{LVD} - 30\text{mV}$			300	μs

2. 中断和复位模式

 (T_A= -40~85°C、V_{PDR} ≤ VDD ≤ 5.5V、VSS=0V)

项目	符号	条件		最小值	典型值	最大值	单位	
中断&复位 模式	V _{LVDA0}	下降复位电压		-	1.80	-	V	
	V _{LVDA1}	V _{POC2} =0	LVIS1=1 LVIS0=0	上升复位解除电压	-	1.95	-	V
	V _{LVDA2}		V _{POC1} =0 V _{POC0} =1	LVIS1=0 LVIS0=1	上升复位解除电压	-	2.05	-
	V _{LVDA3}	LVIS1=0 LVIS0=0		上升复位解除电压	-	3.15	-	V
	V _{LVDB0}		下降复位电压		-	2.45	-	-
	V _{LVDB1}	V _{POC2} =0	LVIS1=1 LVIS0=0	上升复位解除电压	-	2.60	-	V
	V _{LVDB2}		V _{POC1} =1 V _{POC0} =0	LVIS1=0 LVIS0=1	下降中断电压	-	2.55	-
	V _{LVDB3}	LVIS1=0 LVIS0=0		上升复位解除电压	-	2.70	-	V
	V _{LVDD0}		下降复位电压		-	2.65	-	V
	V _{LVDD1}	V _{POC2} =0	LVIS1=1 LVIS0=0	上升复位解除电压	-	3.70	-	V
	V _{LVDD2}		V _{POC1} =1 V _{POC0} =1	LVIS1=0 LVIS0=1	下降中断电压	-	3.65	-
	V _{LVDD3}	LVIS1=0 LVIS0=0		上升复位解除电压	-	2.75	-	-
						-	2.90	-
					-	2.85	-	V
					-	3.00	-	V
					-	2.95	-	V
					-	4.05	-	V
					-	4.0	-	V

6.8.5 电源电压的上升斜率特性

($T_A = -40 \sim 85^\circ\text{C}$ 、 $V_{SS} = 0\text{V}$)

项目	符号	条件	最小值	典型值	最大值	单位
电源电压的上升斜率	S_{VDD}	-	-	-	54	V/ms

6.8.6 ACMP0/1 电气参数

$T_A=25^{\circ}\text{C}$, $V_{\text{SENSE}}=V_{\text{IN}+}-V_{\text{IN}-}$, $V_{\text{DD}}=5\text{V}$, $V_{\text{IN}+}=1\text{V}$, 除非另有说明。

符号	参数	条件	最小值	典型值	最大值	单位
V_{DD}	电源电压	-	2.0	-	5.5	V
I_{Q}	静态电流	$V_{\text{SENSE}}=0.1\text{V}$	-	0.3	0.4	mA
I_{SD}	关断电流	$V_{\text{SENSE}}=0.1\text{V}$	-	10	-	nA
T_{A}	工作温度	-	-40	25	85	$^{\circ}\text{C}$
输入特性						
V_{OS}	输入失调电压	-	-10.0	-	10.0	mV
V_{CM}	共模输入电压范围	$-40^{\circ}\text{C}\sim 85^{\circ}\text{C}$	-0.1	-	$V_{\text{DD}}-1.3$	V
I_{B}	输入偏置电流	$V_{\text{SENSE}}=0\text{mV}$	-	50	-	pA
I_{OS}	输入失调电流	$V_{\text{SENSE}}=0\text{mV}$	-	50	-	pA
V_{HYS}	输入迟滞电压	$V_{\text{DD}}=2.0\sim 5.5\text{V}$, $V_{\text{IN}+}=0.5\text{V}$	-	0 ± 20	-	mV
输出特性						
V_{OH}	最大输出电压	$-40^{\circ}\text{C}\sim 85^{\circ}\text{C}$	-	-	V_{DD}	V
V_{OL}	最小输出电压	$-40^{\circ}\text{C}\sim 85^{\circ}\text{C}$	0	-	-	V
频率特性						
A_{OL}	开环增益	-	-	80	-	dB
BW	带宽	-	-	150	-	MHz
PSRR	电源抑制比	$V_{\text{DD}}=2.0\sim 5.5\text{V}$, $V_{\text{IN}+}=1\text{V}$, $V_{\text{SENSE}}=0\text{mV}$	-	70	-	dB
CMRR	共模抑制比	$V_{\text{DD}}=2.0\sim 5.5\text{V}$, $-40^{\circ}\text{C}\sim 85^{\circ}\text{C}$	-	90	-	dB
瞬态特性						
T_{STB}	稳定时间	-	-	-	2	μs
T_{PGD}	响应延时	$V_{\text{DD}}=2.5\sim 5.5\text{V}$, $V_{\text{COM}}=1\text{V}$, $V_{\text{IN}+}=V_{\text{IN}-}\pm 0.1\text{V}$	-	50	100	ns

备注：由设计保证，量产不测试。

6.9 存储器特性

6.9.1 Flash 存储器

($T_A = -40 \sim 85^\circ\text{C}$ 、 $2.0 \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$)

符号	参数	测试条件	最小值	最大值	单位
T _{prog}	字写入时间(32bit)	$T_A = -40 \sim 85^\circ\text{C}$		60	μs
T _{erase}	扇区擦除时间(512B)	$T_A = -40 \sim 85^\circ\text{C}$	2	3	ms
	片擦除时间	$T_A = -40 \sim 85^\circ\text{C}$	30	40	ms
N _{END}	可擦写次数	$T_A = -40 \sim 85^\circ\text{C}$	100000		cycle
t _{RET}	数据保存期限	$T_A = 25^\circ\text{C}$	25		Years

注 1：循环测试在整个温度范围内进行。

备注：由设计保证，量产不测试。

6.9.2 RAM 存储器

($T_A = -40 \sim 85^\circ\text{C}$ 、 $2.0 \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$)

符号	参数	测试条件	最小值	最大值	单位
V _{ramhold}	RAM 保持电压	$T_A = -40 \sim 85^\circ\text{C}$	0.8		V

6.10 EMS 特性

6.10.1 ESD 电器特性

符号	参数	测试条件	等级
V _{ESD}	静电放电 (人体模式 HBM)	T _A = + 25°C, ANSI/ESDA/JEDEC JS-001-2024	2
	静电放电 (器件充电模型 CDM)	T _A = + 25°C, ANSI/ESDA/JEDEC JS-002-2022	C3

备注：由设计保证，量产不测试。

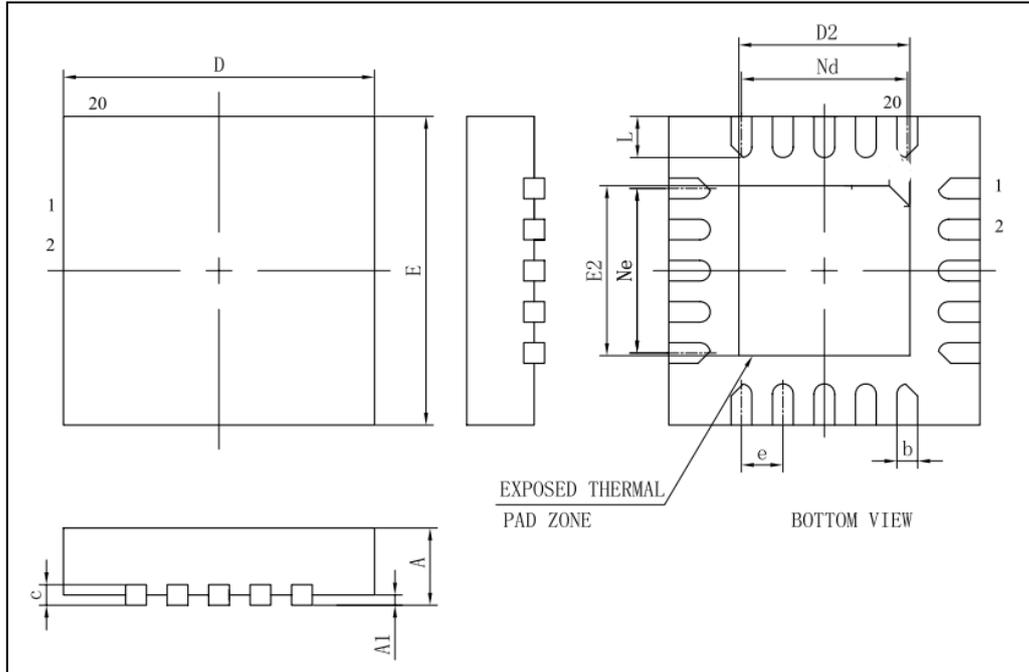
6.10.2 latch-up 电气测试

符号	参数	测试条件	等级
LU	静态 latch-up	JSED 78F.02:2023	Class I A (T _A = +25°C)

备注：由设计保证，量产不测试。

7 封装尺寸图

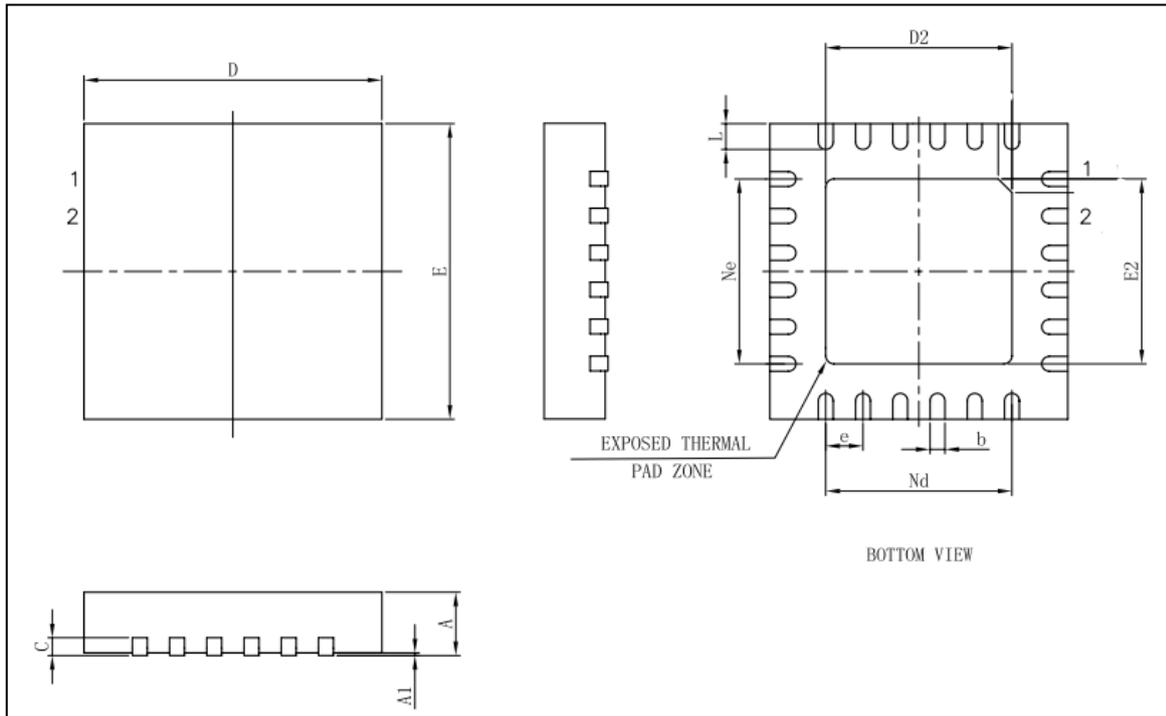
7.1 QFN20 (3.0x3.0*0.75-0.4mm)



Symbol	Millimeter		
	Min	Nom	Max
A	0.65	0.75	0.85
A1	-	0.02	0.05
b	0.15	0.20	0.25
c	0.18	0.20	0.25
D	2.90	3.00	3.10
D2	1.55	-	2.00
e	0.40BSC		
Ne	1.60BSC		
Nd	1.60BSC		
E	2.90	3.00	3.10
E2	1.55	-	2.00
L	0.20	-	0.50

注意：封装尺寸不包括模的毛边凸起或门毛刺。

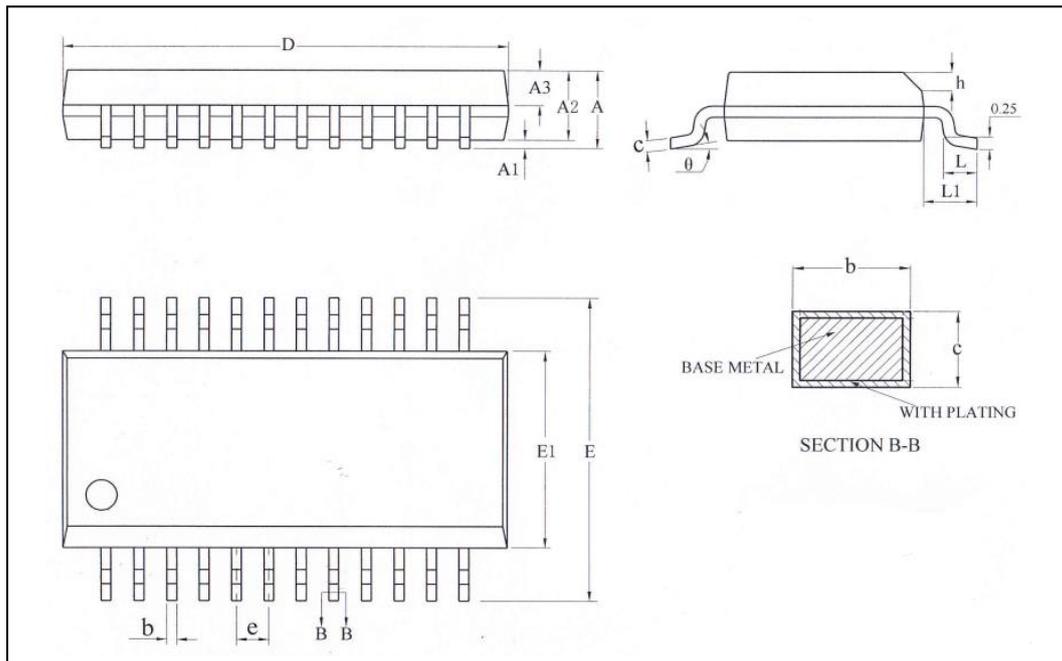
7.2 QFN24 (4.0*4.0*0.75-0.5mm)



Symbol	Millimeter		
	Min	Nom	Max
A	0.70	0.75	0.80
A1	-	0.02	0.05
b	0.18	0.25	0.30
c	0.18	0.20	0.25
D	3.90	4.00	4.10
D2	2.20	-	2.80
e	0.50BSC		
Ne	2.50BSC		
Nd	2.50BSC		
E	3.90	4.00	4.10
E2	2.20	-	2.80
L	0.30	0.40	0.50
h	0.25	-	0.40

注意：封装尺寸不包括模的毛边凸起或门毛刺。

7.3 SSOP24(0.635mm)



Symbol	Millimeter		
	Min	Nom	Max
A	-	-	1.80
A1	0.10	0.15	0.25
A2	1.30	-	1.55
A3	0.60	0.65	0.70
b	0.20	-	0.31
c	0.20	-	0.24
D	8.53	-	8.75
E	5.80	6.00	6.20
E1	3.80	3.90	4.00
e	0.635BSC		
h	0.30	-	0.50
L	0.406	-	0.889
L1	1.05REF		
θ	0	-	8°

注意：封装尺寸不包括模的毛边凸起或门毛刺。

8 修改履历

版本	日期	修订内容
V0.9.0	2025 年 7 月	初版
V0.9.1	2025 年 8 月	1) 修正 ADC 转换速率和外部通道个数 2) 更新 EMS 特性内容