



CMS1237

用户手册

22-bit Sigma-Delta ADC

Rev. 1.02

请注意以下有关CMS知识产权政策

* 中微半导体（深圳）股份有限公司（以下简称本公司）已申请了专利，享有绝对的合法权益。与本公司MCU或其他产品有关的专利权并未被同意授权使用，任何经由不当手段侵害本公司专利权的公司、组织或个人，本公司将采取一切可能的法律行动，遏止侵权者不当的侵权行为，并追讨本公司因侵权行为所受的损失、或侵权者所得的不法利益。

* 中微半导体（深圳）股份有限公司的名称和标识都是本公司的注册商标。

* 本公司保留对规格书中产品在可靠性、功能和设计方面的改进作进一步说明的权利。然而本公司对于规格内容的使用不负责任。文中提到的应用其目的仅仅是用来做说明，本公司不保证和不表示这些应用没有更深入的修改就能适用，也不推荐它的产品使用在会由于故障或其它原因可能会对人身造成危害的地方。本公司的产品不授权适用于救生、维生器件或系统中作为关键器件。本公司拥有不事先通知而修改产品的权利，对于最新的信息，请参考官方网站 www.mcu.com.cn

目录

1. 芯片功能说明	3
1.1 功能特性	3
1.2 应用场合	3
1.3 芯片基本结构功能描述	4
1.4 芯片绝对最大极限值	4
1.5 数字逻辑特性	4
1.6 CMS1237 电气特性	5
1.7 芯片引脚	6
2. 芯片功能模块描述	7
2.1 模拟输入前端	7
2.2 温度传感器	7
2.3 低噪声 PGA 放大器	7
2.4 ADC 时钟、数据输出速率及斩波频率	7
2.5 复位和断电模式	8
2.6 建立时间	9
2.7 SPI 串口通信	10
2.7.1 数据格式	10
2.7.2 数据准备/数据输入输出 (DRDYB/DOUT)	10
2.7.3 串行时钟输入 (SCLK)	10
2.7.4 串行数据发送	11
2.7.5 功能配置	12
2.7.6 SPI 命令字说明	13
2.7.7 SPI 通信注意事项	13
2.8 相关寄存器	14
2.8.1 Sigma-Delta ADC 控制寄存器 1	14
2.8.2 Sigma-Delta ADC 控制寄存器 2	15
2.8.3 Sigma-Delta ADC 控制寄存器 3	15
2.8.4 Sigma-Delta ADC 控制寄存器 4	16
3. 芯片封装	17
3.1 SOP8	17
4. 版本修订说明	18

1. 芯片功能说明

CMS1237 是一款高精度、低功耗模数转换芯片。支持一路差分输入通道，内置温度传感器和高精度振荡器。CMS1237 的 PGA 增益可选为：1、2、4、8、16、32、64、128、256。CMS1237 正常模式下的 ADC 数据输出速率可选为：10Hz、40Hz、640Hz，默认为 10Hz，建立时间仅需 1 个转换周期。MCU 可以通过 2 线的 SPI 接口 SCLK、DRDYB/DOUT 与 CMS1237 进行通信，对其进行配置，例如通道选择、PGA 选择、输出速率选择等。

1.1 功能特性

- ◆ 内置晶振
- ◆ 集成温度传感器
- ◆ 带 Power Down 功能
- ◆ 2 线 SPI 接口，最快速率为 1.1MHz
- ◆ ADC 功能特性：
 - 22 位无失码；
 - PGA 放大倍数可选：1、2、4、8、16、32、64、128、256；
 - 1 路 22 位无失码的差分输入，在 PGA=128 时有效分辨率为 18.5 位（3.3V），PGA=256 时有效分辨率为 18.0 位（3.3V）；
 - 噪声：PGA=128、10Hz：140nV；
 - 输出速率可选：10Hz、40Hz、640Hz，建立时间为 1 个转换周期；
 - 带内短开关、系统斩波开关。

1.2 应用场合

- ◆ 电子秤
- ◆ 液体/气体化学分析
- ◆ 仪表测量
- ◆ 工业过程控制
- ◆ 传感器信号采集

1.3 芯片基本结构功能描述

CMS1237 是一款高精度、低功耗 Sigma-Delta 模数转换芯片，内置一路 Sigma-Delta ADC，一路差分输入通道和一路温度传感器，ADC 采用三阶 Sigma-Delta 调制器，通过低噪声仪用放大器结构实现 PGA 放大，放大倍数可选：1、2、4、8、16、32、64、128、256。在 PGA=128 时，有效分辨率可达 18.5 位（工作在 3.3V）。

CMS1237 内置 RC 振荡器，无需外置晶振。

CMS1237 可以通过 DRDYB /DOUT 和 SCLK 进行多种功能模式的配置，例如用作温度检测、PGA 增益选择、ADC 数据输出速率选择等等。

CMS1237 具有 Power Down 模式。

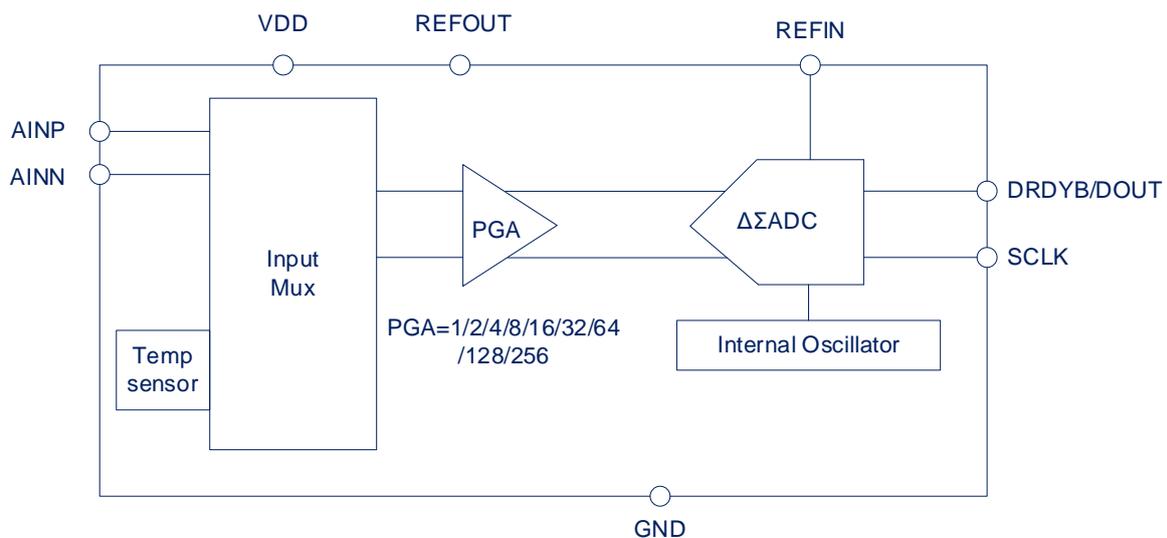


图 1-1: CMS1237 原理框图

1.4 芯片绝对最大极限值

表 1-1: CMS1237 极限值

名称	符号	最小值	最大值	单位
电源电压	VDD	-0.3	4.4	V
数字管脚输入电压	-	-0.3	VDD+0.3	V
工作温度	-	-40	85	°C

1.5 数字逻辑特性

表 1-2: CMS1237 数字逻辑特性

参数	最小值	典型值	最大值	单位	条件
VIH	0.7xVDD	-	VDD+0.1	V	-
VIL	GND	-	0.3xVDD	bits	-
VOH	VDD-0.4	-	VDD	bits	-
VOL	GND	-	0.2xVDD	bits	-
串口时钟 SCLK 工作频率	50	100	1100	KHz	-

1.6 CMS1237 电气特性

表 1-3: CMS1237 电气特性

参数	最小值	典型值	最大值	单位	条件
模拟输入					
满幅差分输入电压	-VREF/PGA	-	VREF/PGA	V	-
共模输入电压	GND+0.75	-	VDD-1	V	-
差分输入阻抗	-	-	40	Mohm	-
系统性能					
分辨率	-	22	-	bits	-
输出速率	-	10	640	Hz	-
建立时间	-	-	1	转换周期	全建立
有效分辨率	-	18.5 (3.3V)	-	bits	PGA=128,10Hz
有效分辨率	-	18.0 (3.3V)	-	bits	PGA=256,10Hz
失调误差	-	±2	-	uV	PGA=128,10Hz
增益误差	-	±1	-	%	-
参考电压输入	0.5	VDD	1.1VDD	V	-
参考电压输出	-	VDD	-	V	-
时钟	-	82	-	kHz	-
温感	-	-	±4	°C	-
电源电气特性					
电源电压	2.5	3.3	4.4	V	-
正常工作电流	-	3.4	-	mA	-
低功耗模式电流	-	2.6	-	mA	输出速率 10 / 40Hz, LPWR=11
Power Down 电流	-	0.05	-	uA	-

1.7 芯片引脚

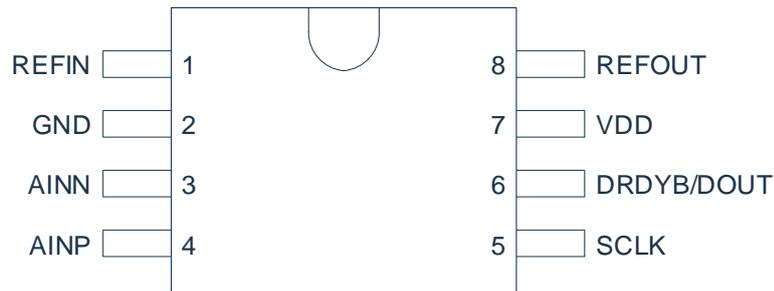


图 1-2: CMS1237 引脚图

引脚说明如下:

表 1-4: 引脚说明

引脚号	引脚名称	输入/输出	说明
1	REFIN	AI	基准输入
2	GND	P	VDD+0.3
3	AINN	AI	通道负输入
4	AINP	AI	通道正输入
5	SCLK	DI	SPI 时钟输入接口
6	DRDYB/DOUT	DI/DO	SPI 数据输入\输出接口
7	VDD	P	电源
8	REFOUT	P	电源

2. 芯片功能模块描述

2.1 模拟输入前端

CMS1237 中有 1 路 ADC，集成了 1 路差分输入，信号输入可以是差分输入信号 AINP、AINN，也可以是温度传感器的输出信号，输入信号的切换由寄存器（CH_SEL[2:0]）控制。000=通道 1，001=通道 1 交换输入（系统斩波），010=温度，011=内短，1xx=关闭 PGA、直接输入 ADC（110 除外），110=BG。

2.2 温度传感器

芯片内部提供温度测量功能。建议采用 PGA 增益 8，ADC 速度为 640Hz 的配置。温度传感器需要进行单点校正。校正方法：在某个温度点 A 下，使用温度传感器进行测量得到码值 Ya。那么其他温度点 B 对应的温度 = $Yb * (273.15 + A) / Ya - 273.15$ 。A 温度单位是摄氏度。Ya 是 A 点对应温度码值。Yb 是 B 点对应温度码值。

对于参考电压可能变化的应用场合（如 Ratio Metric 测量，参考电压的绝对值不重要），可选择通过测量 BG 间接测量出实时的参考电压，进而计算出实时的温度。

2.3 低噪声 PGA 放大器

CMS1237 提供了一个基于斩波技术的低噪声、低漂移的 PGA 放大器与桥式传感器差分输出连接，通过 PGA_SEL[3:0] 来配置 2、4、8、16、32、64、128、256 等不同的 PGA。当使用 PGA=2、4、8 时，第一级低噪声 PGA 放大器会被关断以节省功耗。当使用低噪声 PGA 放大器时，输入范围在 GND+0.75V 到 VDD-1V 之间，超出这个范围，会导致实际性能下降。当模拟输入跳过 PGA，直接输入至 ADC 时，增益为 1。

2.4 ADC 时钟、数据输出速率及斩波频率

CMS1237 使用内部时钟来提供系统所需要的时钟频率，有四种选择，对应于四种数据输出速率。可通过寄存器 SPEED_SEL[1:0] 配置。斩波时钟可以由 LOWSPD 进行微调。

表 2-1: 时钟、输出速率、斩波频率

SPEED_SEL[1:0]	LOWSPD	输出速率
00	0	10
00	1	10
01	0	40
01	1	40
10	0	640
10	1	640

2.5 复位和断电模式

当芯片上电时，内置上电复位电路会产生复位信号，使芯片自动复位。当 SCLK 从低电平变高电平并保持在高电平超过 100 μ s，CMS1237 即进入 Power Down 模式，此时功耗低于 0.05 μ A。当 SCLK 重新回到低电平时，芯片会重新进入正常工作状态。当系统由 Power Down 重新进入正常工作模式时，此时所有功能配置为 Power Down 之前的状态，不需要进行功能配置。

断电模式示意图如下图所示。其中 t00 表示 SCLK 高电平保持时间，最小为 100 μ s；t01 表示 SCLK 下降后低电平保持时间，最小为 10 μ s。

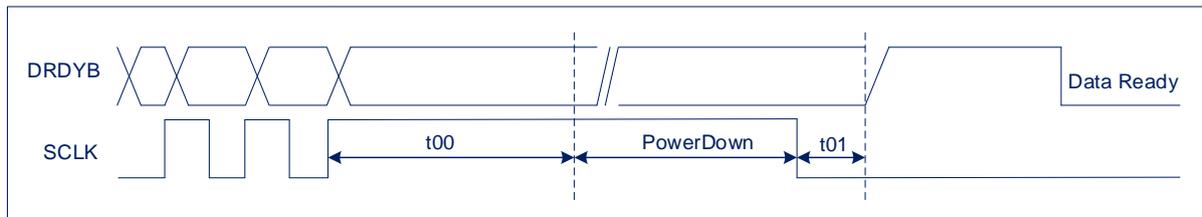


图 2-1：断电模式示意图

2.6 建立时间

CMS1237 的建立时间为均为 1 个转换周期，与所选择的输出速率无关。

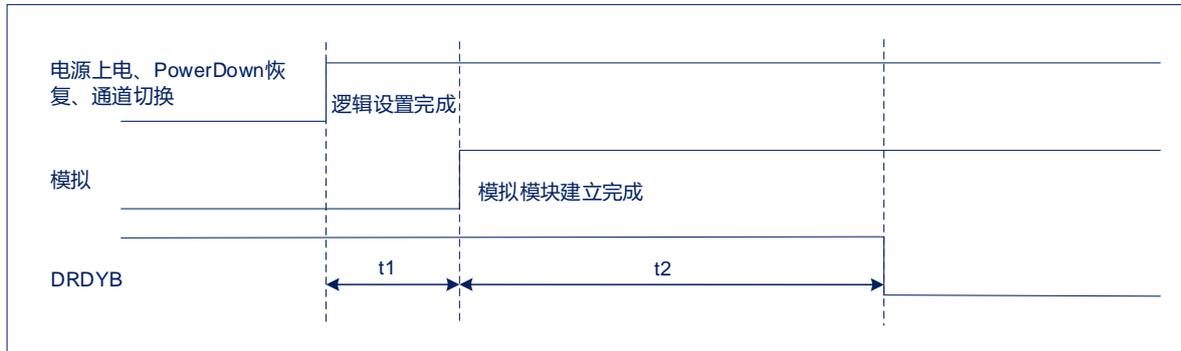


图 2-2: 数据建立过程 1

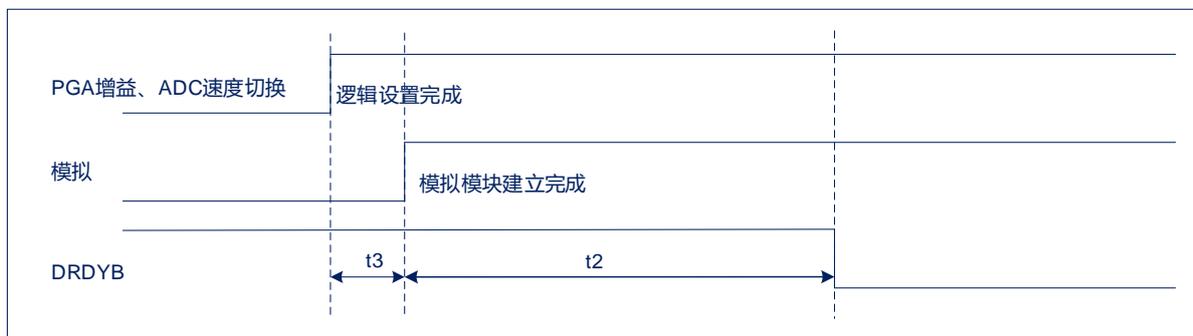


图 2-3: 数据建立过程 2

表 2-2: 建立时间

参数	描述	最小值	典型值	最大值	单位
建立时间					
t1	上电、Power Down 恢复时间\通道切换后恢复时间	-	2	-	ms
t2	数据建立时间	-	1	-	转换周期
t3	PGA 切换、速率切换后恢复时间	-	0.8	-	us

2.7.4 串行数据发送

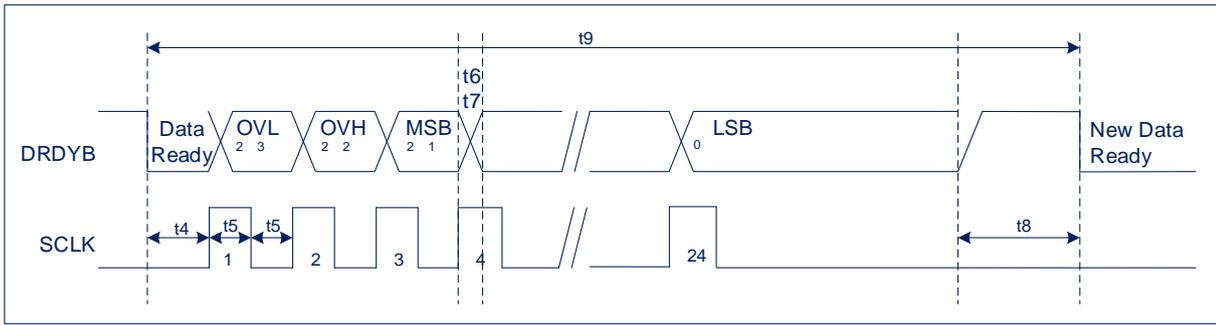


图 2-4: 读取数据时序图 1

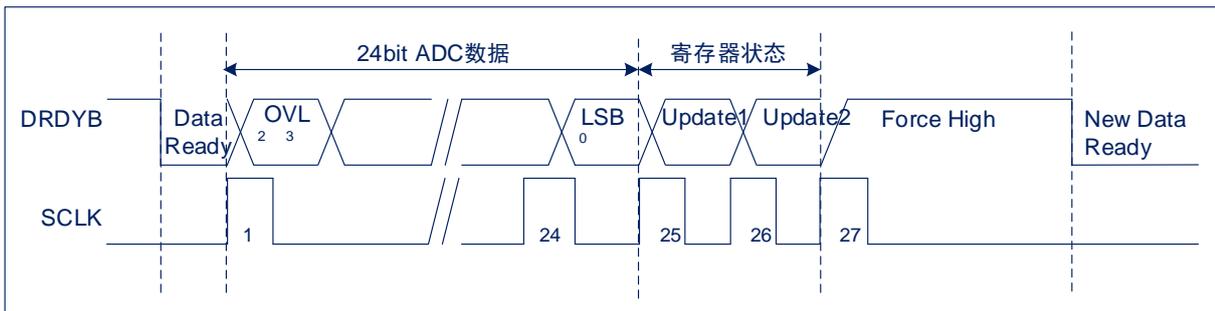


图 2-5: 读取数据时序图 2

CMS1237 可以持续的转换模拟输入信号，当将 DRDYB/DOUT 拉低后，表明数据已经准备好接受，输入的的第一个 SCLK 来就可以将输出的最高位读出，在 24 个 SCLK 后将所有的 24 位数据读出，如果这时暂停 SCLK 的发送，DRDYB/DOUT 会保持最后一位的数据，直到其被拉高，如图 2-4 所示时序图 1。

如果是持续发送 SCLK，则第 25 和 26 个 SCLK 输出配置寄存器是否有写操作标志，第 25 个 SCLK 对应的 DRDYB/DOUT 为 1 时表明配置寄存器被写入了新的值，第 26 个 SCLK 对应的 DRDYB/DOUT 为芯片扩展保留位，目前输出一直为 0，通过第 27 个 SCLK 可以将 DRDYB/DOUT 拉高，此后当 DRDYB/DOUT 被再次拉低，表示新的数据已经准备好接受，进行下一个数据的转换。其基本时序如图 2-5 时序图 2 所示。

表 2-4: 读取数据时间表

参数	描述	最小值	典型值	最大值	单位
t4	DRDYB/DOUT 变低后到第一个 SCLK 上升沿	-	2	-	ns
t5	SCLK 高电平或低电平脉宽	455	-	-	ns
t6	SCLK 上升沿到新数据有效 (传输延迟)	455	-	-	ns
t7	SCLK 上升沿到旧数据位有效(保持时间)	-	-	455	ns
t8	数据更新，不允许读之前的数据	-	26	-	us
t9	转换时间, 10Hz	-	100	-	ms
	转换时间, 40Hz	-	25	-	ms
	转换时间, 640Hz	-	1.5625	-	ms

2.7.5 功能配置

CMS1237 可以通过 SCLK 和 DRDYB/DOUT 可以对寄存器进行读取和配置，功能配置时序图

2-6 所示：

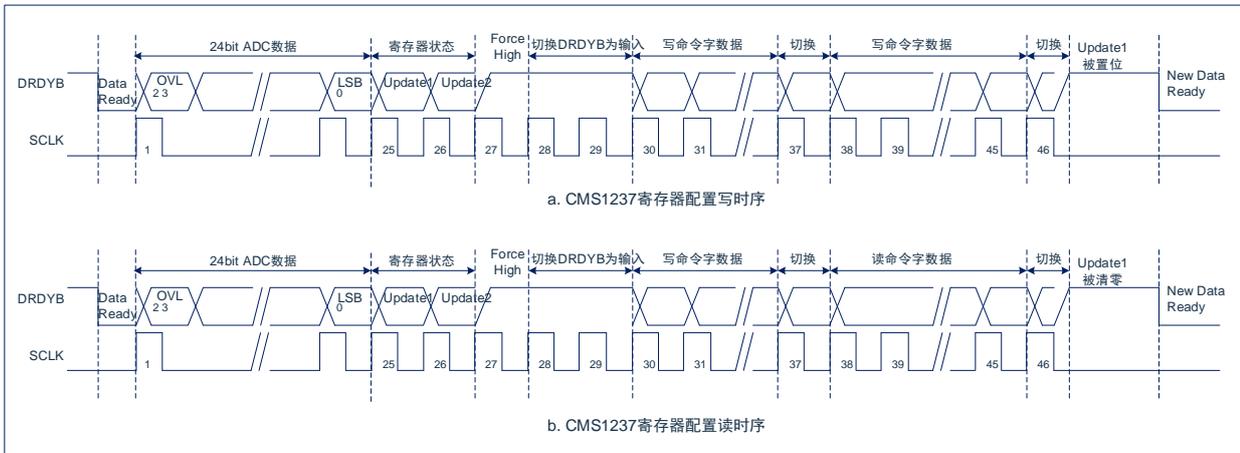


图 2-6：功能配置时序图 3

功能配置过程简述，判断到 DRDYB/DOUT 由高变低之后：

- 1) 第 1 个到第 24 个 SCLK，读取 ADC 数据。如果不需要配置寄存器或者读取寄存器，可以省略下面的步骤。
- 2) 第 25 个到第 26 个 SCLK，读取寄存器写操作状态。
- 3) 第 27 个 SCLK，把 DRDYB/DOUT 输出拉高。
- 4) 第 28 个到第 29 个 SCLK，切换 DRDYB/DOUT 为输入。
- 5) 第 30 个到第 36 个 SCLK，输入寄存器写或读命令字数据(高位先输入)。
- 6) 第 37 个 SCLK，切换 DRDYB/DOUT 的方向 (如果是写寄存器，DRDYB/DOUT 为输入；如果是读寄存器，DRDYB/DOUT 为输出)。
- 7) 第 38 个到第 45 个 SCLK，输入寄存器配置数据或输出寄存器配置数据(高位先输入/输出)。
- 8) 第 46 个 SCLK，切换 DRDYB/DOUT 为输出，并把 DRDYB/DOUT 拉高。update1/ update2 被置位或清零。

2.7.6 SPI 命令字说明

CMS1237 有 8 个命令字，命令字的长度为 7bits，命令字的说明如下：

表 2-5: SPI 命令字说明

名称	命令字 (控制字)	功能	备注
SDADCCON1	0x65	写 SDADCCON1	需 SPI 通信实现寄存器配置
	0x56	读 SDADCCON1	需 SPI 通信实现寄存器配置
SDADCCON2	0x69	写 SDADCCON2	需 SPI 通信实现寄存器配置
	0x5A	读 SDADCCON2	需 SPI 通信实现寄存器配置
SDADCCON3	0x6D	写 SDADCCON3	需 SPI 通信实现寄存器配置
	0x5E	读 SDADCCON3	需 SPI 通信实现寄存器配置
SDADCCON4	0x61	写 SDADCCON4	需 SPI 通信实现寄存器配置
	0x52	读 SDADCCON4	需 SPI 通信实现寄存器配置

2.7.7 SPI 通信注意事项

如前所述，CMS1237 可以有三类通信时序，分别为：

时序 1：读取 24 位 ADC 转换数据

时序 2：读取 24 位 ADC 转换数据+寄存器状态

时序 3：读取 24 位 ADC 转换数据+寄存器状态+读写控制字

发送三类时序时需注意：

- 1) 读取的数据是发送时序前最后一次 ADC 转换完成的结果；
- 2) 上电后建议 80ms 以后再给时序，在此之前任何 SCLK 信号将被屏蔽；
- 3) 需判断 DRDYB 产生了下降沿后，再发送时序；
- 4) 发送任何时序时间从 DRDYB 下降沿到数据全部发送完成的时间小于一个转换时间（即在两次下降沿之间完成时序发送）。

如果不满足上述条件，发送时序的完整时间则有可能超过一个转换周期。

2.8 相关寄存器

2.8.1 Sigma-Delta ADC 控制寄存器 1

	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
SDADCCON1	TEST	REF_ENB	SPD_SEL1	SPD_SEL0	PGA_SEL3	PGA_SEL2	PGA_SEL1	PGA_SEL0
读写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	1	1	0

- Bit7 TEST: VREF引脚输出clk_adc;
 1= 使能;
 0= 禁止。
- Bit6 REF_ENB: AVDDSW输出;
 1= 关闭, 开漏输出;
 0= 打开, 输出AVDD电压。
- Bit6~Bit5 SPD_SEL<1:0>: ADC输出速率;
 00= 10Hz ;
 01= 40Hz ;
 10= 640Hz ;
 11= 无效。
- Bit3~Bit0 PGA_SEL<3:0>: PGA增益;
 0000= 2;
 0001= 4;
 0010= 8;
 0011= 8;
 0100= 16;
 0101= 32;
 0110= 64;
 0111= 128;
 1000= 256;
 其他= 2。

2.8.2 Sigma-Delta ADC 控制寄存器 2

	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
SDADCCON2	CHSEL2	CHSEL1	SHSEL0	LPW1	LPW0	LOWSPD	CHOPB	--
读写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	1	0	0	0	0

- Bit7~Bit5 CHSEL<2:0>: 通道选择;
 000= 1;
 001= 系统斩波;
 010= 温度;
 011= 内短;
 1xx= 关闭PGA, 直接输入至ADC(110除外);
 110= BG。
- Bit4~Bit3 LPW<1:0>: 功耗选择;
 11= 最低功耗, 建议用于10Hz、40Hz输出速率;
 10= 低功耗;
 01= 高功耗;
 00= 最高功耗, 用于640Hz输出速率。
- Bit2 LOWSPD: 斩波速度;
 1= 低速;
 0= 高速。
- Bit1 CHOPB: 斩波使能;
 1= 关闭斩波;
 0= 打开斩波。
- Bit0 -- 保留, 须为0。

2.8.3 Sigma-Delta ADC 控制寄存器 3

	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
SDADCCON3	TRIMOS3	TRIMOS2	TRIMOS1	TRIM_OS0	DEAD1	DEAD0	--	PGAENB
读写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	0	0	0	1	0	0	0

- Bit7~Bit4 TRIMOS <3:0>: PGA失调TRIM。
- Bit3~Bit2 DEAD<1:0>: 时钟死区控制;
 00= 最小;
 01= 小;
 10= 大;
 11= 最大。
- Bit1 -- 保留, 须为0。
- Bit0 PGAENB: PGA使能;
 1= 关闭;
 0= 使能。

2.8.4 Sigma-Delta ADC 控制寄存器 4

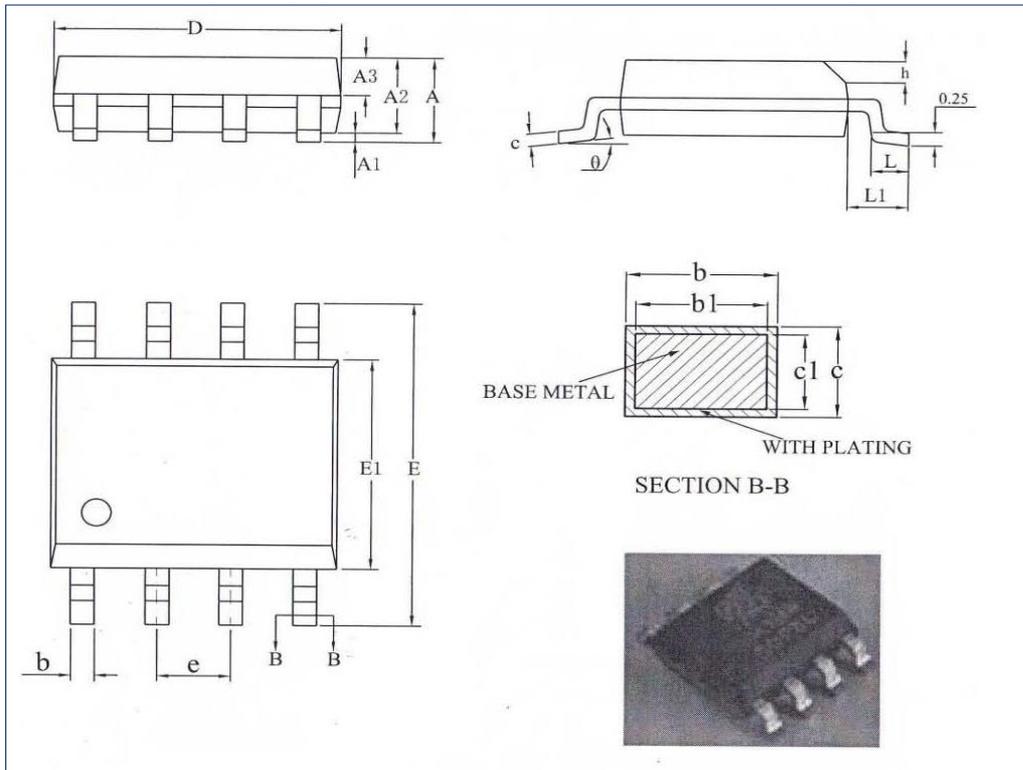
	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
SDADCCON4	TRIMBG3	TRIMBG2	TRIMBG1	TRIMBG0	--	--	--	--
读写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	0	0	0	0	0	0	0

Bit7~Bit4 TRIMOS <3:0>: BG输出TRIM。

Bit3~Bit0 -- 保留，须为0。

3. 芯片封装

3.1 SOP8



Symbol	Millimeter		
	Min	Nom	Max
A	-	-	1.75
A1	0.10	-	0.225
A2	1.30	1.40	1.50
A3	0.60	0.65	0.70
b	0.39	-	0.47
b1	0.38	0.41	0.44
c	0.20	-	0.24
c1	0.19	0.20	0.21
D	4.80	4.90	5.00
E	5.80	6.00	6.20
E1	3.80	3.90	4.00
e	1.27BSC		
h	0.25	-	0.50
L	0.5	-	0.80
L1	1.05REF		
θ	0	-	8°

4. 版本修订说明

版本号	时间	修改内容
V1.00	2019 年 6 月	初始版本
V1.01	2022 年 1 月	更正部分有误内容
V1.02	2022 年 2 月	添加寄存器描述等