



中微CMS32系列微控制器

应用注意事项

Rev. 1.0.4

请注意以下有关CMS知识产权政策

* 中微半导体（深圳）股份有限公司（以下简称本公司）已申请了专利，享有绝对的合法权益。与本公司MCU或其他产品有关的专利权并未被同意授权使用，任何经由不当手段侵害本公司专利权的公司、组织或个人，本公司将采取一切可能的法律行动，遏止侵权者不当的侵权行为，并讨论本公司因侵权行为所受的损失、或侵权者所得的不法利益。

* 中微半导体（深圳）股份有限公司的名称和标识都是本公司的注册商标。

* 本公司保留对规格书中产品在可靠性、功能和设计方面的改进作进一步说明的权利。然而本公司对于规格内容的使用不负责任。文中提到的应用其目的仅仅是用来做说明，本公司不保证和不表示这些应用没有更深入的修改就能适用，也不推荐它的产品使用在会由于故障或其它原因可能会对人身造成危害的地方。本公司的产品不授权适用于救生、维生器件或系统中作为关键器件。本公司拥有不事先通知而修改产品的权利，对于最新的信息，请参考官方网站 www.mcu.com.cn。

目录

1. HARD FAULT 使用注意事项	3
1.1 Hard Fault 简介	3
1.2 Hard Fault 注意事项	3
2. 运算放大器	4
2.1 内置运放概述	4
2.2 内置运放的应用注意事项	4
3. 低速 ADC	5
3.1 ADC 概述	5
3.2 ADC 特性	5
3.3 ADC 应用注意事项	5
4. 通用异步收发器 (UART)	6
4.1 UART 概述	6
4.2 UART 应用注意事项	6
5. RESETB 复用引脚	7
5.1 RESETB 复用概述	7
5.2 RESETB 复用引脚应用注意事项	7
6. SWD 复用引脚	8
6.1 SWD 复用概述	8
6.2 SWD 复用引脚应用注意事项	8
7. 电压检测电路(LVD)	9
7.1 电压检测电路(LVD)概述	9
7.2 LVD 中断&复位模式注意事项	9
8. 副系统时钟	10
8.1 副系统时钟概述	10
8.2 副系统时钟注意事项	10
9. 在线烧写	11
9.1 在线烧写注意事项	11
10. 低功耗工作模式	12
10.1 部分掉电的深度睡眠模式注意事项	12
11. 版本修订说明	13

1. Hard Fault 使用注意事项

1.1 Hard Fault 简介

Hard Fault 是 Cortex-M 系列 MCU 中最为常见的一种故障类中断，Hard Fault 属于不可屏蔽中断，并且中断优先级固定为-1，在软件运行过程中如果产生了 CPU 无法正常处理的故障就会进入此中断。

1.2 Hard Fault 注意事项

发生 Hard Fault 中断时建议将 MCU 进行复位来恢复正常工作状态。对 MCU 进行复位操作过程中，建议使用 WDT 复位而不是软件复位。如果在进入 Hard Fault 后立即进行软件复位操作，在 ROM 数据异常的情况下，芯片一直处于进 Hard Fault->复位-> Hard Fault 的死循环，导致芯片无法进入 SWD 模式重新烧写 ROM 数据。

适用产品：本应用注意事项适用于以下产品型号：

CMS32F033、CMS32F035、CMS32F0301、CMS32F0332、CMS32M55xx、CMS32M56xx、CMS32M57xx。

2. 运算放大器

2.1 内置运放概述

该运放是 MCU 内置的通用运算放大器，放大器的输入输出端是开放的，可通过外接电阻调整运放增益以实现基本的信号放大和运算功能。

2.2 内置运放的应用注意事项

1. 内置运放的输出电流为 2mA，因而运放的输入电阻和反馈电阻尽量大一些，以减小运放的自身损耗；（以 10 倍增益的同相放大电路为例，输入电阻可选择 2K，反馈电阻可选择 20K）
2. 内置运放的输出电压至少在 350mV 以上才能保证正常工作，因而对于放大小信号的场合，需要在输入端添加直流偏置；
3. 内置运放没有采用轨对轨的结构，运放工作电压为 5V 时，共模输入电压 VCM 的范围为 0~3.7V，使用时请注意输入电压不要超过这个范围；
4. 该运放输出电压范围为：0.3V~(VDD-0.3)，使用时请注意不要超过输出范围，导致波形失真；
5. 运放的压摆（SR）跟负载直接相关，负载电容为 30pf 时，压摆可达 5V/us；负载电容为 100pf 时，输出电容为 4V/us，请根据应用场合选择合适的负载电容；（选择电容时需要考虑寄生电容的影响）
6. 由于此版内置的运放无法输出负电压，因而采用反相放大电路时，输入信号需要是负压，才能保证运放的正常工作；
7. 运放失调电压使用 CONFIG 对应的失调电压（出厂时已调至最佳值），将寄存器 OPnADJE 设置为 0xAA 以外的值即可。（在使用调节位修调时，由于外部环境不是最佳修调条件，导致修调位不是最佳；所以关闭调节位修调功能，使用内部 CONFIG。
8. 要求 OPA 的输入阻抗不能太大，否则会造成 OPA 功能异常。建议输入阻抗小于 50K。

适用产品：本应用注意事项适用于以下产品型号：

CMS32F033、CMS32F035、CMS32F0332、CMS32M55xx、CMS32M56xx、CMS32M57xx。

3. 低速 ADC

3.1 ADC 概述

芯片包含一个 12 位、多通道逐次逼近型模数转换器（ADC）。

3.2 ADC 特性

- 模拟输入电压范围：AVSS(VSS) ~ AVDD(VDD)。
- 最大采样速率：100Ksps。
- 多达 24 路单端模拟输入通道。
- 单次转换时间为： $18.5 \times TADCK$ 。
- 单次模式：对指定通道执行一次 A/D 转换。
- 连续模式：对所有选定的通道都执行 A/D 转换。
- 支持外部输入信号触发 ADC 转换。
- 支持转换完毕产生中断。
- 内置 AD 转换结果比较器。
- 每个通道的转换结果都存储在对应的数据寄存器中。
- 通道 30 可测试内部模拟电压信号(包括 OP0/1 输出、PGA0/1 输出、内部 1.2V 基准电压)。

3.3 ADC 应用注意事项

1. ADC 模块部分寄存器为被保护的寄存器，可对寄存器进行加锁或解锁操作。详情可参考芯片手册。
2. ADC 转换未结束期间，其他的任何触发信号将被忽略。
3. ADC 采样选择内部模拟量 Bandgap (1.2V) 时，ADC 时钟分频应选择 128 分频。
4. ADC 时钟相关寄存器仅允许在 ADC 停止状态 (ADCEN=0) 下更改；例如在 ADC 启动后，需要对相关寄存器修改，则应先停止 ADC (ADCEN=0)，再更改相关寄存器，最后重新启动 ADC (ADCEN=1)。
5. ADC 在开启连续转换时，要求 AN 的输入阻抗不能太大，否则会造成转换数据异常。在 AN 输入阻抗较大，建议使用单次转换模式。

适用产品：本应用注意事项适用于以下产品型号：

CMS32F033、CMS32F035、CMS32M55xx、CMS32M57xx。

4. 通用异步收发器（UART）

4.1 UART 概述

UART 为全双工异步通讯接口。UART 收发器各包含一个缓冲区，可灵活设置发送字节长度和停止位长度。全双工串行接口通讯参数可设。

4.2 UART 应用注意事项

1. 在操作UART相关寄存器后，若要操作UART以外的寄存器，必须先对UART->END寄存器进行写0操作来释放总线。
2. 在操作UART相关寄存器时，如果存在被中断打断的情况，可能会对总线有影响。所以为了避免程序出错，需要在进入任意中断程序后，立即对UART->END寄存器进行写0操作以释放总线。

适用产品：本应用注意事项适用于以下产品型号： CMS32F041xx、CMS32M65xx。

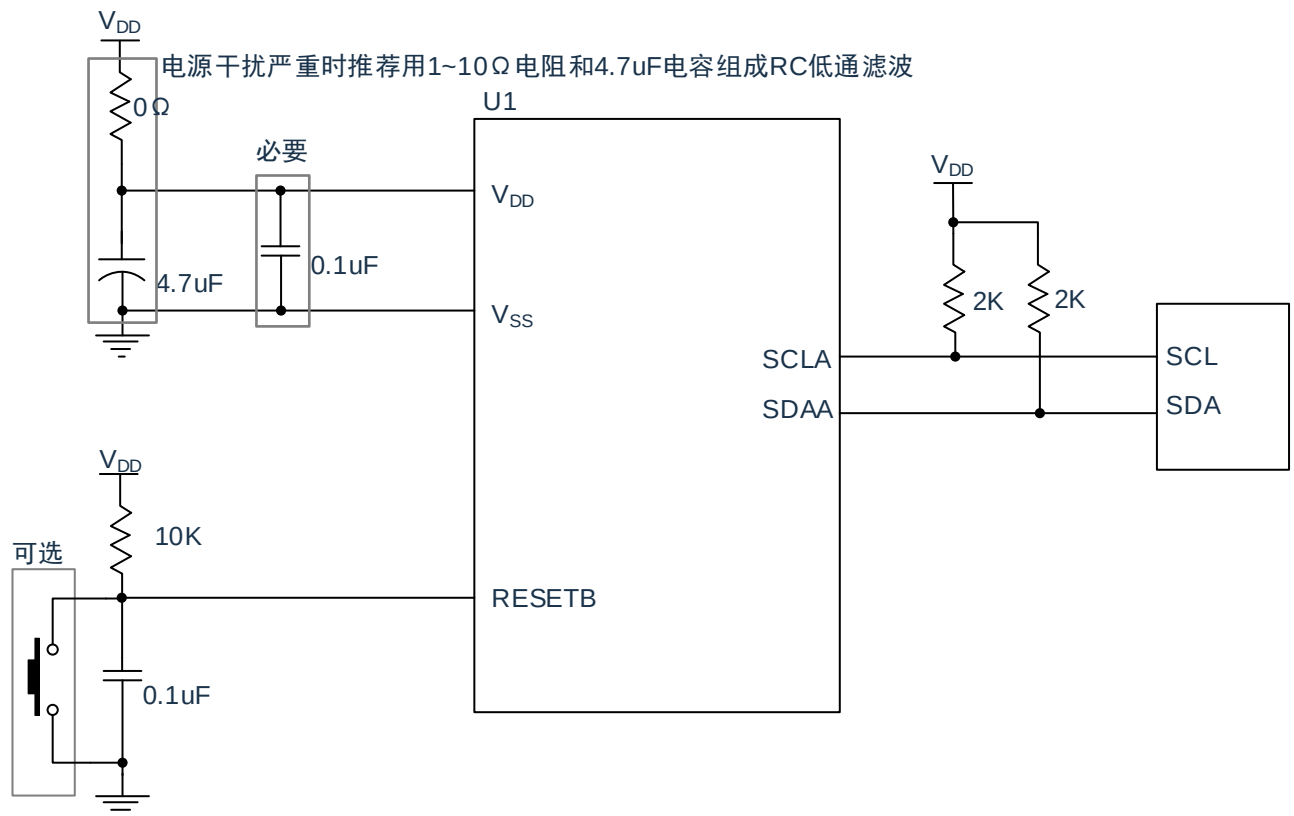
5. RESETB 复用引脚

5.1 RESETB 复用概述

部分芯片的 RESETB 脚和 GPIO 是复用的。

5.2 RESETB 复用引脚应用注意事项

1. 将复用引脚配置为RESETB引脚时，该复用引脚对应的GPIO需要配置为输入模式，禁止将其配置为输出模式。
2. RESETB上应外接上拉电阻和滤波电容，外接下拉信号会产生芯片复位。MCU典型应用外围电路的器件连接参考如下：



应用注意事项 1 点适用于以下产品型号：

CMS32L032xx、CMS32H6241、CMS32M65xx、CMS32M67xx、CMS32F041xx。

6. SWD 复用引脚

6.1 SWD 复用概述

芯片的 SWD 脚和 GPIO 是复用的。

6.2 SWD 复用引脚应用注意事项

1. 将复用引脚配置为SWD调试引脚时，禁止将该复用引脚当作GPIO使用且必须将对应的GPIO必须配置为输入模式，禁止将其配置为输出模式。
2. 使用SWD接口烧录完芯片，此时芯片仍处于debug模式，需要对芯片断电（外部引脚reset也无效），才能将SWDIO和SWCLK两个调试引脚复用成其他功能
3. 芯片的SWDIO和SWCLK两引脚主要用于Debug模式下的SWD端口的数据通讯功能，也可复用成GPIO或者外设功能，可在非Debug模式下将DBGSTOPCR寄存器的SWDIS=1实现，设置后SWD端口功能无法使用；另外，SWD_DAT为高电平期间，SWD_CLK输入累积50个脉冲芯片进入OCD模式，当FLASH设置了保护时，内核从FLASH读取指令被禁止。当芯片在正常运行期间，SWD未作特殊处理，误进OCD模式，从而导致程序运行异常。可通过以下步骤解决：
 - 1) SWD_DAT 管脚外接下拉电阻（ $<2.5K\Omega$ ），目的是防止芯片在上电过程中程序未执行这段时间受到干扰进入 OCD 模式；程序运行时建议将 SWD_DAT 管脚的上拉电阻关闭，减少芯片工作过程中该引脚因接外部下拉电阻引起的漏电。
 - 2) 程序上电自动配置完成后，为避免工作过程中受干扰误进 OCD 模式，建议上电后通过 SWDIS 禁用 SWD 功能，可以参考以下设置：
 - 如果不使用 NRST 管脚连接工具时，程序需要延时 50ms 设置 DBGSTOPCR 寄存器的 SWDIS=1 将 OCD 使能关闭，再次连接工具时，需要重新上电。
 - 如果使用 NRST 管脚连接工具时，程序不需要延时，即可设置 DBGSTOPCR 寄存器的 SWDIS=1 将 OCD 使能关闭，再次连接工具时，不需要重新上电，可使用 under_reset 模式连接。

适用产品：

应用注意事项 1、2 点适用于以下产品型号：

CMS32L032xx、CMS32H6241、CMS32M65xx、CMS32M67xx、CMS32F041xx、CMS32L051xx。

应用注意事项第 3 点适用于以下产品型号：

CMS32L032xx、CMS32H6241、CMS32M67xx、CMS32F045xx、CMS32L051xx、CMS32MEBK2。

7. 电压检测电路(LVD)

7.1 电压检测电路(LVD)概述

电压检测电路 (LVD) 通过选项字节设定运行模式和检测电压(V_{LVDH} 、 V_{LVDL} 、 V_{LVD})，运行模式可以设置中断模式、复位模式、中断&复位模式。具体运行过程如下表：

模式	中断&复位模式	复位模式	中断模式
运行过程	$VDD \geq V_{LVDH}$ ，解除内部复位； $VDD < V_{LVDH}$ ，产生中断请求信号； $VDD < V_{LVDL}$ ，产生内部复位。	$VDD \geq V_{LVD}$ ，解除内部复位； $VDD < V_{LVD}$ ，产生内部复位。	上电 $VDD \geq V_{LVD}$ ，解除内部复位； 在解除内部复位后： $VDD < V_{LVD}$ 或者 $VDD \geq V_{LVD}$ ，产生中断请求信号 (INTLVI)。

7.2 LVD 中断&复位模式注意事项

- 当VDD开始下降时，LVD稳定检测到 $VDD < V_{LVDL}$ 后，产生复位信号将系统复位。 $VDD < V_{LVDL}$ 的稳定时间为3个 F_{IL} 时钟（约200 μ S），如果 $VDD < V_{LVDL}$ 的时间小于3个 F_{IL} 时钟，则无法产生复位信号。
- 当LVD检测到 $VDD < V_{LVDH}$ 产生中断后，LVIMD和LVILV标志会被置‘1’，需要在中断程序中将LVIMD和LVILV标志清零，否则当VDD下次降低时将无法产生中断，具体操作流程详见图7-1。
- 当LVD检测到 $VDD < V_{LVDL}$ 发生系统复位后，LVIMD和LVILV标志会被置‘1’，芯片重新工作后需要在初始化程序中将LVIMD和LVILV标志清零，否则当VDD下次降低时将无法产生系统复位信号，具体操作流程详见图7-2。

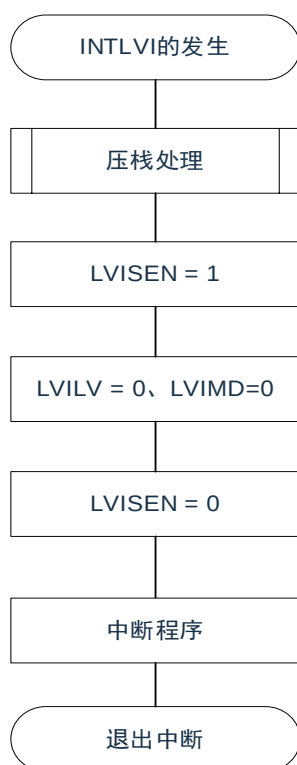


图7-1

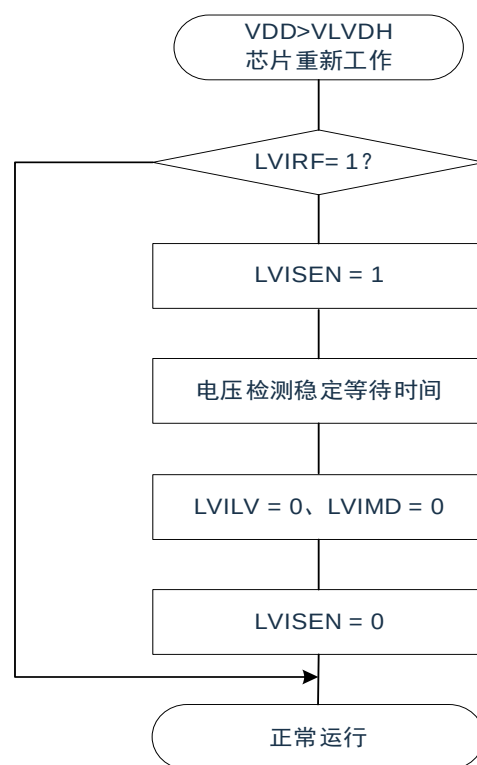


图7-2

适用产品：本应用注意事项适用于以下产品型号：

CMS32M65xx、CMS32M67xx、CMS32F041xx、CMS32L051xx 、CMS32L032xx、CMS32H6241。

8. 副系统时钟

8.1 副系统时钟概述

能通过给 XT1 引脚和 XT2 引脚连接 32.768kHz 的谐振器使 $F_{XT}=32.768\text{kHz}$ 的时钟振荡，并且能通过设置 XTSTOP 位（时钟运行状态控制寄存器（CSC）的 bit6）使振荡停止。

另外，能由 EXCLKS/XT2/P124 引脚提供外部副系统时钟（ $F_{EXS}=32.768\text{kHz}$ ），并且能通过设置 XTSTOP 位将外部副系统时钟的输入置为无效。

8.2 副系统时钟注意事项

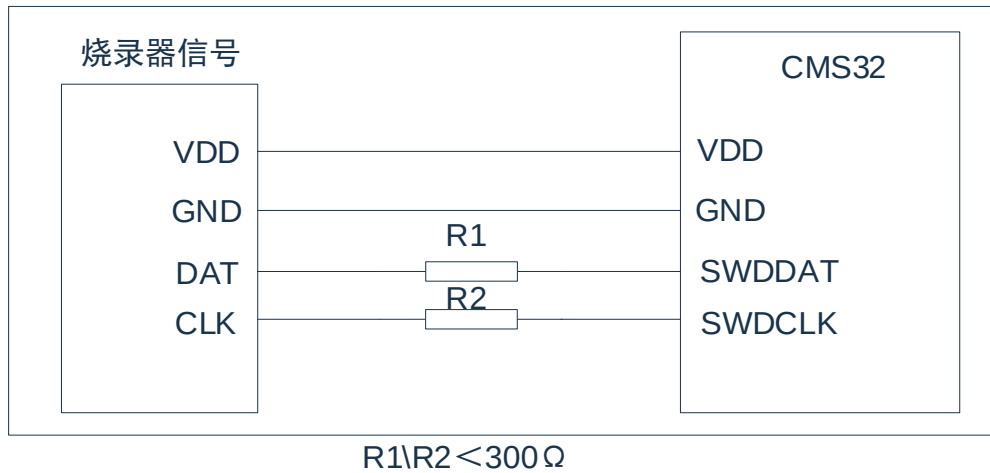
1. 由于CMS32L051芯片的副系统时钟在外接32.768KHz晶振时容易受干扰导致时钟源出现偏差，不适合用于对时间精度要求高的场合。

适用产品：本应用注意事项适用于以下产品型号： CMS32L051、CMS32L051-S、CMS32L051-A。

9. 在线烧写

9.1 在线烧写注意事项

在应用中需要进行在线烧写时，需要注意在烧写接口和芯片烧写引脚（SWDDAT、SWDCLK）之间且靠近芯片端分别串接 1 个不大于 300 Ω 的电阻，避免外部静电损坏芯片。具体电路如下：



适用产品：本应用注意事项适用于以下产品型号：所有 CMS32 系列芯片。

10. 低功耗工作模式

10.1 部分掉电的深度睡眠模式注意事项

部分掉电的深度睡眠模式是停止高速内部振荡器的振荡、FLASH 掉电、停止整个系统的模式。能大幅度地减小 CPU 的工作电流。此时芯片内部 LDO 会进入低功耗模式以此来降低芯片整体功耗。在此模式唤醒芯片后，芯片进行正常工作模式，FLASH 重新配置、LDO 也将恢复高功率模式，以满足芯片正常工作模式的需求。

由于 LDO 由低功耗模式切换至高功率模式需要稳定时间，为了避免在芯片在唤醒前后功耗变化过大，给内部 LDO 一定的稳定时间。建议将休眠唤醒程序放入 SRAM 中执行，并且唤醒后延时一段时间再切换至 FLASH 中执行指令读取操作。

适用产品：本应用注意事项适用于以下产品型号：所有 CMS32L032xx、CMS32M65xx、CMS32M67xx 系列芯片。

11. 版本修订说明

版本号	时间	修改内容
V1.0.0	2023 年 5 月	初始版本
V1.0.1	2023 年 8 月	增加 UART、RESETB、SWD 应用注意事项
V1.0.2	2023 年 9 月	1) 增加 OPA 输入阻抗的应用注意事项 2) 增加 LVD 应用注意事项 3) 增加副系统时钟注意事项 4) 增加在线烧写说明
V1.0.3	2024 年 5 月	增加低功耗工作模式章节
V1.0.4	2024 年 10 月	增加 5.2 章节 RESETB 复用引脚应用注意事项第 2 点 增加 6.2 章节 SWD 复用引脚应用注意事项第 3 点