



CMS32F0332 系列产品

参考手册

增强型闪存32位微控制器

Rev. 0.5.3

请注意以下有关CMS知识产权政策

* 中微半导体（深圳）股份有限公司（以下简称本公司）已申请了专利，享有绝对的合法权益。与本公司MCU或其他产品有关的专利权并未被同意授权使用，任何经由不当手段侵害本公司专利权的公司、组织或个人，本公司将采取一切可能的法律行动，遏止侵权者不当的侵权行为，并追讨本公司因侵权行为所受的损失、或侵权者所得的不法利益。

* 中微半导体（深圳）股份有限公司的名称和标识都是本公司的注册商标。

* 本公司保留对规格书中产品在可靠性、功能和设计方面的改进作进一步说明的权利。然而本公司对于规格内容的使用不负责任。文中提到的应用其目的仅仅是用来做说明，本公司不保证和不表示这些应用没有更深入的修改就能适用，也不推荐它的产品使用在会由于故障或其它原因可能会对人身造成危害的地方。本公司的产品不授权适用于救生、维生器件或系统中作为关键器件。本公司拥有不事先通知而修改产品的权利，对于最新的信息，请参考官方网站 www.mcu.com.cn。

目录

CMS32F0332 系列产品	1
1. ARM CORTEX-M0+内核	12
1.1 概述	12
1.2 特性	12
2. 存储器映射	13
3. 时钟控制	14
3.1 概述	14
3.2 时钟控制框图	15
3.3 功能描述	16
3.3.1 配置 CLK0 功能	16
4. 电源管理	17
4.1 概述	17
4.2 工作模式	17
4.3 电源低压检测 (LVD)	17
5. 系统控制 (SYSCON)	18
5.1 概述	18
5.2 寄存器映射	18
5.3 寄存器说明	21
5.3.1 产品 ID 寄存器 (DID)	21
5.3.2 AHB 时钟分频寄存器 (AHBCKDIV)	21
5.3.3 APB 时钟分频寄存器 (APBCKDIV)	21
5.3.4 APB 时钟使能寄存器 (APBCKEN)	22
5.3.5 时钟输出控制寄存器 (CLKODIV)	23
5.3.6 电源控制寄存器 (PCON)	23
5.3.7 复位控制寄存器 (RSTCON)	24
5.3.8 复位状态寄存器 (RSTSTAT)	24
5.3.9 时钟源控制寄存器 (CLKCON)	24
5.3.10 时钟源选择寄存器 (CLKSEL)	25
5.3.11 时钟源状态寄存器 (CLKSTAT)	25
5.3.12 IO 复用状态寄存器 (IOMUX)	25
5.3.13 LVD 控制寄存器 (LVDCON)	26
5.3.14 P00 配置寄存器 (IOP00CFG)	26
5.3.15 P01 配置寄存器 (IOP01CFG)	27
5.3.16 P04 配置寄存器 (IOP04CFG)	27
5.3.17 P05 配置寄存器 (IOP05CFG)	28
5.3.18 P06 配置寄存器 (IOP06CFG)	28
5.3.19 P07 配置寄存器 (IOP07CFG)	29
5.3.20 P10 配置寄存器 (IOP10CFG)	29
5.3.21 P12 配置寄存器 (IOP12CFG)	30
5.3.22 P13 配置寄存器 (IOP13CFG)	30
5.3.23 P14 配置寄存器 (IOP14CFG)	31
5.3.24 P15 配置寄存器 (IOP15CFG)	31
5.3.25 P16 配置寄存器 (IOP16CFG)	32
5.3.26 P17 配置寄存器 (IOP17CFG)	32

5.3.27	P21 配置寄存器 (IOP21CFG)	33
5.3.28	P22 配置寄存器 (IOP22CFG)	33
5.3.29	P23 配置寄存器 (IOP23CFG)	34
5.3.30	P24 配置寄存器 (IOP24CFG)	34
5.3.31	P25 配置寄存器 (IOP25CFG)	35
5.3.32	P26 配置寄存器 (IOP26CFG)	35
5.3.33	P30 配置寄存器 (IOP30CFG)	36
5.3.34	P31 配置寄存器 (IOP31CFG)	36
5.3.35	P32 配置寄存器 (IOP32CFG)	37
5.3.36	P34 配置寄存器 (IOP34CFG)	37
5.3.37	P35 配置寄存器 (IOP35CFG)	38
5.3.38	P36 配置寄存器 (IOP36CFG)	38
5.3.39	P40 配置寄存器 (IOP40CFG)	39
5.3.40	P43 配置寄存器 (IOP43CFG)	39
5.3.41	P44 配置寄存器 (IOP44CFG)	40
5.3.42	P46 配置寄存器 (IOP46CFG)	40
5.3.43	P47 配置寄存器 (IOP47CFG)	41
5.3.44	系统检测中断使能寄存器 (SYS_IMSC)	41
5.3.45	系统检测中断源状态寄存器 (SYS_RIS)	41
5.3.46	系统检测已使能中断状态寄存器 (SYS_MIS)	41
5.3.47	系统检测中断清零寄存器 (SYS_ICLR)	42
5.3.48	SRAM 写使能寄存器 (SRAMLOCK)	42
5.3.49	GPIO0 写使能寄存器 (GPIO0LOCK)	42
5.3.50	GPIO1 写使能寄存器 (GPIO1LOCK)	42
5.3.51	GPIO2 写使能寄存器 (GPIO2LOCK)	42
5.3.52	GPIO3 写使能寄存器 (GPIO3LOCK)	42
5.3.53	GPIO4 写使能寄存器 (GPIO4LOCK)	43
5.3.54	端口配置写使能寄存器 (IOCFGLOCK)	43
6.	系统定时器 (SYSTICK)	44
6.1	寄存器映射	44
6.2	寄存器说明	44
6.2.1	SysTick 控制和状态寄存器 (SysTickCTRL)	44
6.2.2	SysTick 重加载寄存器 (SysTickLOAD)	44
6.2.3	SysTick 当前值寄存器 (SysTickVAL)	45
6.2.4	SysTick 校准值寄存器 (SysTickCALIB)	45
7.	嵌套向量中断控制器 (NVIC)	46
7.1	特性	46
7.2	异常模式和系统中断映射	46
7.3	向量表	47
7.4	寄存器映射	48
7.5	寄存器说明	48
7.5.1	中断设置使能控制寄存器 (ISER)	48
7.5.2	中断清除使能控制寄存器 (ICER)	48
7.5.3	中断设置挂起控制寄存器 (ISPR)	49
7.5.4	中断清除挂起控制寄存器 (ICPR)	49
7.5.5	IRQ0~IRQ3 中断优先级寄存器 (IPR0)	49
7.5.6	IRQ4~IRQ7 中断优先级寄存器 (IPR1)	49
7.5.7	IRQ8~IRQ11 中断优先级寄存器 (IPR2)	50

7.5.8	IRQ12~IRQ15 中断优先级寄存器 (IPR3)	50
7.5.9	IRQ16~IRQ19 中断优先级寄存器 (IPR4)	50
7.5.10	IRQ20~IRQ23 中断优先级寄存器 (IPR5)	51
7.5.11	IRQ24~IRQ27 中断优先级寄存器 (IPR6)	51
7.5.12	IRQ28~IRQ31 中断优先级寄存器 (IPR7)	51
8.	系统控制模块 (SCB)	52
8.1	寄存器映射	52
8.2	寄存器说明	52
8.2.1	CPUID 寄存器 (CPUID)	52
8.2.2	中断控制状态寄存器 (ICSR)	52
8.2.3	应用中断和复位控制寄存器 (AIRCR)	54
8.2.4	系统控制寄存器 (SCR)	54
8.2.5	系统处理器优先级寄存器 2 (SHPR2)	55
8.2.6	系统处理器优先级寄存器 3 (SHPR3)	55
9.	通用 I/O (GPIO)	56
9.1	概述	56
9.2	特性	56
9.3	功能描述	56
9.3.1	输入模式	56
9.3.2	上拉输入模式	56
9.3.3	下拉输入模式	56
9.3.4	推挽输出模式	56
9.3.5	不带上拉开漏输出模式	57
9.3.6	带上拉开漏输出模式	57
9.3.7	中断和唤醒功能	57
9.4	寄存器映射	58
9.5	寄存器说明	59
9.5.1	GPIOx 模式选择寄存器 (GPIOxPMS)	59
9.5.2	GPIOx 数据输出写屏蔽寄存器 (GPIOxDOM)	60
9.5.3	GPIOx 数据输出寄存器 (GPIOxDO)	60
9.5.4	GPIOx 管脚状态寄存器 (GPIOxDI)	61
9.5.5	GPIOx 中断使能寄存器 (GPIOxIMSC)	61
9.5.6	GPIOx 中断源状态寄存器 (GPIOxRIS)	61
9.5.7	GPIOx 已使能中断状态寄存器 (GPIOxMIS)	61
9.5.8	GPIOx 中断状态清零寄存器 (GPIOxICLR)	61
9.5.9	GPIOx 中断触发方式选择寄存器 (GPIOxITYPE)	61
9.5.10	GPIOx 中断触发值寄存器 (GPIOxIVAL)	62
9.5.11	GPIOx 中断边沿触发方式寄存器 (GPIOxIANY)	62
9.5.12	GPIOx 输入滤波控制寄存器 (GPIOxDIDB)	62
9.5.13	GPIOx 输出置位寄存器 (GPIOxDOSET)	63
9.5.14	GPIOx 输出清零寄存器 (GPIOxDOCLR)	63
9.5.15	GPIOx 驱动电流设置寄存器 (GPIOxDR)	63
9.5.16	GPIOx 输出速率设置寄存器 (GPIOxSR)	63
10.	看门狗定时器 (WDT)	64
10.1	概述	64
10.2	特性	64
10.3	功能描述	64

10.4	寄存器映射	64
10.5	寄存器说明	65
10.5.1	WDT 控制寄存器 (WDTCON)	65
10.5.2	WDT 初值寄存器 (WDTLOAD)	65
10.5.3	WDT 计数值 (WDTVAL)	65
10.5.4	WDT 中断源状态寄存器 (WDTRIS)	65
10.5.5	WDT 已使能中断状态寄存器 (WDTMIS)	65
10.5.6	WDT 中断清零寄存器 (WDTICLR)	66
10.5.7	WDT 写保护寄存器 (WDTLOCK)	66
11.	窗口看门狗定时器 (WWDT)	67
11.1	概述	67
11.2	特性	67
11.3	功能描述	67
11.4	寄存器映射	67
11.5	寄存器说明	68
11.5.1	WWDT 控制寄存器 (WWDTCON)	68
11.5.2	WWDT 重载寄存器 (WWDTRL)	68
11.5.3	WWDT 计数值 (WWDTVAL)	68
11.5.4	WWDT 中断源状态寄存器 (WWDTRIS)	69
11.5.5	WWDT 已使能中断状态寄存器 (WWDTMIS)	69
11.5.6	WWDT 中断清零寄存器 (WWDTICLR)	69
12.	循环冗余校验单元 (CRC)	70
12.1	概述	70
12.2	特性	70
12.3	功能描述	70
12.4	寄存器映射	70
12.5	寄存器说明	71
12.5.1	CRC 输入寄存器 (CRCIN)	71
12.5.2	CRC 数据寄存器 (CRCD)	71
13.	除法运算单元 (DIV)	72
13.1	概述	72
13.2	特性	72
13.3	功能说明	72
13.4	寄存器映射	72
13.5	寄存器说明	73
13.5.1	除法器控制寄存器 (DIVSQRTCON)	73
13.5.2	除法器数据 A 寄存器 (DIVSQRTALUA)	73
13.5.3	除法器数据 B 寄存器 (DIVSQRTALUB)	73
13.5.4	除法器结果 0 寄存器 (DIVSQRTRES0)	73
13.5.5	除法开方器结果 1 寄存器 (DIVSQRTRES1)	73
14.	定时器 (TIMER0/1/2/3)	74
14.1	概述	74
14.2	特性	74
14.3	功能描述	74
14.3.1	单次触发模式	74
14.3.2	周期计数模式	74

14.3.3 连续计数模式.....	74
14.3.4 延迟加载功能.....	74
14.4 寄存器映射	75
14.5 寄存器说明 (x=0,1,2,3)	75
14.5.1 定时器控制寄存器 (TIMERxCON)	75
14.5.2 定时器加载寄存器 (TIMERxLOAD)	76
14.5.3 定时器当前值寄存器 (TIMERxVAL)	76
14.5.4 定时器中断源状态寄存器 (TIMERxRIS)	76
14.5.5 定时器已使能中断状态寄存器 (TIMERxMIS)	76
14.5.6 定时器中断清零寄存器 (TIMERxICLR)	76
14.5.7 定时器延迟加载寄存器 (TIMERxBGLOAD)	76
15. 捕捉/比较/脉宽调制模块 (CCP0/1)	77
15.1 概述	77
15.2 特性	77
15.3 功能描述	78
15.3.1 脉宽调制模式 (PWM)	78
15.3.2 方波输出模式	79
15.3.3 捕捉模式 0	79
15.3.4 捕捉模式 1	79
15.3.5 捕捉模式 2	82
15.3.6 PWM 配置过程	83
15.3.7 中断	83
15.4 寄存器映射	84
15.5 寄存器说明	85
15.5.1 CCPx 控制寄存器 (CCPCONx) (x=0,1)	85
15.5.2 CCP 重加载寄存器 (CCPLOADx) (x=0,1)	85
15.5.3 CCPxA 数据寄存器 (CCPDxA) (x=0,1)	86
15.5.4 CCPxB 数据寄存器 (CCPDxB) (x=0,1)	86
15.5.5 CCP 中断使能寄存器 (CCPIMSC)	86
15.5.6 CCP 中断源状态寄存器 (CCPRIS)	87
15.5.7 CCP 已使能中断状态寄存器 (CCPMIS)	88
15.5.8 CCP 中断清零寄存器 (CCPICLR)	88
15.5.9 CCP 运行寄存器 (CCPRUN)	89
15.5.10 CCP 写使能控制寄存器 (LOCK)	89
15.5.11 CAP 控制寄存器 (CAPCON)	89
15.5.12 CAP 通道选择寄存器 (CAPCHS)	91
15.5.13 CAP 数据寄存器 (CAP0DATA)	92
15.5.14 CAP 数据寄存器 (CAPnDATA) (n=1-3)	92
16. 增强型 PWM (EPWM)	93
16.1 概述	93
16.2 特性	93
16.3 功能描述	94
16.3.1 结构框图	95
16.3.2 时钟分频	95
16.3.3 独立输出模式	95
16.3.4 互补输出模式	96
16.3.5 同步输出模式	96
16.3.6 成组输出模式	96

16.3.7	加载更新模式.....	97
16.3.8	边沿对齐计数模式	99
16.3.9	中心对齐计数模式	100
16.3.10	可编程死区发生器	103
16.3.11	调试模式下的输出状态	104
16.3.12	输出通道重映射功能刘	104
16.3.13	EPWM 配置过程.....	104
16.3.14	中断	105
16.4	寄存器映射	106
16.5	寄存器说明	107
16.5.1	EPWM 预分频寄存器(CLKPSR).....	107
16.5.2	EPWM 时钟选择寄存器(CCLKDIV).....	107
16.5.3	EPWM 控制寄存器(CON).....	108
16.5.4	EPWM 控制寄存器(CON2).....	110
16.5.5	EPWM 控制寄存器(CON3).....	111
16.5.6	EPWM 周期寄存器 0-5(PERIOD0-5).....	112
16.5.7	EPWM 比较寄存器 0-5(CMPDAT0-5).....	112
16.5.8	EPWM 输出控制寄存器(POEN)	112
16.5.9	EPWM 输出通道重映射寄存器(PORMAP)	113
16.5.10	EPWM 死区长度寄存器(DTCTL)	114
16.5.11	EPWM 中断使能寄存器(IMSC).....	114
16.5.12	EPWM 中断源状态寄存器(RIS)	115
16.5.13	EPWM 已使能中断状态寄存器(MIS).....	115
16.5.14	EPWM 中断清零控制寄存器(ICLR)	116
16.5.15	EPWM 中断累加控制寄存器(IFA)	116
16.5.16	EPWM 写使能控制寄存器(LOCK)	116
17.	通用异步收发器 (UART0/1)	117
17.1	概述	117
17.2	特性	117
17.3	功能描述	117
17.3.1	UART 功能模式	117
17.3.2	UART 中断和状态.....	117
17.4	寄存器映射	118
17.5	寄存器说明	118
17.5.1	接收缓存寄存器 (RBR)	118
17.5.2	发送缓存寄存器 (THR)	118
17.5.3	波特率分频寄存器 (DLR)	118
17.5.4	中断使能寄存器 (IER)	119
17.5.5	中断状态寄存器 (IIR)	119
17.5.6	FIFO 控制寄存器 (FCR)	120
17.5.7	线控制寄存器 (LCR)	121
17.5.8	Modem 控制寄存器 (MCR)	121
17.5.9	线状态寄存器 (LSR)	122
17.5.10	Modem 状态寄存器 (MSR)	123
17.5.11	高速缓存寄存器 (SCR)	123
17.5.12	高级设置寄存器 (UARTxEFR)	123
17.5.13	XON1, XON2 寄存器 (XON1/XON2)	124
17.5.14	XOFF1, XOFF2 寄存器 (XOFF1/XOFF2)	124

18. I²C 串行接口控制器 (I²C)	125
18.1 概述	125
18.2 特性	125
18.3 功能描述	125
18.4 寄存器映射	125
18.5 寄存器说明	126
18.5.1 I ² C 控制置位寄存器 (CONSET)	126
18.5.2 I ² C 控制清零寄存器 (CONCLR)	127
18.5.3 I ² C 状态寄存器 (STAT)	128
18.5.4 I ² C 数据寄存器 (DAT)	128
18.5.5 I ² C 时钟控制寄存器 (CLK)	129
18.5.6 I ² C 从机地址寄存器 (ADR0/ADR1/ADR2/ADR3)	129
18.5.7 I ² C 从机地址掩码寄存器 (ADM0/ADM1/ADM2/ADM3)	129
18.5.8 I ² C 扩展从机地址寄存器 (XADR0)	129
18.5.9 I ² C 扩展从机地址掩码寄存器 (XADM0)	129
18.5.10 I ² C 软件复位寄存器 (RST)	129
19. 串行外围接口控制器 (SSP/SPI)	130
19.1 概述	130
19.2 特性	130
19.3 寄存器映射	130
19.4 寄存器说明	131
19.4.1 SSP 控制寄存器 (CON)	131
19.4.2 SSP 状态寄存器 (STAT)	132
19.4.3 SSP 数据寄存器 (DAT)	132
19.4.4 SSP 时钟控制器 (CLK)	132
19.4.5 SSP 中断使能寄存器 (IMSC)	132
19.4.6 SSP 中断源状态寄存器 (RIS)	133
19.4.7 SSP 已使能中断状态寄存器 (MIS)	133
19.4.8 SSP 中断清零寄存器 (ICLR)	133
19.4.9 SSP 软件片选信号寄存器 (CSCR)	133
20. 模数转换 (ADCA)	134
20.1 概述	134
20.2 特性	134
20.3 功能描述	134
20.3.1 ADC 通道描述	134
20.3.2 ADC 的时钟	135
20.3.3 ADC 的通道的转换结果及中断源状态	135
20.4 寄存器映射	136
20.5 寄存器说明	137
20.5.1 ADC 控制寄存器 (CON)	137
20.5.2 ADC 控制寄存器 2(CON2)	137
20.5.3 ADC 扫描寄存器 (SCAN)	138
20.5.4 ADC 硬件触发控制寄存器(HWTG)	138
20.5.5 ADC 转换结果寄存器(DATAx) (x=0~30)	138
20.5.6 ADC 结果比较器控制寄存器(CMP0)	138
20.5.7 ADC 中断使能寄存器(IMSC)	139
20.5.8 ADC 中断源状态寄存器(RIS)	139

20.5.9 ADC 已使能中断状态寄存器(MIS)	139
20.5.10 ADC 中断清零寄存器(ICLR)	140
20.5.11 ADC 写使能控制寄存器(LOCK)	140
21. 快速模数转换 (ADCB)	141
21.1 概述	141
21.2 特性	141
21.3 功能描述	141
21.3.1 ADC 的通道	141
21.3.2 ADC 的功耗模式	142
21.3.3 ADC 的转换模式	142
21.3.4 ADC 的时钟	142
21.3.5 ADC 的通道的转换结果及中断源状态	142
21.3.6 ADC 软件启动	143
21.3.7 ADC 硬件触发启动	143
21.4 寄存器映射	144
21.5 寄存器说明	145
21.5.1 ADC 控制寄存器(CON)	145
21.5.2 ADC 控制寄存器 2(CON2)	147
21.5.3 ADC 硬件触发控制寄存器(HWTG)	148
21.5.4 ADC 扫描寄存器(SCAN)	148
21.5.5 ADC 测试寄存器(TEST)	148
21.5.6 ADC 转换结果寄存器(DATAx) x=0~19	148
21.5.7 ADC 结果比较器控制寄存器 0(CMPx) x=0~1	149
21.5.8 ADC 中断源状态寄存器(RIS)	149
21.5.9 ADC 已使能中断状态寄存器(MIS)	149
21.5.10 ADC 中断清零寄存器(ICLR)	150
21.5.11 ADC 写使能控制寄存器(LOCK)	150
21.5.12 ADC 中断使能寄存器(IMSC)	150
22. 运算放大器 (OP0/1, PGA0/1)	151
22.1 概述	151
22.2 特性	151
22.3 功能说明	152
22.4 寄存器映射	153
22.5 寄存器说明	153
22.5.1 运放 n 控制寄存器 0(CON0)(n=0-1)	153
22.5.2 运放 n 控制寄存器 1(CON1)(n=0-1)	154
22.5.3 PGAn 控制寄存器 0(CON)(n=0-1)	154
23. 模拟比较器 (ACMP0/1)	155
23.1 概述	155
23.2 特性	155
23.3 功能说明	156
23.4 寄存器映射	157
23.5 寄存器说明	158
23.5.1 模拟比较器 n 控制寄存器 0(CnCON0)(n=0-1)	158
23.5.2 模拟比较器 n 控制寄存器 1(CnCON1)(n=0-1)	159
23.5.3 模拟比较器 n 控制寄存器 2(CnCON2)(n=0-1)	159
23.5.4 模拟比较器参考电压控制寄存器(CVRCON)	160

23.5.5	模拟比较器中断使能寄存器(IMSC).....	160
23.5.6	模拟比较器中断源状态寄存器(RIS).....	160
23.5.7	模拟比较器已使能中断源状态寄存器(MIS).....	160
23.5.8	模拟比较器中断清零控制寄存器(ICLR).....	161
23.5.9	模拟比较器写使能控制寄存器(LOCK).....	161
24.	存储器控制模块 (FMC)	162
24.1	概述	162
24.2	特性	162
24.3	功能描述	162
24.3.1	存储器结构	162
24.3.2	Flash 的操作	163
24.3.3	Flash 空间 CRC 校验	163
24.3.4	Flash 空间程序启动选择	164
24.4	寄存器映射	164
24.5	寄存器说明	165
24.5.1	FMC 控制寄存器 (CON)	165
24.5.2	FMC 地址寄存器 (ADR)	165
24.5.3	FMC 数据寄存器 (DAT)	165
24.5.4	FMC 命令寄存器 (CMD)	165
24.5.5	FMC 访问使能寄存器 (LOCK)	165
24.5.6	FMC CRC 校验结束地址寄存器(CRCEA).....	166
24.5.7	FMC CRC 输入寄存器(CRCIN)	166
24.5.8	FMC CRC 数据寄存器(CRCD).....	166
25.	安全相关	167
25.1	概述	167
25.2	唯一芯片识别号 (UID)	167
25.3	用户唯一芯片识别号 (USRUID).....	168
25.4	程序代码的保护	169
25.5	程序 CRC 校验	171
25.5.1	Flash 空间的 CRC 校验码计算	171
25.5.2	Flash 空间的 CRC 校验码比较	171
25.6	CRC 运算(通用 CRC)	172
25.7	存储器非法存取检测	172
25.8	SRAM 保护功能.....	172
25.8.1	SRAM 写使能寄存器 (SRAMLOCK)	172
25.9	SFR 保护功能.....	173
25.10	ADC 测试功能	173
25.11	GPIO 引脚电平检测	173
26.	用户配置区 (UCFG)	174
26.1	概述	174
26.2	寄存器映射	174
26.3	寄存器说明	174
26.3.1	用户配置寄存器 0 (Config0)	174
26.3.2	用户配置寄存器 1 (Config1)	175
26.3.3	用户配置寄存器 2 (Config2)	176
26.3.4	用户配置寄存器 3 (Config3)	177
26.3.5	用户唯一芯片识别号 ID0 (USRUID0)	178

26.3.6 用户唯一芯片识别号 ID1 (USRUID1)	178
26.3.7 用户唯一芯片识别号 ID2 (USRUID2)	178
27. 版本修订说明	179

1. ARM Cortex-M0+内核

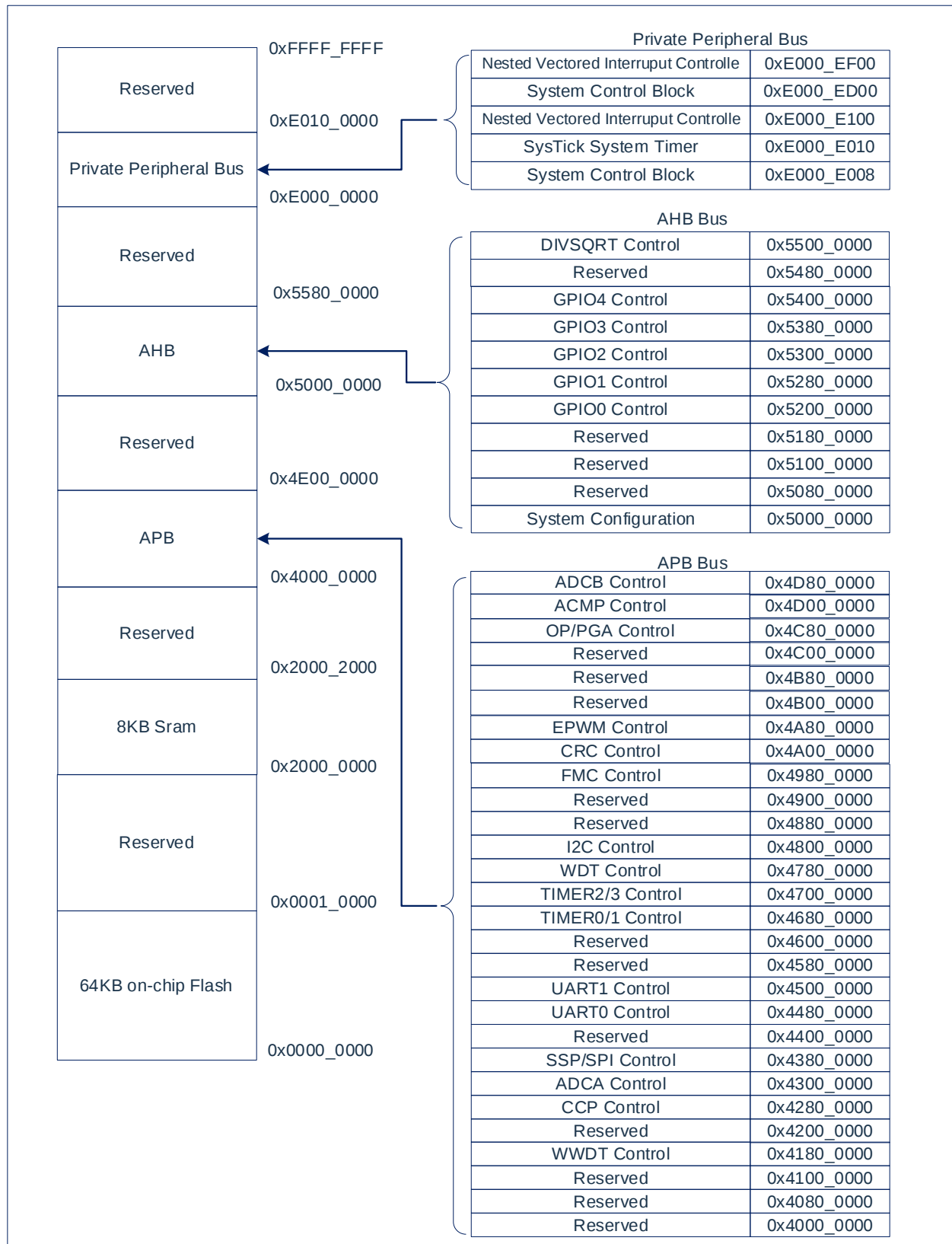
1.1 概述

Cortex[®]-M0+处理器是一个可配置，具有多级流水线的 32 位 RISC 处理器。它拥有一个 AMBA AHB-Lite 接口并包含 NVIC 组件，同时有可选的硬件调试功能。该处理器可以执行 Thumb 指令，并与其他 Cortex[®]-M 系列处理器兼容。该处理器支持两种工作模式——Thread 模式和 Handler 模式。异常时系统进入 Handler 模式，异常返回只能在 Handler 模式下执行。系统复位及异常返回后均可进入 Thread 模式。

1.2 特性

- ◆ 低门数处理器：
 - ARMv6-M Thumb[®]指令集。
 - Thumb-2 技术。
 - ARMv6-M 兼容 24 位系统定时器。
 - 一个 32 位硬件乘法器。
 - 系统接口支持小端数据访问。
 - 准确而及时的中断处理能力。
 - 加载/存储多个数据和多周期乘法指令可被终止，然后重新开始，从而实现快速中断处理。
 - C 应用程序二进制接口的异常兼容模式。
 - ARMv6-M 的 C 应用程序二进制接口（C-ABI）异常兼容模式允许用户使用纯 C 函数实现中断处理。
- ◆ NVIC：
 - 32 个外部中断，每个中断有 4 级优先级。
 - 专用的不可屏蔽中断（NMI）。
 - 同时支持电平和脉冲触发中断。
 - 支持中断唤醒控制器（WIC），提供极低功耗空闲模式。
- ◆ 调试支持：
 - 四个硬件断点。
 - 两个观察点。
 - 用于非侵入式代码分析的程序计数采样寄存器（PCSR）。
 - 单步和向量捕捉能力。
- ◆ 总线接口：
 - 为所有的系统接口及存储器提供简单集成的单一的 32 位 AMBA-3 AHB-Lite 系统接口。
 - 支持 DAP（调试使用端口）单一的 32 位从机端口。

2. 存储器映射



注：以上为该系列产品最大的资源映射图。

3. 时钟控制

3.1 概述

时钟控制器为整个芯片提供时钟源，包括系统时钟和所有外围设备时钟。该控制器还通过单独的时钟开关、时钟源选择和分频器来进行功耗控制。

时钟发生器由如下 2 个时钟源组成：

- ◆ 内部高速振荡器 HSI（48MHz/64MHz）。
- ◆ 内部低速振荡器 LSI（40KHz）。

3.2 时钟控制框图

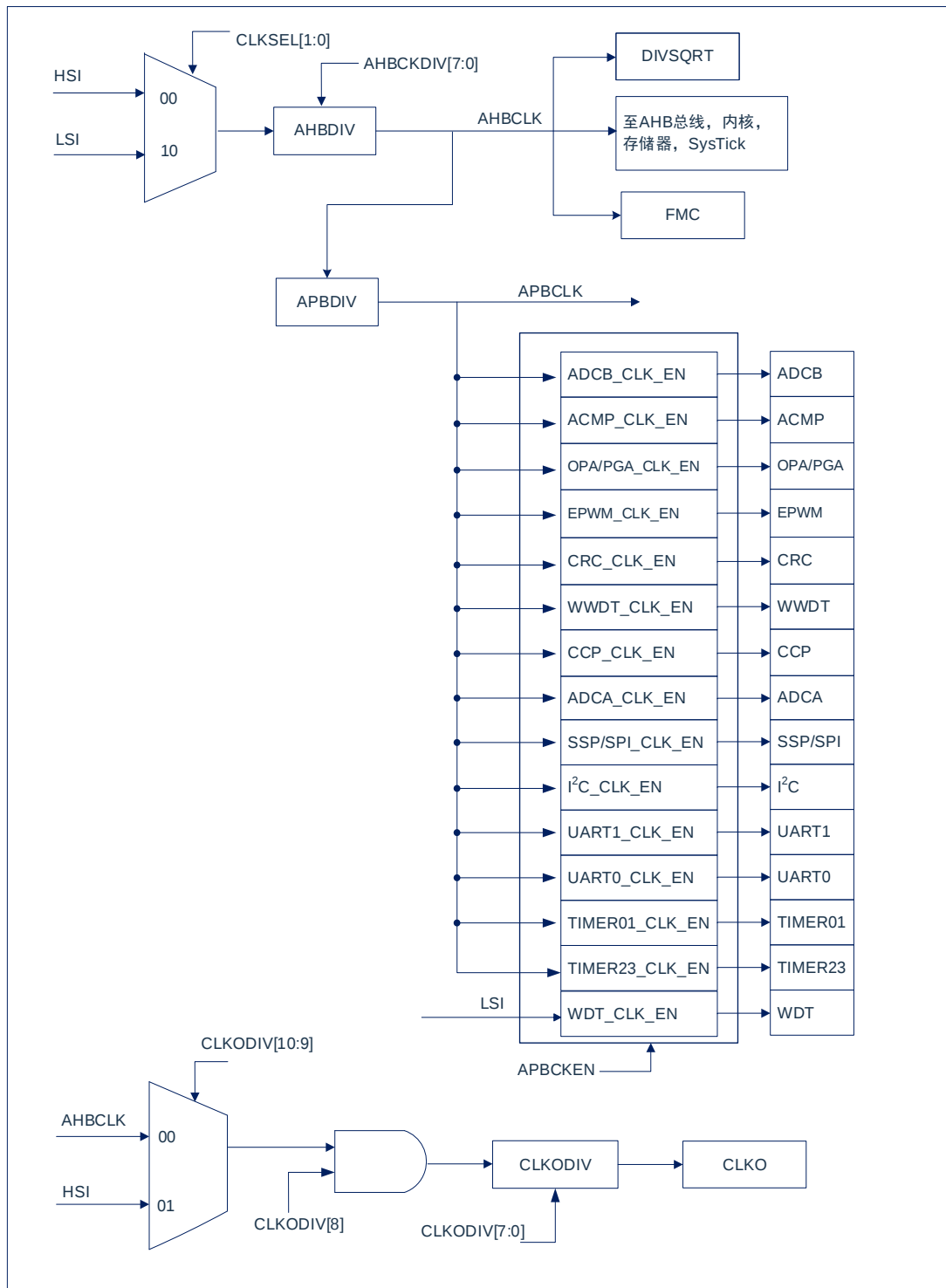


图 3-1: 时钟控制框图

3.3 功能描述

3.3.1 配置 CLKO 功能

- 设置相关端口配置寄存器为 CLKO 功能。
- 设置 CLKODIV 寄存器，选择时钟源，输出分频。
- 使能 CLKO 输出。



图 3-2：时钟结构框图

4. 电源管理

4.1 概述

芯片有不同工作模式，可适应不同应用的功耗需求。

4.2 工作模式

下表列出了不同模式下的可用时钟和唤醒源。

	正常模式	睡眠模式 (PCON[0]=1)	深度睡眠模式 (PCON[1]=1)
定义	MCU 处于正常工作状态，外设正常运行 LDO 开启	MCU 处于睡眠状态，CPU 停止工作，外设正常运行 LDO 开启	MCU 处于深度睡眠模式，CPU 除 WDT 外的外设停止工作 LDODS=0: LDO 开启 LDODS=1: LDO 处于低功耗模式
进入条件	系统复位完成后芯片处于正常模式	将睡眠模式使能位置位，CPU 执行 WFI 命令	将深度睡眠模式使能位置位，CPU 执行 WFI 命令
唤醒源	-	所有中断	I/O 中断，WDT 中断
可用时钟	-	除 AHBCLK 外的所有时钟	内部低速 40KHz 时钟
唤醒后模式	-	MCU 恢复到正常模式，程序继续执行	MCU 恢复到正常模式，程序继续执行
唤醒后等待时间	-	立即运行程序	LDODS=0: ~25uS@Fsys=48MHz LDODS=1: ~60uS@Fsys=48MHz
外部复位	支持 (复位口保持低电平>100us 复位系统)	支持 (复位口保持低电平>100us 复位系统)	支持 (复位口保持低电平>100us 复位系统)
低压复位	支持	支持	LDODS=0, 支持 LDODS=1, 不支持
低压检测	支持	支持	LDODS=0, 支持 LDODS=1, 不支持
低功耗	-	-	LDODS=0: ~200uA LDODS=1: ~6uA

4.3 电源低压检测 (LVD)

芯片内部包含一个低电压检测电路，可检测芯片供电引脚 VDD 的电压。

检测的电压点可设置为：4.3V/4.0V/3.7V/3.0V/2.7V/2.4V/2.2V/2.0V。

5. 系统控制（SYSCON）

5.1 概述

系统控制包含以下几个部分：

- ◆ 系统复位。
- ◆ 系统电源分配。
- ◆ 休眠模式管理。
- ◆ 用于产品 ID、芯片复位、片上控制器复位和多功能管脚控制的系统管理寄存器。
- ◆ 系统定时器（SysTick）。
- ◆ 嵌套中断向量控制器（NVIC）。
- ◆ 系统控制寄存器。

5.2 寄存器映射

（SYSCON 基地址 = 0x5000_0000）RO：只读；WO：只写；R/W：读写。

寄存器	偏移量	读/写	描述	复位值
DID	0x000	RO	产品ID寄存器	0x4b020000
AHBCKDIV	0x004	R/W	AHB时钟分频寄存器	0x0
APBCKDIV	0x008	R/W	APB时钟分频寄存器	0x0
APBCKEN	0x00C	R/W	APB时钟使能有寄存器	0xFFFFFFFF
CLKODIV	0x010	R/W	时钟输出控制寄存器	0x0
PCON(P0)	0x014	R/W	电源控制寄存器	0x1
RSTCON(P0)	0x018	WO	复位控制寄存器	0x0
RSTSTAT	0x01C	R/W	复位状态寄存器	-
CLKCON(P0)	0x020	R/W	时钟源控制寄存器	0x2F
CLKSEL(P0)	0x024	R/W	时钟源选择寄存器	0x0
CLKSTAT	0x028	RO	时钟源状态寄存器	0x1
IOMUX	0x030	RO	IO复用状态寄存器	-
CIDL	0x034	RO	UID[63:32]	-
CIDH	0x038	RO	UID[95:64]	-
LVDCON	0x03C	R/W	LVD控制寄存器	0xB200
IOP00CFG(P1A)	0x040	R/W	P00 配置寄存器	0x0
IOP01CFG(P1A)	0x044	R/W	P01 配置寄存器	0x0
-	0x048	-	保留	-
-	0x04C	-	保留	-
IOP04CFG(P1A)	0x050	R/W	P04 配置寄存器	0x0
IOP05CFG(P1A)	0x054	R/W	P05 配置寄存器	0x0
IOP06CFG(P1A)	0x058	R/W	P06 配置寄存器	0x0
IOP07CFG(P1A)	0x05C	R/W	P07 配置寄存器	0x0
IOP10CFG(P1A)	0x060	R/W	P10 配置寄存器	0x0
-	0x064	-	保留	-
IOP12CFG(P1A)	0x068	R/W	P12 配置寄存器	0x0
IOP13CFG(P1A)	0x06C	R/W	P13 配置寄存器	0x0
IOP14CFG(P1A)	0x070	R/W	P14 配置寄存器	0x0
IOP15CFG(P1A)	0x074	R/W	P15 配置寄存器	0x0
IOP16CFG(P1A)	0x078	R/W	P16 配置寄存器	0x0

寄存器	偏移量	读/写	描述	复位值
IOP17CFG(P1A)	0x07C	R/W	P17 配置寄存器	0x0
-	0x080	-	保留	-
IOP21CFG(P1A)	0x084	R/W	P21 配置寄存器	0x0
IOP22CFG(P1A)	0x088	R/W	P22 配置寄存器	0x0
IOP23CFG(P1A)	0x08C	R/W	P23 配置寄存器	0x0
IOP24CFG(P1A)	0x090	R/W	P24 配置寄存器	0x0
IOP25CFG(P1A)	0x094	R/W	P25 配置寄存器	0x0
IOP26CFG(P1A)	0x098	R/W	P26 配置寄存器	0x0
-	0x09C	-	保留	-
IOP30CFG(P1A)	0x0A0	R/W	P30 配置寄存器	0x0
IOP31CFG(P1A)	0x0A4	R/W	P31 配置寄存器	0x0
IOP32CFG(P1A)	0x0A8	R/W	P32 配置寄存器	0x0
-	0x0AC	-	保留	-
IOP34CFG(P1A)	0x0B0	R/W	P34 配置寄存器	0x0
IOP35CFG(P1A)	0x0B4	R/W	P35 配置寄存器	0x0
IOP36CFG(P1A)	0x0B8	R/W	P36 配置寄存器	0x0
-	0x0BC	-	保留	-
IOP40CFG(P1A)	0x0C0	R/W	P40 配置寄存器	0x0
-	0x0C4	-	保留	-
-	0x0C8	-	保留	-
IOP43CFG(P1A)	0x0CC	R/W	P43 配置寄存器	0x0
IOP44CFG(P1A)	0x0D0	R/W	P44 配置寄存器	0x0
-	0x0D4	-	保留	-
IOP46CFG(P1A)	0x0D8	R/W	P46 配置寄存器	0x0
IOP47CFG(P1A)	0x0DC	R/W	P47 配置寄存器	0x0
-	--	-	-	-
SYS_IMSC	0x100	R/W	系统检测中断使寄存器	0x0
SYS_RIS	0x104	RO	系统检测中断源状态寄存器	0x0
SYS_MIS	0x108	RO	系统检测已使能中断状态寄存器	0x0
SYS_ICLR	0x10C	WO	系统检测中断清零寄存器	0x0
-	-	-	-	-
SRAMLOCK(P0)	0x1B0	R/W	SRAM写保护寄存器	0x0
GPIO0LOCK	0x1C0	R/W	GPIO0写使能寄存器	0x0
GPIO1LOCK	0x1C4	R/W	GPIO1写使能寄存器	0x0
GPIO2LOCK	0x1C8	R/W	GPIO2写使能寄存器	0x0
GPIO3LOCK	0x1CC	R/W	GPIO3写使能寄存器	0x0
GPIO4LOCK	0x1D0	R/W	GPIO4写使能寄存器	0x0
IOCFGLOCK	0x1FC	R/W	端口配置写使能寄存器	0x0
-	-	-	-	-
UIDX	0x500	RO	UID[31:0]	-
PCRC	0x510	RO	程序校验码	-
UIDWC0	0x520	CHK	检测USRID[31:0]	0x0
UIDWC1	0x524	CHK	检测USRID[63:32]	0x0
UIDWC2	0x528	CHK	检测USRID[95:64]	0x0
UIDWCS	0x52C	CHK	检测固定代码	0x0

注：

- 1) (P0/P1D)标注的寄存器为被保护的寄存器。
- 2) (P0)：被标注的寄存器写入有效的控制位时，同时需要其他位写入固定的值，否则写入操作无效，详见该寄存器说明。
- 3) (P1A)：IOCFGLOCK=99H 时，标注的寄存器允许写入；=其他值，禁止写入。

5.3 寄存器说明

5.3.1 产品 ID 寄存器（DID）

位	符号	描述	复位值
31:16	DNO	内核ID	0x4B02
15:0	-	保留	-

5.3.2 AHB 时钟分频寄存器（AHBCKDIV）

位	符号	描述	复位值
31:8	-	保留	-
7:0	AHBDIV	AHB 时钟分频位 0: $HCLK = F_{SYS}$ 1~255: $HCLK = F_{SYS}/(2 \times AHBDIV)$	0x0

5.3.3 APB 时钟分频寄存器（APBCKDIV）

位	符号	描述	复位值
31:8	-	保留	-
7:0	APBDIV	APB 时钟分频位 0: $PCLK = HCLK$ 1~255: $PCLK = HCLK/(2 \times APBDIV)$	0x0

5.3.4 APB 时钟使能寄存器 (APBCKEN)

位	符号	描述	复位值
31:28	-	保留	-
27	ADCBCE	ADCB 时钟使能位 0: 禁止 1: 使能	1
26	ACMPCE	ACMP 时钟使能位 0: 禁止 1: 使能	1
25	OP/PGACE	OP/PGA 时钟使能位 0: 禁止 1: 使能	1
24:22	-	保留	-
21	EPWMCE	EPWM 时钟使能位 0: 禁止 1: 使能	1
20	CRCCE	CRC 时钟使能位 0: 禁止 1: 使能	1
19:15	-	保留	-
14	WWDTCCE	WWDTC 时钟使能位 0: 禁止 1: 使能	1
13	-	保留	-
12	CCPCE	Capture/PWM 时钟使能位 0: 禁止 1: 使能	1
11	ADCACE	ADCA 时钟使能位 0: 禁止 1: 使能	1
10	-	保留	-
9	SSP/SPICE	SSP/SPI 时钟使能位 0: 禁止 1: 使能	1
8	-	保留	-
7	I2CCE	I2C 时钟使能位 0: 禁止 1: 使能	1
6	TIMER23CE	TIMER23 时钟使能位 0: 禁止 1: 使能	1
5	-	保留	-
4	UART1CE	UART1 时钟使能位 0: 禁止 1: 使能	1
3	UART0CE	UART0 时钟使能位 0: 禁止 1: 使能	1
2	-	保留	-

1	TIMER01CE	TIMER01 时钟使能位 0: 禁止 1: 使能	1
0	WDTCE	WDT 时钟使能位 0: 禁止 1: 使能	1

5.3.5 时钟输出控制寄存器 (CLKODIV)

位	符号	描述	复位值
31:11	-	保留	-
10:9	CLK_SEL	FSEL 时钟源选择位 00: AHBCLK 01: HSI 02: HSI 03: HSI	0x0
8	EN	时钟输出使能位 0: 禁止CLKO功能 1: 使能CLKO功能	0
7:0	DIV	时钟输出分频 0: $F_{CLKO}=F_{SEL}$ 1~255: $F_{CLKO}=F_{SEL}/(2 \times DIV)$	0x0

5.3.6 电源控制寄存器 (PCON)

位	符号	描述	复位值
31:16	Key	需同时写入 0x5A69 才能对该寄存器其他位进行操作	0x0
15:4	-	必须为 0	-
3	LDODS	深度睡眠下 LDO 模式控制位 (PCON[1]=1 生效) 0: 深度睡眠模式下 LDO 为正常工作模式 1: 深度睡眠模式下 LDO 为低功耗模式	0
2	--	必须为 0	0
1	深度睡眠模式	深度睡眠模式使能 0: 禁止深度睡眠模式 1: 使能深度睡眠模式, 执行 WFI 指令将进入深度睡眠模式	0
0	睡眠模式	睡眠模式使能位 0: 禁止睡眠模式 1: 使能睡眠模式, 执行 WFI 指令将进入睡眠模式	1

5.3.7 复位控制寄存器（RSTCON）

位	符号	描述	复位值
31:2	RSTKEY	需同时写入0x156A99A6才能对该寄存器其他位进行操作,读取值为0	0x0
1	CPURST	写1复位Cortex-M0+ CPU和FMC模块（不加载启动配置） 写0不影响	0
0	MCURST	写1复位MCU（重新加载启动配置） 写0不影响	0

注：写入 0x55AA6699 产生 MCURST；写入 0x55AA669A 产生 CPURST。

5.3.8 复位状态寄存器（RSTSTAT）

位	符号	描述	复位值
31:3	-	保留	-
2	CPURS	CPU复位状态 0: 未检测到CPU复位 1: 检测到CPU复位	-
1	MCURS	MCU复位状态 0: 未检测到MCU复位 1: 检测到MCU复位	-
0	WDTRS	WDT复位状态 0: 未检测到WDT复位 1: 检测到WDT复位	-

5.3.9 时钟源控制寄存器（CLKCON）

位	符号	描述	复位值
31:16	Key	需同时写入 0x5A69 才能对该寄存器其他位进行操作	0x0
15:4	-	保留	-
3	IRCEN	内部高速振荡（HSI）使能位 0: 禁止内部高速振荡 1: 使能内部高速振荡 注：AHB 时钟源选择为 HSI 或在操作 Flash 时，系统自动使能 HSI，与该位无关。	1
2	-	保留	-
1:0	IRCSEL	内部高速振荡（HSI）频率选择位 00: 64MHz 01: - 10: - 11: 48MHz 注：切换不同的 HSI 频率时，需要约 125us（4~5）×TLSI 才能切换到所选的频率，在此期间，CPU 暂停运行。	0x3

5.3.10 时钟源选择寄存器 (CLKSEL)

位	符号	描述	复位值
31:16	KEY	需同时写入0x5A69才能对该寄存器其他位进行操作	0x0
15:2	-	保留	-
1:0	CLKSEL	AHB时钟源选择位 0x0: 内部高速振荡 (HSI) 0x1: 写禁止 0x2: 内部40KHz低速振荡 (LSI) 0x3: 写禁止 注: 写禁止即无法写入该数据, CLKSEL还是选择之前的振荡器	0x0

5.3.11 时钟源状态寄存器 (CLKSTAT)

位	符号	描述	复位值
31:1	-	保留	-
0	IRCSTB	内部高速振荡(HSI)状态位 0: 内部高速振荡禁止或未稳定 1: 内部高速振荡稳定 (上电默认选择 HSI) 注: (HSI 从关闭到开启需要稳定时间约 4~6us) 其中包括的条件有: AHB 时钟从 LSI 切换到 HSI 低功耗模式切换到 HSI 工作模式 系统切换时会等待 HSI 稳定后再将其时钟提供给内核	1

5.3.12 IO 复用状态寄存器 (IOMUX)

位	符号	描述	复位值
31:12	-	保留	-
11:10	RESETPORT	外部复位引脚功能只读 0x3: 外部复位禁止 0x2: P10 作为外部复位口 0x1: P44 作为外部复位口 0x0: P43 作为外部复位口	-
9:0	-	保留	-

5.3.13 LVD 控制寄存器 (LVDCON)

位	符号	描述	复位值
31:6	-	保留	-
5	LVDF	LVD 检测标志位 0: VDD 电压大于设置的检测电压 (硬件自带迟滞, 该电压比设置的检测电压稍大) 1: VDD 电压小于设置的检测电压	0
4	LVDE	LVD 检测使能 0: 禁止 1: 使能	0
3	-	保留	0
2:0	LVDS	LVD 检测电压选择位 000: 2.0V 001: 2.2V 010: 2.4V 011: 2.7V 100: 3.0V 101: 3.7V 110: 4.0V 111: 4.3V 其他: 保留	0x0

5.3.14 P00 配置寄存器 (IOP00CFG)

位	符号	描述	复位值
31:4	-	保留	-
3:0	IOP00CFG	P00 功能选择 0x0: GPIO 0x1: AN0 0x2: TXD0 0x3: CTS0 0x4: SPIO_CLK 0x5: CCP0A 0x6: EPWM2 0x7: - 0x8: TXD1 0x9: RXD1 其他: 保留	0x0

5.3.15 P01 配置寄存器 (IOP01CFG)

位	符号	描述	复位值
31:4	-	保留	-
3:0	IOP01CFG	P01 功能选择 0x0: GPIO 0x1: AN1 0x2: RXD0 0x3: RTS0 0x4: SPI0_SS 0x5: CCP0B 0x6: EPWM0 0x7: ADET 0x8: TXD1 0x9: RXD1 其他: 保留	0x0

5.3.16 P04 配置寄存器 (IOP04CFG)

位	符号	描述	复位值
31:4	-	保留	-
3:0	IOP04CFG	P04 功能选择 0x0: GPIO 0x1: AN2 0x2: - 0x3: CTS1 0x4: SPI0_SS 0x5: CCP0A 0x6: EPWM1 0x7: SPI0_CLK 0x8: TXD1 0x9: RXD1 其他: 保留	0x0

5.3.17 P05 配置寄存器 (IOP05CFG)

位	符号	描述	复位值
31:4	-	保留	-
3:0	IOP05CFG	P05 功能选择 0x0: GPIO 0x1: AN3 0x2: - 0x3: RTS1 0x4: SPI0_MOSI 0x5: CCP0B 0x6: EPWM2 0x7: ADET 0x8: TXD1 0x9: RXD1 其他: 保留	0x0

5.3.18 P06 配置寄存器 (IOP06CFG)

位	符号	描述	复位值
31:4	-	保留	-
3:0	IOP06CFG	P06 功能选择 0x0: GPIO 0x1: AN4 0x2: - 0x3: SDA0 0x4: SPI0_MISO 0x5: CCP1A 0x6: EPWM3 0x7: CTS1 0x8: TXD1 0x9: RXD1 其他: 保留	0x0

5.3.19 P07 配置寄存器 (IOP07CFG)

位	符号	描述	复位值
31:4	-	保留	-
3:0	IOP07CFG	P07 功能选择 0x0: GPIO 0x1: AN5 0x2: - 0x3: SCL0 0x4: SPI0_CLK 0x5: CCP1B 0x6: EPWM4 0x7: - 0x8: TXD1 0x9: RXD1 其他: 保留	0x0

5.3.20 P10 配置寄存器 (IOP10CFG)

位	符号	描述	复位值
31:4	-	保留	-
3:0	IOP10CFG	P10 功能选择 0x0: GPIO 0x1: AN6 0x2: TXD0 0x3: - 0x4: - 0x5: CCP0A 0x6: EPWM1 0x7: CTS1 0x8: TXD1 0x9: RXD1 其他: 保留	0x0

5.3.21 P12 配置寄存器 (IOP12CFG)

位	符号	描述	复位值
31:4	-	保留	-
3:0	IOP12CFG	P12 功能选择 0x0: GPIO 0x1: AN7/A1P0 0x2: RXD0 0x3: SDA0 0x4: SPI0_CLK 0x5: CCP1B 0x6: EPWM0 0x7: RTS1 0x8: TXD1 0x9: RXD1 其他: 保留	0x0

5.3.22 P13 配置寄存器 (IOP13CFG)

位	符号	描述	复位值
31:4	-	保留	-
3:0	IOP13CFG	P13 功能选择 0x0: GPIO/ECAP00 0x1: AN8/C0P0 0x2: TXD0 0x3: SCL0 0x4: SPI0_MISO 0x5: CCP1A 0x6: EPWM1 0x7: - 0x8: TXD1 0x9: RXD1 其他: 保留	0x0

5.3.23 P14 配置寄存器 (IOP14CFG)

位	符号	描述	复位值
31:4	-	保留	-
3:0	IOP14CFG	P14 功能选择 0x0: GPIO/ECAP01 0x1: AN9/C0P1 0x2: - 0x3: SDA0 0x4: SPI0_MOSI 0x5: CCP0A 0x6: EPWM4 0x7: - 0x8: TXD1 0x9: RXD1 其他: 保留	0x0

5.3.24 P15 配置寄存器 (IOP15CFG)

位	符号	描述	复位值
31:4	-	保留	-
3:0	IOP15CFG	P15 功能选择 0x0: GPIO/ECAP02 0x1: AN10/C0P2/A1P1 0x2: - 0x3: SCL0 0x4: SPI0_SS 0x5: CCP0A 0x6: EPWM5 0x7: - 0x8: TXD1 0x9: RXD1 其他: 保留	0x0

5.3.25 P16 配置寄存器 (IOP16CFG)

位	符号	描述	复位值
31:4	-	保留	-
3:0	IOP16CFG	P16 功能选择 0x0: GPIO 0x1: AN11/OP1_O 0x2: RXD0 0x3: SCL0 0x4: CTS0 0x5: CCP0B 0x6: EPWM2 0x7: - 0x8: TXD1 0x9: RXD1 其他: 保留	0x0

5.3.26 P17 配置寄存器 (IOP17CFG)

位	符号	描述	复位值
31:4	-	保留	-
3:0	IOP17CFG	P17 功能选择 0x0: GPIO 0x1: AN12/OP1_N 0x2: TXD0 0x3: SDA0 0x4: RTS0 0x5: CCP1A 0x6: EPWM4 0x7: - 0x8: TXD1 0x9: RXD1 其他: 保留	0x0

5.3.27 P21 配置寄存器 (IOP21CFG)

位	符号	描述	复位值
31:4	-	保留	-
3:0	IOP21CFG	P21 功能选择 0x0: GPIO 0x1: AN13/OP1_P 0x2: RXD0 0x3: SCL0 0x4: - 0x5: CCP1B 0x6: EPWM5 0x7: - 0x8: TXD1 0x9: RXD1 其他: 保留	0x0

5.3.28 P22 配置寄存器 (IOP22CFG)

位	符号	描述	复位值
31:4	-	保留	-
3:0	IOP22CFG	P22 功能选择 0x0: GPIO 0x1: AN14/OP0_N1 0x2: TXD0 0x3: SCL0 0x4: CTS1 0x5: CCP0A 0x6: EPWM0 0x7: SDA0 0x8: TXD1 0x9: RXD1 其他: 保留	0x0

5.3.29 P23 配置寄存器 (IOP23CFG)

位	符号	描述	复位值
31:4	-	保留	-
3:0	IOP23CFG	P23 功能选择 0x0: GPIO 0x1: AN15/OP0_O 0x2: - 0x3: SDA0 0x4: RTS1 0x5: CCP0B 0x6: EPWM1 0x7: SWDDAT1 0x8: TXD1 0x9: RXD1 其他: 保留	0x0

5.3.30 P24 配置寄存器 (IOP24CFG)

位	符号	描述	复位值
31:4	-	保留	-
3:0	IOP24CFG	P24 功能选择 0x0: GPIO 0x1: AN16/OP0_N 0x2: - 0x3: SDA0 0x4: - 0x5: CCP1A 0x6: EPWM2 0x7: SWDCLK1/3 0x8: TXD1 0x9: RXD1 其他: 保留	0x0

5.3.31 P25 配置寄存器 (IOP25CFG)

位	符号	描述	复位值
31:4	-	保留	-
3:0	IOP25CFG	P25 功能选择 0x0: GPIO 0x1: AN17/OP0_P 0x2: - 0x3: SCL0 0x4: SPI0_SS 0x5: CCP1B 0x6: EPWM3 0x7: C1_O 0x8: TXD1 0x9: RXD1 其他: 保留	0x0

5.3.32 P26 配置寄存器 (IOP26CFG)

位	符号	描述	复位值
31:4	-	保留	-
3:0	IOP26CFG	P26 功能选择 0x0: GPIO 0x1: AN18 0x2: - 0x3: - 0x4: SPI0_CLK 0x5: CCP0A 0x6: EPWM4 0x7: C0_O 0x8: TXD1 0x9: RXD1 其他: 保留	0x0

5.3.33 P30 配置寄存器 (IOP30CFG)

位	符号	描述	复位值
31:4	-	保留	-
3:0	IOP30CFG	P30 功能选择 0x0: GPIO/ECAP13 0x1: AN19/C1P3/A1P2 0x2: RXD0 0x3: - 0x4: SPI0_CLK 0x5: CCP0B 0x6: EPWM0 0x7: ADET 0x8: TXD1 0x9: RXD1 其他: 保留	0x0

5.3.34 P31 配置寄存器 (IOP31CFG)

位	符号	描述	复位值
31:4	-	保留	-
3:0	IOP31CFG	P31 功能选择 0x0: GPIO/ECAP10 0x1: AN20/C1P0/A0P2 0x2: CTS0 0x3: SCL0 0x4: SPI0_MISO 0x5: CCP1A 0x6: EPWM4 0x7: - 0x8: TXD1 0x9: RXD1 其他: 保留	0x0

5.3.35 P32 配置寄存器 (IOP32CFG)

位	符号	描述	复位值
31:4	-	保留	-
3:0	IOP32CFG	P32 功能选择 0x0: GPIO/ECAP11 0x1: AN21/C1P1/A0P1 0x2: RXD0 0x3: SDA0 0x4: SPI0_MOSI 0x5: CCP1B 0x6: EPWM1 0x7: - 0x8: TXD1 0x9: RXD1 其他: 保留	0x0

5.3.36 P34 配置寄存器 (IOP34CFG)

位	符号	描述	复位值
31:4	-	保留	-
3:0	IOP34CFG	P34 功能选择 0x0: GPIO/ECAP12 0x1: AN22/C1P2/A0O 0x2: TXD0 0x3: SDA0 0x4: SPI0_CLK 0x5: CCP0A 0x6: EPWM3 0x7: - 0x8: TXD1 0x9: RXD1 其他: 保留	0x0

5.3.37 P35 配置寄存器 (IOP35CFG)

位	符号	描述	复位值
31:4	-	保留	-
3:0	IOP35CFG	P35 功能选择 0x0: GPIO 0x1: AN23/C1N/A1O 0x2: RTS0 0x3: SCL0 0x4: SPI0_SS 0x5: CCP0B 0x6: EPWM5 0x7: CLKO 0x8: TXD1 0x9: RXD1 其他: 保留	0x0

5.3.38 P36 配置寄存器 (IOP36CFG)

位	符号	描述	复位值
31:4	-	保留	-
3:0	IOP36CFG	P36 功能选择 0x0: GPIO/ECAP03 0x1: AN24/C0P3/A0P0 0x2: - 0x3: - 0x4: CLKO 0x5: CCP1A 0x6: EPWM0 0x7: SWDDAT0 0x8: TXD1 0x9: RXD1 其他: 保留	0x0

5.3.39 P40 配置寄存器 (IOP40CFG)

位	符号	描述	复位值
31:4	-	保留	-
3:0	IOP40CFG	P40 功能选择 0x0: GPIO 0x1: AN25 0x2: - 0x3: - 0x4: - 0x5: CCP1B 0x6: EPWM1 0x7: SWDDAT2 0x8: TXD1 0x9: RXD1 其他: 保留	0x0

5.3.40 P43 配置寄存器 (IOP43CFG)

位	符号	描述	复位值
31:4	-	保留	-
3:0	IOP43CFG	P43 功能选择 0x0: GPIO 0x1: AN26/C0N/A0P3 0x2: - 0x3: - 0x4: - 0x5: CCP0A 0x6: EPWM2 0x7: - 0x8: TXD1 0x9: RXD1 其他: 保留	0x0

5.3.41 P44 配置寄存器 (IOP44CFG)

位	符号	描述	复位值
31:4	-	保留	-
3:0	IOP44CFG	P44 功能选择 0x0: GPIO 0x1: AN27/A1P3 0x2: TXD0 0x3: - 0x4: - 0x5: CCP0B 0x6: EPWM1 0x7: - 0x8: TXD1 0x9: RXD1 其他: 保留	0x0

5.3.42 P46 配置寄存器 (IOP46CFG)

位	符号	描述	复位值
31:4	-	保留	-
3:0	IOP46CFG	P46 功能选择 0x0: GPIO 0x1: AN28 0x2: - 0x3: - 0x4: SPI0_MISO 0x5: CCP1A 0x6: EPWM2 0x7: SWDCLK0 0x8: TXD1 0x9: RXD1 其他: 保留	0x0

5.3.43 P47 配置寄存器 (IOP47CFG)

位	符号	描述	复位值
31:4	-	保留	-
3:0	IOP47CFG	P47 功能选择 0x0: GPIO 0x1: AN29 0x2: - 0x3: RTS1 0x4: SPI0_MOSI 0x5: CCP1B 0x6: EPWM5 0x7: SWDDAT0 0x8: TXD1 0x9: RXD1 其他: 保留	0x0

5.3.44 系统检测中断使能寄存器 (SYS_IMSC)

位	符号	描述	复位值
31:5	-	保留	-
4	LVD_IMSC	LVD 中断使能位 0: 禁止 1: 使能	0
3:0	-	保留	-

5.3.45 系统检测中断源状态寄存器 (SYS_RIS)

位	符号	描述	复位值
31:5	-	保留	-
4	LVD_RIS	LVD 中断源状态 0: VDD 电压高于设置的电压 (未产生中断或中断已清除) 1: VDD 电压低于设置的电压 (产生中断)	0
3:0	-	保留	-

5.3.46 系统检测已使能中断状态寄存器 (SYS_MIS)

位	符号	描述	复位值
31:5	-	保留	-
4	LVD_MIS	LVD 中断状态 0: 未产生中断 1: 使能且产生中断	0
3:0	-	保留	-

5.3.47 系统检测中断清零寄存器 (SYS_ICLR)

位	符号	描述	复位值
31:5	-	保留	-
4	LVD_ICLR	写 1 清零 LVD 中断状态 写 0 不影响	0
3:0	-	保留	-

5.3.48 SRAM 写使能寄存器 (SRAMLOCK)

位	符号	描述	复位值
31:16	LOCK	当 LOCK=0x55AA 时, SRAM 的保护功能生效	0x0
15:4	-	保留	-
3:0	REGION	Bit3: 设置 SRAM 地址 0x20001800-0x20001FFF 区域为写保护状态 Bit2: 设置 SRAM 地址 0x20001000-0x200017FF 区域为写保护状态 Bit1: 设置 SRAM 地址 0x20000800-0x20000FFF 区域为写保护状态 Bit0: - 写 0 保护功能禁止 (可读/写) 写 1 保护功能开启 (只允许读) 注: SRAM 初始地址范围为 0x20000000-0x200007FF 的 2KBytes 区域为自由读写。	0x0

5.3.49 GPIO0 写使能寄存器 (GPIO0LOCK)

位	符号	描述	复位值
31:0	LOCK	当 LOCK=0x99 时, 使能操作 GPIO0 相关寄存器, 读值为 0x99 LOCK=其他值时, 禁止操作 GPIO0 相关寄存器	0x0

5.3.50 GPIO1 写使能寄存器 (GPIO1LOCK)

位	符号	描述	复位值
31:0	LOCK	当 LOCK=0x99 时, 使能操作 GPIO1 相关寄存器, 读值为 0x99 LOCK=其他值时, 禁止操作 GPIO1 相关寄存器	0x0

5.3.51 GPIO2 写使能寄存器 (GPIO2LOCK)

位	符号	描述	复位值
31:0	LOCK	当 LOCK=0x99 时, 使能操作 GPIO2 相关寄存器, 读值为 0x99 LOCK=其他值时, 禁止操作 GPIO2 相关寄存器	0x0

5.3.52 GPIO3 写使能寄存器 (GPIO3LOCK)

位	符号	描述	复位值
31:0	LOCK	当 LOCK=0x99 时, 使能操作 GPIO3 相关寄存器, 读值为 0x99 LOCK=其他值时, 禁止操作 GPIO3 相关寄存器	0x0

5.3.53 GPIO4 写使能寄存器 (GPIO4LOCK)

位	符号	描述	复位值
31:0	LOCK	当 LOCK=0x99 时, 使能操作 GPIO4 相关寄存器, 读取值为 0x99 LOCK=其他值时, 禁止操作 GPIO4 相关寄存器	0x0

5.3.54 端口配置写使能寄存器 (IOCFGLOCK)

位	符号	描述	复位值
31:0	IOCFGLOCK	当 LOCK=0x99 时, 使能操作端口配置相关寄存器, 读取值为 0x99 LOCK=其他值时, 禁止操作端口配置相关寄存器	0x0

6. 系统定时器（SysTick）

Cortex®-M0+内置一个系统定时器 SysTick，SysTick 提供一个简单的 24 位写清零、递减计数、自动加载初值功能，同时拥有灵活控制机制的寄存器。该计数器可用作实时操作系统（RTOS）的滴答定时器或用作简单的定时器外设。

当系统定时器使能后，将从 SysTick 当前值寄存器（SysTickVAL）的值向下计数到 0，并在下一个时钟边沿，重新加载 SysTick 重加载值寄存器（SysTickLOAD）的值，然后再随时钟递减。当计数器递减到 0，COUNTFLAG 状态位会被置 1，读 SysTickCTRL 寄存器使 COUNTFLAG 位清零。

系统定时器的时钟源为系统时钟（SCLK）。

注：当内核处于挂起状态时，计数停止递减。

6.1 寄存器映射

（SysTick 基地址 = 0xE000_E010）RO：只读；WO：只写；R/W：读写。

寄存器	偏移量	读/写	描述	复位值
SysTickCTRL	0x000	R/W	SysTick控制和状态寄存器	0x0
SysTickLOAD	0x004	R/W	SysTick重加载值寄存器	-
SysTickVAL	0x008	R/W	SysTick当前值寄存器	-
SysTickCALIB	0x00C	RO	SysTick校准值寄存器	0x40028B0A

6.2 寄存器说明

6.2.1 SysTick 控制和状态寄存器（SysTickCTRL）

位	符号	描述	复位值
31:17	-	保留	-
16	COUNTFLAG	SysTick 计数器递减计数到 0 时，该位置位，读取该寄存器该位清零	0
15:3	-	保留	-
2	-	保留	-
1	INT	SysTick 中断使能位 0: 禁止 SysTick 中断 1: 使能 SysTick 中断	0
0	EN	SysTick 计数器使能位 0: 禁止 1: 使能	0

6.2.2 SysTick 重加载寄存器（SysTickLOAD）

位	符号	描述	复位值
31:24	-	保留	-
23:0	RELOAD	使能计数器且计数到 0 时，此值重新装入 SysTickVAL 寄存器。	-

6.2.3 SysTick 当前值寄存器 (SysTickVAL)

位	符号	描述	复位值
31:24	-	保留	-
23:0	CURRENT	读取该寄存器时返回 SysTick 计数器的当前值; 写入任何数据清除 SysTick 计数器, 同时清除 SysTickCTRL 寄存器中的 COUNTFLAG 位。	-

6.2.4 SysTick 校准值寄存器 (SysTickCALIB)

位	符号	描述	复位值
31	-	保留	-
30	SKEW	显示TENMS的值是否准确, 一个不准确的TENMS值会影响 SysTick作为软件实时时钟的匹配度。 0: TENMS的值是准确的; 1: TENMS的值不准确, 或者不存在。	1
29:24	-	保留	-
23:0	TENMS	为10ms定时作用的重装数值, 同时受系统时钟偏差影响。如果这个值读出为0, 则此校准值是不确定的	0x028B0A

7. 嵌套向量中断控制器（NVIC）

Cortex®-M0+ CPU 提供一个用于中断处理的嵌套向量中断控制器（NVIC）。

7.1 特性

- ◆ 支持嵌套向量中断。
- ◆ 自动保存和恢复处理器状态。
- ◆ 动态改变优先级。
- ◆ 简化和确定的中断时间。

NVIC 按照优先级处理所有支持的异常。所有的异常在“Handler 模式”处理。NVIC 支持 32 个(IRQ[31:0])离散中断，每个中断支持 4 级中断优先级。所有的中断和大部分系统异常可以配置成不同的优先级。当一个中断发生时，NVIC 将比较新中断与当前中断的优先级，如果新中断优先级高，则立即处理新中断。

当接受一个中断后，中断服务程序（ISR）的开始地址可从内存中的向量表取得。软件不需要决定哪个中断被响应，也不用分配相关 ISR 的开始地址。当取得开始地址后，NVIC 将自动保存处理器状态寄存器（PC、PSR、LR、R0~R3、R12）的值到栈中。在 ISR 结束后，NVIC 将从栈中恢复相关寄存器的值，并运行在正常状态。因此花费少量且确定的时间处理中断请求。

NVIC 支持“末尾连锁”，可以有效的处理背对背中断，即无需保存和恢复当前状态，从而减少结束当前 ISR 切换到挂起 ISR 的延迟时间。NVIC 还支持“Late Arrival”，因此可以提高并发中断的效率。当较高优先级中断请求发生在当前 ISR 开始执行之前（保存处理器状态和获取起始地址阶段），NVIC 将立即处理更高优先级的中断，从而提高实时性。

更多详细信息，请参考“ARM®Cortex®-M0+ 技术参考手册”和“ARM®v6-M 架构参考手册”。

7.2 异常模式和系统中断映射

下表列出了该系列产品支持的异常模式。与所有中断一样，软件可以为其中一些异常设置 4 级优先级。用户可配置的最高优先级为 0，最低优先级为 3。所有用户可配置中断的默认优先级为 0。

异常名称	异常编号	优先级
Reset	1	-3
NMI	2	-2
Hard Fault	3	-1
Reserved	4~10	保留
SVCall	11	可配置
Reserved	12~13	保留
PendSV	14	可配置
SysTick	15	可配置
Interrupt (IRQ0~IRQ31)	16~47	可配置

注：优先级 0 在系统为第 4 优先级，排在“Reset”、“NMI”和“Hard Fault”三个系统异常之后。

7.3 向量表

异常编号	中断号	向量地址	异常类型	描述
1-15	-	0x00-0x3c	系统异常	
16	0	0x40	GPIO0	P0[7:0] 中断
17	1	0x44	GPIO1	P1[7:0] 中断
18	2	0x48	GPIO2	P2[7:0] 中断
19	3	0x4c	GPIO3	P3[7:0] 中断
20	4	0x50	GPIO4	P4[7:0] 中断
21	5	0x54	-	-
22	6	0x58	CCP	Capture/PWM 中断
23	7	0x5c	ADCA	ADCA 中断
24	8	0x60	-	-
25	9	0x64	WWDT	WWDT 中断
26	10	0x68	EPWM	EPWM 中断
27	11	0x6c		
28	12	0x70	ADCB	ADCB 中断
29	13	0x74	ACMP	ACMP 中断
30	14	0x78	-	
31	15	0x7c	UART0	UART0 中断
32	16	0x80	UART1	UART1 中断
33	17	0x84	-	
34	18	0x88	-	-
35	19	0x8c	TIMER0	Timer0 中断
36	20	0x90	TIMER1	Timer1 中断
37	21	0x94	TIMER2	Timer2 中断
38	22	0x98	TIMER3	Timer3 中断
39	23	0x9c	WDT	Watchdog 中断
40	24	0xa0	I2C	I2C 中断
41	25	0xa4	-	-
42	26	0xa8	SSP/SPI	SSP/SPI 中断
43	27	0xac	-	-
44	28	0xb0	-	-
45	29	0xb4	-	-
46	30	0xb8	-	-
47	31	0xbc	SYS_CHK	系统检测中断（LVD 中断）

7.4 寄存器映射

(NVIC 基地址 = 0xE000_E000)RO: 只读; WO: 只写; R/W: 读写。

寄存器	偏移量	读/写	描述	复位值
ISER	0x100	R/W	中断设置使能控制寄存器	0x0
ICER	0x180	R/W	中断清除使能控制寄存器	0x0
ISPR	0x200	R/W	中断设置挂起控制寄存器	0x0
ICPR	0x280	R/W	中断清除挂起控制寄存器	0x0
IPR0	0x400	R/W	IRQ0~IRQ3中断优先级寄存器	0x0
IPR1	0x404	R/W	IRQ4~IRQ7中断优先级寄存器	0x0
IPR2	0x408	R/W	IRQ8~IRQ11中断优先级寄存器	0x0
IPR3	0x40C	R/W	IRQ12~IRQ15中断优先级寄存器	0x0
IPR4	0x410	R/W	IRQ16~IRQ19中断优先级寄存器	0x0
IPR5	0x414	R/W	IRQ20~IRQ23中断优先级寄存器	0x0
IPR6	0x418	R/W	IRQ24~IRQ27中断优先级寄存器	0x0
IPR7	0x41C	R/W	IRQ28~IRQ31中断优先级寄存器	0x0

7.5 寄存器说明

7.5.1 中断设置使能控制寄存器 (ISER)

位	符号	描述	复位值
31:0	SETENA	中断使能位 使能一个或多个中断。每一位代表一个从IRQ0~IRQ31的中断（向量号从16~47）。 写操作： 0: 无效 1: 写1使能相关中断 读操作： 0: 相关中断状态禁止 1: 相关中断状态使能 注：读该寄存器值表明当前使能状态。	0x0

7.5.2 中断清使能控制寄存器 (ICER)

位	符号	描述	复位值
31:0	CLRENA	中断禁用位 禁用一个或多个中断。每一位表示一个从IRQ0~IRQ31的中断（向量号从16~47）。 写操作： 0: 无效 1: 写1禁止相关中断 读操作： 0: 相关中断状态禁止 1: 相关中断状态使能 注：读该寄存器值表明当前使能状态。	0x0

7.5.3 中断设置挂起控制寄存器 (ISPR)

位	符号	描述	复位值
31:0	SETPEND	设置中断挂起位 写操作： 0: 无效 1: 写1设置挂起状态。每一位表示一个从IRQ0~IRQ31的中断（向量号从16~47） 读操作： 0: 相关中断不在挂起状态 1: 相关中断在挂起状态 注：读该寄存器值表明当前挂起状态。	0x0

7.5.4 中断清除挂起控制寄存器 (ICPR)

位	符号	描述	复位值
31:0	CLRPEND	清中断挂起位 写操作： 0: 无效 1: 写1清除挂起状态。每一位表示一个从IRQ0~IRQ31的中断（向量号从16~47） 读操作： 0: 相关中断不在挂起状态 1: 相关中断在挂起状态 注：读该寄存器值表明当前挂起状态。	0x0

7.5.5 IRQ0~IRQ3 中断优先级寄存器 (IPR0)

位	符号	描述	复位值
31:30	PRI_3	IRQ3优先级 0表示最高优先级，3表示最低优先级	0x0
29:24	-	保留	-
23:22	PRI_2	IRQ2优先级 0表示最高优先级，3表示最低优先级	0x0
21:16	-	保留	-
15:14	PRI_1	IRQ1优先级 0表示最高优先级，3表示最低优先级	0x0
13:8	-	保留	-
7:6	PRI_0	IRQ0优先级 0表示最高优先级，3表示最低优先级	0x0
5:0	-	保留	-

7.5.6 IRQ4~IRQ7 中断优先级寄存器 (IPR1)

位	符号	描述	复位值
31:30	PRI_7	IRQ7 优先级 0 表示最高优先级，3 表示最低优先级	0x0
29:24	-	保留	-
23:22	PRI_6	IRQ6 优先级 0 表示最高优先级，3 表示最低优先级	0x0
21:16	-	保留	-
15:14	PRI_5	IRQ5 优先级 0 表示最高优先级，3 表示最低优先级	0x0
13:8	-	保留	-

7:6	PRI_4	IRQ4 优先级 0 表示最高优先级, 3 表示最低优先级	0x0
5:0	-	保留	-

7.5.7 IRQ8~IRQ11 中断优先级寄存器 (IPR2)

位	符号	描述	复位值
31:30	PRI_11	IRQ11 优先级 0 表示最高优先级, 3 表示最低优先级	0x0
29:24	-	保留	-
23:22	PRI_10	IRQ10 优先级 0 表示最高优先级, 3 表示最低优先级	0x0
21:16	-	保留	-
15:14	PRI_9	IRQ9 优先级 0 表示最高优先级, 3 表示最低优先级	0x0
13:8	-	保留	-
7:6	PRI_8	IRQ8 优先级 0 表示最高优先级, 3 表示最低优先级	0x0
5:0	-	保留	-

7.5.8 IRQ12~IRQ15 中断优先级寄存器 (IPR3)

位	符号	描述	复位值
31:30	PRI_15	IRQ15 优先级 0 表示最高优先级, 3 表示最低优先级	0x0
29:24	-	保留	-
23:22	PRI_14	IRQ14 优先级 0 表示最高优先级, 3 表示最低优先级	0x0
21:16	-	保留	-
15:14	PRI_13	IRQ13 优先级 0 表示最高优先级, 3 表示最低优先级	0x0
13:8	-	保留	-
7:6	PRI_12	IRQ12 优先级 0 表示最高优先级, 3 表示最低优先级	0x0
5:0	-	保留	-

7.5.9 IRQ16~IRQ19 中断优先级寄存器 (IPR4)

位	符号	描述	复位值
31:30	PRI_19	IRQ19 优先级 0 表示最高优先级, 3 表示最低优先级	0x0
29:24	-	保留	-
23:22	PRI_18	IRQ18 优先级 0 表示最高优先级, 3 表示最低优先级	0x0
21:16	-	保留	-
15:14	PRI_17	IRQ17 优先级 0 表示最高优先级, 3 表示最低优先级	0x0
13:8	-	保留	-
7:6	PRI_16	IRQ16 优先级 0 表示最高优先级, 3 表示最低优先级	0x0
5:0	-	保留	-

7.5.10 IRQ20~IRQ23 中断优先级寄存器（IPR5）

位	符号	描述	复位值
31:30	PRI_23	IRQ23 优先级 0 表示最高优先级，3 表示最低优先级	0x0
29:24	-	保留	-
23:22	PRI_22	IRQ22 优先级 0 表示最高优先级，3 表示最低优先级	0x0
21:16	-	保留	-
15:14	PRI_21	IRQ21 优先级 0 表示最高优先级，3 表示最低优先级	0x0
13:8	-	保留	-
7:6	PRI_20	IRQ20 优先级 0 表示最高优先级，3 表示最低优先级	0x0
5:0	-	保留	-

7.5.11 IRQ24~IRQ27 中断优先级寄存器（IPR6）

位	符号	描述	复位值
31:30	PRI_27	IRQ27 优先级 0 表示最高优先级，3 表示最低优先级	0x0
29:24	-	保留	-
23:22	PRI_26	IRQ26 优先级 0 表示最高优先级，3 表示最低优先级	0x0
21:16	-	保留	-
15:14	PRI_25	IRQ25 优先级 0 表示最高优先级，3 表示最低优先级	0x0
13:8	-	保留	-
7:6	PRI_24	IRQ24 优先级 0 表示最高优先级，3 表示最低优先级	0x0
5:0	-	保留	-

7.5.12 IRQ28~IRQ31 中断优先级寄存器（IPR7）

位	符号	描述	复位值
31:30	PRI_31	IRQ31 优先级 0 表示最高优先级，3 表示最低优先级	0x0
29:24	-	保留	-
23:22	PRI_30	IRQ30 优先级 0 表示最高优先级，3 表示最低优先级	0x0
21:16	-	保留	-
15:14	PRI_29	IRQ29 优先级 0 表示最高优先级，3 表示最低优先级	0x0
13:8	-	保留	-
7:6	PRI_28	IRQ28 优先级 0 表示最高优先级，3 表示最低优先级	0x0
5:0	-	保留	-

8. 系统控制模块（SCB）

Cortex®-M0+状态和运行模式由系统控制模块管理。通过这些系统控制模块的相关寄存器可以控制 CPUID、Cortex®-M0+中断优先级和 Cortex®-M0+电源管理。

更多详细信息请参考“ARM®Cortex®-M0+技术参考手册”和“ARM®v6-M 架构参考手册”。

8.1 寄存器映射

(SCB 基地址 = 0xE000_ED00)RO: 只读; WO: 只写; R/W: 读写。

寄存器	偏移量	读/写	描述	复位值
CPUID	0x000	RO	CPUID 寄存器	0x410cc601
ICSR	0x004	R/W	中断控制状态寄存器	0x00000000
AIRCR	0x00C	R/W	应用中断和复位控制寄存器	0xFA050000
SCR	0x010	R/W	系统控制寄存器	0x00000000
SHPR2	0x01C	R/W	系统处理器优先级寄存器2	0x00000000
SHPR3	0x020	R/W	系统处理器优先级寄存器3	0x00000000

8.2 寄存器说明

8.2.1 CPUID 寄存器（CPUID）

位	符号	描述	复位值
31:24	Implementer	实施代码 =0x41, 由 ARM 分配	0x41
23:20	Variant	版本号 0x0	0x0
19:16	Constant	处理器架构 =0xC, 代表 ARMv6-M 架构	0xC
15:4	Partno	处理器产品编号 =0xC60, 代表 Cortex-M0+	0xC60
3:0	Revision	修订号 0x1	0x1

8.2.2 中断控制状态寄存器（ICSR）

位	符号	描述	复位值
31	NMIPENDSET	NMI 设置挂起位 写操作: 0= 无效 1= 将 NMI 异常挂起 读操作: 0= NMI 异常没有挂起 1= NMI 异常挂起 注: 由于 NMI 是最高优先级异常, 所以通常处理器一检测到该位写 1 就会进入 NMI 异常处理。 进入异常处理后, 处理器会将该位清零。这意味着只有当处理器正在执行 NMI 异常处理程序时, 再次产生 NMI 信号, NMI 异常处理程序读取这一位才返回 1。	0
30:29	-	保留	-
28	PENDSVSET	PendSV 设置挂起位 写操作: 0= 无效 1= 将 PendSV 异常挂起	0

		读操作： 0= PendSV 异常没有挂起 1= PendSV 异常挂起 注：设置该位为 1 是设置 PendSV 异常挂起的唯一方法。	
27	PENDSVCLR	PendSV 清挂起位 写操作： 0= 无效 1= 清除 PendSV 异常挂起状态 注：该位为只写位。为了清除 PENDSV 位，必须同时往 PENDSVSET 写 0，往 PENDSVCLR 写 1。	-
26	PENDSTSET	SysTick 异常设置挂起位 写操作： 0= 无效 1= 将 SysTick 异常挂起 读操作： 0= SysTick 异常没有挂起 1= SysTick 异常挂起	0
25	PENDSTCLR	SysTick 异常清挂起位 写操作： 0= 无效 1= 清除 SysTick 异常挂起状态 注：该位为只读位。当你要清除 PENDST 位时，必须同时往 PENDSTSET 写 0，往 PENDSTCLR 写 1。	-
24	-	保留	-
23	ISRPREEMPT	中断抢先占有位 如果该位置 1，一个挂起的异常将会从调试停止状态退出并进入异常处理。 注：该位只读	-
22	ISRPENDING	中断挂起标志（不包括 NMI 和 Faults） 0= 中断没有挂起 1= 中断挂起 注：该位只读	0
21	-	保留	-
20:12	VECTPENDING	挂起异常中优先级最高的异常号 0= 没有异常挂起 非 0= 挂起异常中优先级最高的异常号 注：这些位为只读	0x0
11:9	-	保留	-
8:0	VECTACTIVE	包含当前执行异常号 0= Thread 模式 非 0= 当前执行异常的异常号 注：这些位为只读位	0x0

8.2.3 应用中断和复位控制寄存器（AIRCR）

位	符号	描述	复位值
31:16	VECTORKEY	寄存器访问密钥 写操作： - 当要写这个寄存器时，VECTORKEY 位域必须设置为 0x05FA，否则写操作将被忽略。 - VECTORKEY 位域用于防止系统复位或者清除异常状态时误写该寄存器。 读操作： 读出来的值为 0xFA05	0xFA05
15	ENDIANESS	存储器的端格式 只读 0= 小端 1= 大端	0
14:3	-	保留	-
2	SYSRESETREQ	系统复位请求 往该位写 1 将引起一个复位信号给芯片，表明有复位请求。 该位为只写位，复位后自动清零。	0
1	VECTCLRACTIVE	异常有效状态清除位 保留给调试使用。当写这个寄存器时，用户必须往该位写 0，否则将出现不可预知的情况。	0
0	-	保留	-

8.2.4 系统控制寄存器（SCR）

位	符号	描述	复位值
31:5	-	保留	-
4	SEVONPEND	挂起时发送事件 0= 只有使能中断或事件可以唤醒处理器，不包括禁用中断在内。 1= 使能事件和所有中断(包括禁用的中断)，可以唤醒处理器。 当一个事件或中断进入挂起状态时，事件信号从 WFE 唤醒处理器。如果处理器没在等待事件，事件将会被注册并影响下一个 WFE。 执行 SEV 指令或外部事件同样会唤醒处理器。	0
3:2	-	保留，须为 0	-
1	SLEEPONEXIT	Sleep-On-Exit 使能 该位表明当从 Handler 模式返回到 Thread 模式时，是否退出休眠 0= 当从 Thread 模式返回时，不休眠 1= 从 ISR 返回到 Thread 模式时，进入休眠或深度休眠 该位置为 1 使能一个中断驱动应用，从而避免返回到一个空的主函数应用。	0
0	-	保留	-

8.2.5 系统处理器优先级寄存器 2 (SHPR2)

位	符号	描述	复位值
31:30	PRI_11	系统异常编号11 - SVCall的优先级 0: 最高优先级 3: 表示最低优先级	0x0
29:0	-	保留	-

8.2.6 系统处理器优先级寄存器 3 (SHPR3)

位	符号	描述	复位值
31:30	PRI_15	系统异常编号15 - SysTick的优先级 0: 最高优先级 3: 表示最低优先级	0x0
29:24	-	保留	-
23:22	PRI_14	系统异常编号14 - PendSV的优先级 0: 最高优先级 3: 表示最低优先级	0x0
21:0	-	保留	-

9. 通用 I/O（GPIO）

9.1 概述

多达 30 个通用 I/O 管脚，每个 I/O 口可通过软件配置成普通输入、上拉输入、下拉输入、推挽输出、不带上拉开漏输出模式。这些管脚可以通过配置芯片和其他功能管脚共享。

9.2 特性

- ◆ 多种 I/O 模式。
 - 普通输入。
 - 上拉输入。
 - 下拉输入。
 - 推挽输出。
 - 不带上拉开漏输出。
 - 带上拉开漏输出。
- ◆ I/O 可以配置成边沿/电平触发中断。
- ◆ 2 档输出电流配置。
- ◆ 2 档 I/O 速度配置。

9.3 功能描述

9.3.1 输入模式

设置 GPIOxPMS[4n+2:4n] 为 000，Px.n 管脚为输入模式，I/O 管脚为高阻态，没有驱动能力。

9.3.2 上拉输入模式

设置 GPIOxPMS[4n+2:4n] 为 011，Px.n 管脚为上拉输入模式，I/O 管脚内部接上拉电阻。

9.3.3 下拉输入模式

设置 GPIOxPMS[4n+2:4n] 为 100，Px.n 管脚为下拉输入模式，I/O 管脚内部接下拉电阻。

9.3.4 推挽输出模式

设置 GPIOxPMS[4n+2:4n] 为 001，Px.n 管脚为推挽输出模式，I/O 支持数字输出功能，有拉/灌电流能力。DO 相应位 bit[n] 的值被送到相应管脚上。

9.3.5 不带上拉开漏输出模式

设置 GPIOxPMS[4n+2:4n]为 010, Px.n 管脚为开漏输出模式, I/O 管脚数字输出功能仅支持灌电流, 驱动高电平时需要外加上拉电阻。如果 DO 相应位为‘0’, 管脚上输出低电平。如果 DO 相应位为‘1’, 该管脚由外部上拉电阻置为高电平。

9.3.6 带上拉开漏输出模式

设置 GPIOxPMS[4n+2:4n]为 101, Px.n 管脚为开漏输出模式, I/O 管脚数字输出功能支持灌电流, 开启内部上拉电阻。如果 DO 相应位为‘0’, 管脚上输出低电平。如果 DO 相应位为‘1’, 该管脚由内部上拉电阻置为高电平。

9.3.7 中断和唤醒功能

每个 GPIO 管脚都可以设置成芯片的中断源。有五种中断触发条件可以设置: 低电平触发、高电平触发、下降沿触发、上升沿触发以及上升与下降沿同时触发。在边沿触发中用户可以通过使能输入信号去抖功能来阻止由噪声引起的意外中断。

当芯片进入睡眠/深度睡眠模式时, GPIO 也可以唤醒系统。唤醒触发的条件由 GPIOxIANY 与 GPIOxIVAL 决定, 可选择上升沿、下降沿或双沿唤醒系统。

边沿唤醒与休眠前的电平无关。

9.4 寄存器映射

GPIO0 基地址= 0x5200_0000;

GPIO1 基地址= 0x5280_0000;

GPIO2 基地址= 0x5300_0000;

GPIO3 基地址= 0x5380_0000;

GPIO4 基地址= 0x5400_0000;

RO: 只读; WO: 只写; R/W: 读写。下列寄存器中 x 取值范围为 0-5。

寄存器	偏移量	读/写	描述	复位值
PMS _(P1A)	0x000	R/W	GPIOx 模式选择寄存器	0x0
DOM _(P1A)	0x004	R/W	GPIOx 数据输出写屏蔽寄存器	0x0
DO _(P1A)	0x008	R/W	GPIOx 数据输出寄存器	0xff
DI	0x00c	RO	GPIOx 管脚状态数据寄存器	-
IMSC _(P1A)	0x010	R/W	GPIOx 中断使能寄存器	0x0
RIS	0x014	RO	GPIOx 中断源状态寄存器	0x0
MIS	0x018	RO	GPIOx 已使能中断状态寄存器	0x0
ICLR _(P1A)	0x01c	WO	GPIOx 中断状态清零寄存器	0x0
ITYPE _(P1A)	0x020	R/W	GPIOx 中断触发方式寄存器	0x0
IVAL _(P1A)	0x024	R/W	GPIOx 中断触发值寄存器	0x0
IANY _(P1A)	0x028	R/W	GPIOx 中断边沿触发方式寄存器	0x0
DIDB _(P1A)	0x02c	R/W	GPIOx 输入滤波控制寄存器	0x0
DOSET _(P1A)	0x030	WO	GPIOx 输出置位寄存器	0x0
DOCLR _(P1A)	0x034	WO	GPIOx 输出清零寄存器	0x0
DR _(P1A)	0x038	R/W	GPIOx 驱动电流设置寄存器	0xff
SR _(P1A)	0x03C	R/W	GPIOx 输出速率设置寄存器	0xff

注:

- 1) (P1A) 标注的寄存器为被保护的寄存器。
- 2) (P1A): GPIOxLOCK=99H 时, 标注的寄存器允许写入; =其他值, 禁止写入。
- 3) GPIOxLOCK 寄存器见系统控制部分。

9.5 寄存器说明

9.5.1 GPIOx 模式选择寄存器 (GPIOxPMS)

位	符号	描述	复位值
31	-	保留	-
30:28	PMS7	Px.7 模式选择 0x0: 普通输入 0x1: 推挽输出 0x2: 不带上拉开漏输出 0x3: 上拉输入 0x4: 下拉输入 0x5: 带上拉开漏输出 其他值: 保留	0x0
27	-	保留	-
26:24	PMS6	Px.6 模式选择 0x0: 普通输入 0x1: 推挽输出 0x2: 不带上拉开漏输出 0x3: 上拉输入 0x4: 下拉输入 0x5: 带上拉开漏输出 其他值: 保留	0x0
23	-	保留	-
22:20	PMS5	Px.5 模式选择 0x0: 普通输入 0x1: 推挽输出 0x2: 不带上拉开漏输出 0x3: 上拉输入 0x4: 下拉输入 0x5: 带上拉开漏输出 其他值: 保留	0x0
19	-	保留	-
18:16	PMS4	Px.4 模式选择 0x0: 普通输入 0x1: 推挽输出 0x2: 不带上拉开漏输出 0x3: 上拉输入 0x4: 下拉输入 0x5: 带上拉开漏输出 其他值: 保留	0x0
15	-	保留	-
14:12	PMS3	Px.3 模式选择 0x0: 普通输入 0x1: 推挽输出 0x2: 不带上拉开漏输出 0x3: 上拉输入 0x4: 下拉输入 0x5: 带上拉开漏输出 其他值: 保留	0x0

11	-	保留	-
10:8	PMS2	Px.2 模式选择 0x0: 普通输入 0x1: 推挽输出 0x2: 不带上拉开漏输出 0x3: 上拉输入 0x4: 下拉输入 0x5: 带上拉开漏输出 其他值: 保留	0x0
7	-	保留	-
6:4	PMS1	Px.1 模式选择 0x0: 普通输入 0x1: 推挽输出 0x2: 不带上拉开漏输出 0x3: 上拉输入 0x4: 下拉输入 0x5: 带上拉开漏输出 其他值: 保留	0x0
3	-	保留	-
2:0	PMS0	Px.0 模式选择 0x0: 普通输入 0x1: 推挽输出 0x2: 不带上拉开漏输出 0x3: 上拉输入 0x4: 下拉输入 0x5: 带上拉开漏输出 其他值: 保留	0x0

9.5.2 GPIOx 数据输出写屏蔽寄存器（GPIOxDOM）

位	符号	描述	复位值
31:8	-	保留	-
7:0	DOM	Px[7:0] 数据输出写屏蔽位 1: DO 寄存器该位数据不可写 0: DO 寄存器该位数据可写	0x0

9.5.3 GPIOx 数据输出寄存器（GPIOxDO）

位	符号	描述	复位值
31:8	-	保留	-
7:0	DO	Px[7:0] 输出值 1: 输出高电平 0: 输出低电平	0xFF

9.5.4 GPIOx 管脚状态寄存器（GPIOxDI）

位	符号	描述	复位值
31:8	-	保留	-
7:0	DI	管脚状态输入数据	-

9.5.5 GPIOx 中断使能寄存器（GPIOxIMSC）

位	符号	描述	复位值
31:8	-	保留	-
7:0	IMSC[7:0]	Px[7:0] 中断使能位 1: 使能 0: 禁止	0x0

9.5.6 GPIOx 中断源状态寄存器（GPIOxRIS）

位	符号	描述	复位值
31:8	-	保留	-
7:0	RIS[7:0]	Px[7:0] 中断源状态位 1: 管脚产生了中断 0: 管脚未产生中断	0x0

9.5.7 GPIOx 已使能中断状态寄存器（GPIOxMIS）

位	符号	描述	复位值
31:8	-	保留	-
7:0	MIS[7:0]	Px[7:0] 已使能中断状态位 1: 管脚中断已使能并产生了中断 0: 未产生中断	0x0

9.5.8 GPIOx 中断状态清零寄存器（GPIOxICLR）

位	符号	描述	复位值
31:8	-	保留	-
7:0	ICLR[7:0]	Px[7:0] 中断状态清零位 写 1，清零 GPIOxRIS 和 GPIOxMIS 相应位	0x0

9.5.9 GPIOx 中断触发方式选择寄存器（GPIOxITYPE）

位	符号	描述	复位值
31:8	-	保留	-
7:0	ITYPE[7:0]	Px[7:0] 中断触发方式选择位（非休眠状态有效） 0: 边沿触发 1: 电平触发	0x0

9.5.10 GPIOx 中断触发值寄存器 (GPIOxIVAL)

位	符号	描述	复位值
31:8	-	保留	-
7:0	IVAL[7:0]	Px[7:0] 中断触发条件选择位 (非休眠状态有效) 0: 低电平触发或下降沿触发 1: 高电平触发或上升沿触发 Px[7:0] 休眠唤醒方式选择位 0 (休眠状态有效) 0: 下降沿唤醒及触发中断 1: 上升沿唤醒及触发中断	0x0

9.5.11 GPIOx 中断边沿触发方式寄存器 (GPIOxIANY)

位	符号	描述	复位值
31:8	-	保留	-
7:0	IANY[7:0]	Px[7:0] 中断触发方式选择位 (非休眠状态有效) 0: 下降沿触发或上升沿触发, 由 GPIOxIVAL 寄存器决定 1: 上升沿和下降沿都可触发 Px[7:0] 休眠唤醒方式选择位 1 (休眠状态有效) 0: 由 GPIOxIVAL 寄存器决定 1: 上/下降沿都可唤醒及触发中断	0x0

9.5.12 GPIOx 输入滤波控制寄存器 (GPIOxDIDB)

位	符号	描述	复位值
31:12	-	保留	-
11:8	DBCKS[3:0]	Px 输入滤波采样时间选择位 0000: (0~1)* T _{HCLK} 0001: (1~2)* T _{HCLK} 0010: (2~3)* T _{HCLK} 0011: (4~5)* T _{HCLK} 0100: (8~9)* T _{HCLK} 0101: (16~17)* T _{HCLK} 0110: (32~33)* T _{HCLK} 0111: (64~65)* T _{HCLK} 1000: (128~129)* T _{HCLK} 1001: (256~257)* T _{HCLK} 1010: (512~513)* T _{HCLK} 其他: (0~1)* T _{HCLK}	0x0
7:0	DIDB[7:0]	Px[7:0] 输入滤波使能位 0: 管脚电平经过斯密特输入直接到 GPIOxDI 和中断边沿检测 1: 管脚电平经过斯密特输入之后还需要经过滤波电路到 GPIOxDI 和中断边沿检测	0x0

9.5.13 GPIOx 输出置位寄存器 (GPIOxDOSET)

位	符号	描述	复位值
31:8	-	保留	-
7:0	DOS[7:0]	Px[7:0] 输出置位控制位写入: 0= 不影响 1= GPIOxDO 相应位输出高 (该寄存器为只写寄存器, 读为无效值)	0x0

9.5.14 GPIOx 输出清零寄存器 (GPIOxDOCLR)

位	符号	描述	复位值
31:8	-	保留	-
7:0	DOC[7:0]	Px[7:0] 输出清零控制位写入: 0= 不影响 1= GPIOxDO 相应位输出低 (该寄存器为只写寄存器, 读为无效值)	0x0

9.5.15 GPIOx 驱动电流设置寄存器 (GPIOxDR)

位	符号	描述	复位值
31:8	-	保留	-
7:0	DR[7:0]	Px[7:0] 驱动电流设置位 0= 大驱动电流 1= 小驱动电流	0xff

9.5.16 GPIOx 输出速率设置寄存器 (GPIOxSR)

位	符号	描述	复位值
31:8	-	保留	-
7:0	SR[7:0]	Px[7:0] 输出速率设置位 0= 输出速率快 1= 输出速率慢	0xff

10. 看门狗定时器（WDT）

10.1 概述

设计看门狗定时器的目的是，当系统运行到一个未知状态时，通过它来使系统复位。这种做法可以预防系统进入到无限期的死循环。此外，看门狗定时器还支持系统从休眠/深度休眠模式唤醒功能。

10.2 特性

- ◆ 32 位自由向下计数器。
- ◆ WDT_CLK=40KHz。
- ◆ 支持 WDT 中断和 WDT 复位功能。
- ◆ 具有 WDT 寄存器写保护，避免不正常操作。

10.3 功能描述

WDT 可在用户配置中设置为 WDT 计数器上电复位后启动和 WDT 溢出复位使能（复位后 WDTEN=00H），开启这一功能需将用户配置位 CONFIG_EN_WDT 置为使能状态。

系统复位完成后 WDTLOAD 加载用户配置 WDT_TIME 中的数据，即 WDTLOAD 默认值由 WDT_TIME 来决定。用户可以不采用 WDT_TIME 定义的 WDT 溢出时间，其方式是通过修改 WDTLOAD 的值来定义。

溢出时间计算公式为： $T_{WDTOVER} = WDTLOAD \times \text{计数时钟周期}$ （通过 WDTCON[3:2]选择看门狗时钟）。

如果 CONFIG_EN_WDT 设置为禁止，则 WDT 计数器上电复位默认为停止计数状态，复位完成后有以下 2 种方式可以使 WDT 计数器开始计数：

- 1) WDTEN（WDT 复位使能控制位）写入不等于 5AH 的数值。
- 2) WDTIEN（WDT 中断使能控制位）写入 1。

如果系统存在 WDT 复位的情况，WDT 复位后重新进行上电配置过程，复位时间约为 4.5ms。复位后启动 WDT 计数再到 WDT 复位，其时间由 WDTLOAD 决定。两次复位时间间隔约为 $4.5\text{ms} + 2 \times T_{WDTOVER}$ 。

WDT 启动计数器后，32 位计数器从初始值开始向下计数，当计数到 0 时，产生 WDT 中断，同时自动加载初始值，并重新向下计数，当第二次产生中断且上一次的中断标志位未被清零时，产生 WDT 复位（需使能）。

10.4 寄存器映射

（WDT 基地址 = 0x4780_0000）RO：只读；WO：只写；R/W：读写。

寄存器	偏移量	读/写	描述	复位值
CON _(P1D)	0x000	R/W	WDT 控制寄存器	0x5A00
LOAD _(P1D)	0x004	R/W	WDT 初值寄存器	-
VAL	0x008	RO	WDT 计数值	0xFFFFFFFF
RIS	0x00c	RO	WDT 中断源状态寄存器	0x0
MIS	0x010	RO	WDT 已使能中断状态寄存器	0x0
ICLR _(P1D)	0x014	WO	WDT 中断清零寄存器	0x0
LOCK	0x500	R/W	WDT 写保护寄存器	0x0

注：

- 1) (P1D)标注的寄存器为被保护的寄存器。
- 2) (P1D): LOCK==55AA6699H 时，标注的寄存器允许写入；=其他值，禁止写入。

10.5 寄存器说明

10.5.1 WDT 控制寄存器（WDTCN）

位	符号	描述	复位值
31:17	-	保留	-
16	DEBUG	DEBUG 模式控制 0: 仿真态暂停时 WDT 停止计数 1: WDT 计数与仿真态无关	0
15:8	WDTEN	WDT 复位使能 0x5A: 禁止 WDT 复位 其他值: 使能 WDT 复位, 当发生 WDT 中断后没有清中断标志位, 下次发生 WDT 中断时触发 WDT 复位. 当使能复位时, 不管 WDTCN[0] 是否为 1, 都会使能 WDT 中断	0x5A
7:4	-	保留	-
3:2	WDTPRE	WDT 时钟选择 0x0: WDT_CLK/1 0x1: WDT_CLK/16 0x2: WDT_CLK/256 0x3: 保留	0x0
1	-	保留	-
0	WDTIEN	WDT 中断使能 0: 禁止 WDT 中断 1: 使能 WDT 中断	0

10.5.2 WDT 初值寄存器（WDTLOAD）

位	符号	描述	复位值
31:0	WDTLOAD	WDT 计数初值。 最小值为 1	-

10.5.3 WDT 计数值（WDTVAL）

位	符号	描述	复位值
31:0	WDTVAL	WDT 计数器当前值	0xFFFFFFFF

10.5.4 WDT 中断源状态寄存器（WDTRIS）

位	符号	描述	复位值
31:1	-	保留	-
0	WDTRIS	1: 产生 WDT 计数向下溢出中断 0: 未产生中断	0

10.5.5 WDT 已使能中断状态寄存器（WDTMIS）

位	符号	描述	复位值
31:1	-	保留	-
0	WDTMIS	1: 使能 WDT 中断并产生中断 0: 未产生中断	0

10.5.6 WDT 中断清零寄存器 (WDTICLR)

位	符号	描述	复位值
31:0	WDTICLR	写入 0x55AA55AA: 清除中断标志位, 并重新加载初值 其他值: 不影响	0x0

10.5.7 WDT 写保护寄存器 (WDTLOCK)

位	符号	描述	复位值
31:0	WDTREN	写入 0x55AA6699: 使能操作 WDT 相关寄存器, 读为 0x01 其他值: 禁止操作 WDT 相关寄存器, 读为 0x00	0x0

11. 窗口看门狗定时器（WWDT）

11.1 概述

窗口看门狗定时器（WWDT）用于在一个特定窗口时间内执行系统复位，以防止程序在不可预知条件下跑到一个不可控的状态。

11.2 特性

- ◆ 6 位向下计数值（CNTDAT）和 6 位窗口比较值（CMPDAT），使得窗口周期更加灵活。
- ◆ 支持 4 位值（PSCSEL）选择窗口看门狗预分频值，预分频计数器最大可达 14 位。

11.3 功能描述

使能 WWDT 后，6 位计数器从 0x3F 开始向下计数，以下两种情况会触发 WWDT 复位：

- 1) 当 $WWDTVAL > CMPDAT$ 时执行重加载操作。
- 2) WWDTVAL 递减到 0x00 时。

WWDT 计数器从 0x3F 计数到 0 时溢出的时间： $(PSCSEL * 1024 * 64) * T_{APBCLK}$ 。

只能在 $CMPDAT \geq WWDTVAL > 0$ 时执行重加载操作，才不会引起 WWDT 复位。当使能中断后， $WWDTVAL = CMPDAT$ 时，产生中断（建议在中断服务程序中先执行重加载操作，再清除中断标志位）。

11.4 寄存器映射

（WWDT 基地址 = 0x4180_0000）RO：只读；WO：只写；R/W：读写。

寄存器	偏移量	读/写	描述	复位值
CON	0x000	R/W	WWDT 控制寄存器	0x80000000
RL	0x004	WO	WWDT 重载寄存器	0x0
VAL	0x008	RO	WWDT 计数值	0x3F
RIS	0x00c	RO	WWDT 中断源状态寄存器	0x0
MIS	0x010	RO	WWDT 已使能中断状态寄存器	0x0
ICLR	0x014	WO	WWDT 中断清零寄存器	0x0

11.5 寄存器说明

11.5.1 WWDT 控制寄存器 (WWDTCON)

位	符号	描述	复位值
31	DEBUG	0: 仿真态暂停时, 不影响 WWDT 计数 1: 仿真态暂停时, WWDT 计数暂停	1
30:22	-	保留	-
21:16	CMPDAT	窗口比较值	0x0
15:8	-	保留	-
7:4	PSCSEL	0000: 2 分频 0001: 4 分频 0010: 8 分频 0011: 16 分频 0100: 32 分频 0101: 64 分频 0110: 128 分频 0111: 256 分频 1000: 512 分频 1001: 1024 分频 1010: 2048 分频 1011: 4096 分频 1100: 8192 分频 1101: 16384 分频 1110: 32768 分频 1111: 32768 分频	0x0
3	-	保留	-
2	WWDTRF	0: 没有发生 WWDT 复位 1: 发生了 WWDT 复位	0
1	WWDTIEN	WWDT 中断使能 0: 禁止 WWDT 中断 1: 使能 WWDT 中断	0
0	WWDTEN	WWDT 使能 0: 禁止 WWDT 模块 1: 使能 WWDT 模块	0

11.5.2 WWDT 重载寄存器 (WWDTRL)

位	符号	描述	复位值
31:0	WWDTRL	写入 0x55AA, 重加载 WWDT 计数值为 0x3F	0x0

11.5.3 WWDT 计数值 (WWDTVAl)

位	符号	描述	复位值
31:6	-	-	-
5:0	WDTVAl	WDT 计数器当前值	0x3F

11.5.4 WWDT 中断源状态寄存器 (WWDTRIS)

位	符号	描述	复位值
31:1	-	保留	-
0	WWDTRIS	1: 产生 WWDT 匹配中断 0: 未产生中断	0

11.5.5 WWDT 已使能中断状态寄存器 (WWDTMIS)

位	符号	描述	复位值
31:1	-	保留	-
0	WWDTMIS	1: 使能 WWDT 中断并产生中断 0: 未产生中断	0

11.5.6 WWDT 中断清零寄存器 (WWDTICLR)

位	符号	描述	复位值
31:1	-	保留	-
0	WDTICLR	写入 1 清除中断标志位 其他值: 不影响	0

12. 循环冗余校验单元（CRC）

12.1 概述

为了保证运行过程中的安全，IEC61508 标准要求即使在 CPU 运行中也需要确认数据。此通用 CRC 能在 CPU 运行中作为外围功能进行 CRC 运算，通过程序指定要确认的数据。通用 CRC 不限于代码闪存区而能用于多用途的检查。

12.2 特性

CRC 生成多项式使用 CRC-16-CCITT 的“ $X^{16}+X^{12}+X^5+1$ ”。

12.3 功能描述

在写 CRCIN 寄存器后经过 1 个 PCLK 时钟，将 CRC 的运算结果保存到 CRCD 寄存器。如有需要，则在写入之前需读取前一次的运算数据，否则会被新的运算结果覆盖。

示例如下：

发送数据 0x12345678，从 LSB 开始发送至 MSB 完成。

发送的顺序	0001_1110	0110_1010	0010_1100	0100_1000	从左到右按位发送
	↓	↓	↓	↓	以字节为单位按位反序
反序结果	0111_1000	0101_0110	0011_0100	0011_0010	
CRCIN数据	0x78 ->	0x56 ->	0x34 ->	0x12	输入到CRCIN的数据
	↓				多项式运算4次
CRC结果	0000_1000_1111_0110				
	↓				
CRCD数据	0x08F6				十六进制

考虑到以 LSB 优先进行的通信方式，先将输入数据的位序颠倒后进行计算。从 LSB 发送数据“0x12345678”，按照“0x78”、“0x56”、“0x34”、“0x12”的顺序给 CRCIN 寄存器写值，最后从 CRCD 寄存器读取为“0x08F6”的值。这是颠倒了数据“0x12345678”的位序后的进行 CRC 运算的结果。

12.4 寄存器映射

(CRC 基地址 = 0x4A00_0000)

RO：只读，WO：只写，RW：读写

寄存器	偏移量	读/写	描述	复位值
CRCIN	0x000	R/W	CRC 输入寄存器	0x0
CRCD	0x004	R/W	CRC 数据寄存器	0x0

12.5 寄存器说明

12.5.1 CRC 输入寄存器(CRCIN)

位	符号	描述	复位值
31:8	-	保留	-
7:0	CRCIN	CRC 输入需要运算的 8 位数据	0x0

12.5.2 CRC 数据寄存器(CRCD)

位	符号	描述	复位值
31:16	-	保留	-
15:0	CRCD	CRC 保存运算的 16 位运算结果	0x0

13. 除法运算单元（DIV）

13.1 概述

芯片包含一个 32bit/32bit 的硬件除法器。

13.2 特性

- ◆ 支持有/无符号除法运算。
- ◆ 商和余数均为 32 位宽度。
- ◆ 除法器除零标志指示位。
- ◆ 16 个 HCLK 时钟运算完成。
- ◆ 写 ALUB 寄存器启动运算。

13.3 功能说明

寄存器 DIVSQRT->RES0 保存商和寄存器 DIVSQRT->RES1 保存余数；可以通过寄存器 DIVSQRT->CON[2]判别除数是否为 0，该位为只读位。

通过寄存器 DIVSQRT->CON [3]判别是否运算完毕，该位为只读位，读取值为 0 表示正在运算，为 1 表示运算完毕，当除法器处于空闲状态时该位也为 1。

除法器可通过 DIVSQRT->CON[1]选择有符号还是无符号除法模式。

需要注意的是运算单元的时钟使能位在寄存器 APBCKEN 中设置。

寄存器在不同模式下的定义：

	ALUA	ALUB	RES0	RES1
除法模式	被除数	除数	商	余数

13.4 寄存器映射

(DIVSQRT 基地址 = 0x5500_0000)

RO：只读，WO：只写，R/W：读写

寄存器	偏移量	读/写	描述	复位值
CON	0x000	R/W	运算单元控制寄存器	0xC
ALUA	0x004	R/W	运算单元数据 A 寄存器	0x0
ALUB	0x008	R/W	运算单元数据 B 寄存器	0x0
RES0	0x00C	RO	运算单元结果 0 寄存器	0x0
RES1	0x010	RO	运算单元结果 1 寄存器	0x0

13.5 寄存器说明

13.5.1 除法器控制寄存器(DIVSQRTCON)

位	符号	描述	复位值
31:4	-	必须为 0	-
3	READY	运算完毕指示位 0: 运算正在进行 1: 运算完毕或空闲状态	1
2	DIVBY0	除法除零指示位（写除数后自动更新该位） 0: 除数不为 0 1: 除数为 0	1
1	SIGN	除法符号选择位 0: 无符号模式 1: 有符号模式	0
0	-	保留	0

13.5.2 除法器数据 A 寄存器(DIVSQRTALUA)

位	符号	描述	复位值
31:0	ALUA	32 位数据 A	0x0

13.5.3 除法器数据 B 寄存器(DIVSQRTALUB)

位	符号	描述	复位值
31:0	ALUB	32 位数据 B	0x0

13.5.4 除法器结果 0 寄存器(DIVSQRTRES0)

位	符号	描述	复位值
31:0	RES0	32 位结果 0	0x0

13.5.5 除法开方器结果 1 寄存器(DIVSQRTRES1)

位	符号	描述	复位值
31:0	RES1	32 位结果 1	0x0

14. 定时器（TIMER0/1/2/3）

14.1 概述

包含 4 路可编程的 32 位/16 位计数器，即 TIMER0/TIMER1/TIMER2/TIMER3，为用户提供便捷的定时计数功能。

14.2 特性

- ◆ 可配置 32 位/16 位向下计数器。
- ◆ 每个定时器都有独立预分频器。
- ◆ 提供单次触发，周期计数，连续计数三种计数操作模式。
- ◆ 支持芯片从休眠模式唤醒。

14.3 功能描述

14.3.1 单次触发模式

如果定时器工作在单次触发模式，使能定时器后，计数器从加载寄存器加载初值，向下计数，当计数器递减到 0 时，停止工作，同时产生中断。若要再次启动单次触发模式，需清零 TMROS 位，再置位 TMROS 位。

（再次启动单次触发模式时，需注意 TMROS 位清零时，保持为 0 的时间须大于一个定时器计数周期）

14.3.2 周期计数模式

如果定时器工作在周期计数模式，使能定时器后，计数器从加载寄存器加载初值，向下计数，当计数器递减到 0 时，计数器从加载寄存器加载初值，并继续计数，同时产生中断。

14.3.3 连续计数模式

如果定时器工作在连续计数模式，使能定时器后，计数器从加载寄存器加载初值，向下计数，当计数器递减到 0 时，计数器加载最大值作为初值，并继续计数，同时产生中断。

14.3.4 延迟加载功能

当数据写入加载寄存器时，计数器不会继续递减，会在下一个 TIMER_CLK 上升沿从加载寄存器中加载初值，再递减计数。

当数据写入延迟加载寄存器时，数据在下一个 TIMER_CLK 上升沿写入加载寄存器，若计数器已经开始计数，则会等待当前周期计数为 0，再从加载寄存器中加载初值。

14.4 寄存器映射

(Timer0 基地址= 0x4680_0000; Timer1 基地址= 0x4680_0100)

(Timer2 基地址= 0x4700_0000; Timer3 基地址= 0x4700_0100)

RO: 只读; WO: 只写; R/W: 读写;

寄存器	偏移量	读/写	描述	复位值
CON	0x000	R/W	定时器控制寄存器	0x20
LOAD	0x004	R/W	定时器加载寄存器	0x0
VAL	0x008	RO	定时器当前值寄存器	0xFFFFFFFF
RIS	0x00c	RO	定时器中断源状态寄存器	0x0
MIS	0x010	RO	定时器已使能中断状态寄存器	0x0
ICLR	0x014	WO	定时器中断清零寄存器	0x0
BGLOAD	0x018	R/W	定时器延迟加载寄存器	0x0

14.5 寄存器说明 (x=0,1,2,3)

14.5.1 定时器控制寄存器 (TIMERxCON)

位	符号	描述	复位值
31:8	-	保留	-
7	TMREN	定时器使能位 0: 禁止 1: 使能	0
6	TMRMS	定时器模式选择位 0: 连续计数模式 1: 周期计数模式	0
5	TMRIE	定时器中断使能位 0: 禁止中断 1: 使能中断	1
4	-	保留	-
3:2	TMRPRE	定时器预分频 00: 1 分频 01: 16 分频 10: 256 分频 11: 保留	0x0
1	TMRSZ	定时器计数位数选择 0: 16 位计数器 1: 32 位计数器	0
0	TMROS	单次触发模式选择位 0: 模式由 TMRMS 位确定 1: 单次触发模式 (再次触发单次模式, 其初始值由 TMRMS 位确定)	0

14.5.2 定时器加载寄存器 (TIMERxLOAD)

位	符号	描述	复位值
31:0	TMRxLOAD	定时器加载寄存器	0x0

14.5.3 定时器当前值寄存器 (TIMERxVAL)

位	符号	描述	复位值
31:0	TMRxVAL	定时器当前计数值	0xFFFFFFFF

14.5.4 定时器中断源状态寄存器 (TIMERxRIS)

位	符号	描述	复位值
31:1	-	保留	-
0	TMRxRIS	定时器中断源状态 1: 产生中断 0: 未产生中断	0

14.5.5 定时器已使能中断状态寄存器 (TIMERxMIS)

位	符号	描述	复位值
31:1	-	保留	-
0	TMRxMIS	定时器已使能中断状态位 1: 中断使能并产生中断 0: 未产生中断	0

14.5.6 定时器中断清零寄存器 (TIMERxICLR)

位	符号	描述	复位值
31:0	TMRxICLR	写入任意数，清零定时器中断	0x0

14.5.7 定时器延迟加载寄存器 (TIMERxBGLOAD)

位	符号	描述	复位值
31:0	TMRxBGLOAD	定时器延迟加载寄存器 (读取值为最近一次写入 TMRxLOAD 或 TIMERxBGLOAD 的值)	0x0

15. 捕捉/比较/脉宽调制模块（CCP0/1）

15.1 概述

包含 2 组 CCP 模块 CCP0/CCP1, 每组 CCP 对应 A, B 两路通道。CCP0 对应 CCP0A/CCP0B, CCP1 对应 CCP1A/CCP1B。

15.2 特性

- ◆ 多达 2 组 CCP, 最多支持 4 路 PWM 输出。
- ◆ 每组 CCP 都可设置独立的周期。
- ◆ CCPn 内部有 16 位计数器, 可产生比较/溢出中断。
- ◆ CCPn 具有独立捕捉功能, 可选在 A 路或 B 路管脚输入信号。
- ◆ CCP1 具有 4 通道捕捉功能, 可同时捕获 CCP0A/CCP0B/CCP1A/CCP1B 输入信号。
- ◆ 捕捉模式 1 下支持捕获操作重新加载 CCP0 计数器功能。
- ◆ 内部通道 CAP3 支持模拟比较器输出捕获功能。
- ◆ 内部通道 CAP0-CAP3 支持软件捕获功能。

15.3 功能描述

15.3.1 脉宽调制模式（PWM）

每组 CCP 可输出 A、B 两路 PWM：PWMxA，PWMxB，这两路共用一个周期，输出占空比可以通过 CCPDxA，CCPDxB 独立设置。PWMxA/PWMxB 输出极性可通过 PWMxAO/PWMxBOP 位设置，且分别对应 CCPxA/CCPxB 通道输出。

当 CCPx 运行位置 1 后，16 位计数器加载 CCPx 重加载寄存器的值，向下计数，当计数值等于 CCPDxA/B 的值时，PWMxA/PWMxB 输出电平发生改变。

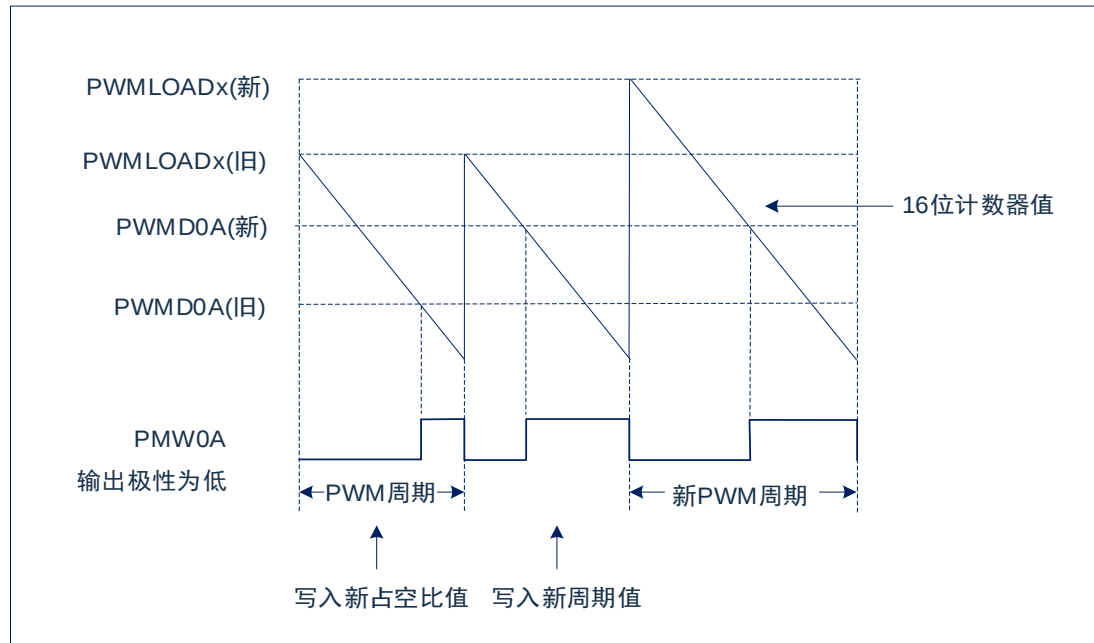


图 15-1: PWM 时序图

周期和占空比计算方式如下：

周期=CCPLOAD×CCP 时钟周期。

PWMxA 占空比=CCPDxA/CCPLOADx (支持 0%~100%)。

PWMxB 占空比=CCPDxB/CCPLOADx (支持 0%~100%)。

CCPLOADx=0 时，PWMxA，PWMxB 占空比为 0%。

CCPDxA/CCPDxB>CCPLOADx 时，占空比为 100%。

15.3.2 方波输出模式

方波输出模式属于脉宽调制模式的一种，该模式周期自由可调，占空比固定为 50%。

每组 CCP 均可设置从 A 路或 B 为 BUZ 输出模式。设置方波输出模式时需要配置 PWM 模式，且将 CCPxCON.ZAEN 或 CCPxCON.ZAEN 置位。周期由 CCPLOADx 来配置，占空比默认加载 CCPLOADx 值的一半（最低位忽略）。

15.3.3 捕捉模式 0

该捕捉模式为外部捕捉。

每组 CCP 可设置从 A 路或 B 路作为外部捕捉信号管脚，CCPRUNx 置位后，16 位计数从 0xFFFF 开始向下计数，当触发捕捉条件时，计数器停止计数，CCPxX 或 CCPxB 返回当前计数器的值。若需要进行下一次捕捉，需将 CCPRUNx 清零，再置位。

捕捉时间计算方式为：

CCPLOADx.RELOAD=0，捕捉时间= $(0xFFFF - CCPDxA/B) \times CCPx$ 时钟周期

CCPLOADx.RELOAD=1，捕捉时间= $(CCPxLOAD[15:0] - CCPDxA/B) \times CCPx$ 时钟周期

15.3.4 捕捉模式 1

CCP1 包括 4 路内部通道有 CAP0，CAP1，CAP2，CAP3。其中一路通道可选择外部通道中 ECAP00-03 或 ECAP10-13 中任意一路作为捕获通道。也可分别选择 CCP0A/CCP0B/CCP1A/CCP1B 作为捕获通道。

ECAP00-03 对应模拟比较器 0 的正端输入 C0P0-C0P3。

ECAP10-13 对应模拟比较器 1 的正端输入 C1P0-C1P3。

使用 ECAP 外部捕获时需要将相应的端口设置为 GPIO 功能。

使用 CCP0A/CCP0B/CCP1A/CCP1B 捕获时，需要将相应口设置为 CCP 口。

CAPn 与外部通道的对应关系：

内部通道	外部通道
CAP0	CAP0CHS=n: 选择 ECAP0n (n=0-3)@ECAPS=0 CAP0CHS=n: 选择 ECAP1n (n=0-3)@ECAPS=1 CAP0CHS=F: 选择 CAP0A CAP0CHS=其他值: 保留
CAP1	CAP1CHS=n: 选择 ECAP0n (n=0-3)@ECAPS=0 CAP1CHS=n: 选择 ECAP1n (n=0-3)@ECAPS=1 CAP1CHS=F: 选择 CAP0B CAP1CHS=其他值: 保留
CAP2	CAP2CHS=n: 选择 ECAP0n (n=0-3)@ECAPS=0 CAP2CHS=n: 选择 ECAP1n (n=0-3)@ECAPS=1 CAP2CHS=F: 选择 CAP1A CAP2CHS=其他值: 保留
CAP3	CAP3CHS=n: 选择 ECAP0n (n=0-3)@ECAPS=0 CAP3CHS=n: 选择 ECAP1n (n=0-3)@ECAPS=1 CAP3CHS=8: 选择 ACMP0 滤波选择后输出 CAP3CHS=9: 选择 ACMP1 滤波选择后输出 CAP3CHS=F: 选择 CAP1B CAP3CHS=其他值: 保留

在捕获模式 1 下，CCP0 与 CCP1 的 PWM 模式输出与外部捕捉模式 0 禁止。

该模式需要 CCP1 工作在计数模式下，捕获操作将 CCP1 计数中值装入到相关寄存器中。

另外 CCP0 可选择工作在计数模式下，可分别设置 CAP0-CAP3 捕获触发加载功能。即设置的通道有捕获操作产生时，将重新加载 CCP0 的计数器初值。多个通道可同时设置该功能，软件触发捕捉则不会重新加载 CCP0 的初值。

在捕获模式 1 下，CCP0 与 CCP1 的比较/溢出中断功能可正常使用。

该捕捉方式分为两种：一种外部信号触发捕捉，一种为软件触发捕捉。

1) 外部信号触发捕捉：

CAP0-CAP3 均可选择上升沿/下降沿或双沿捕获。当产生信号时，将 CCP1 计数器的值捕获到相应的寄存器中，且产生中断标志。4 个通道与捕获寄存器的对应关系如下：

CAP0/CAP1/CAP2/CAP3 分别对应 CAP0DAT/CAP1DAT/CAP2DAT/CAP3DAT 寄存器。

2) 软件触发捕捉：

对 CAP0DAT-CAP3DAT 进行写操作，则分别对 CAP0-CAP3 通道产生捕获操作。将 CCP1 计数器的值捕获到相应的寄存器中。且写入的 31-16 位必须为 0x55AA，才能触发捕获操作，与写入的低 16 位数据不相关。软件触发捕捉不会产生中断标志。

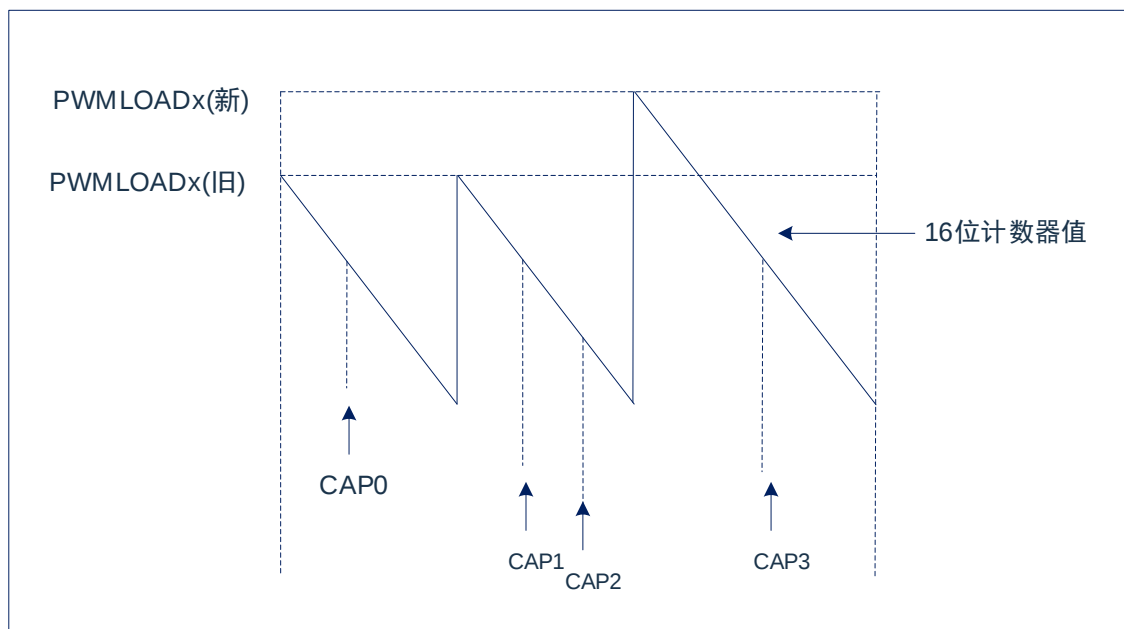


图 15-2: CAP0-CAP3 通道捕获操作

15.3.5 捕捉模式 2

该捕捉模式为外部捕捉。该模式主要用来捕捉外部输入的 PWM 波形信息。

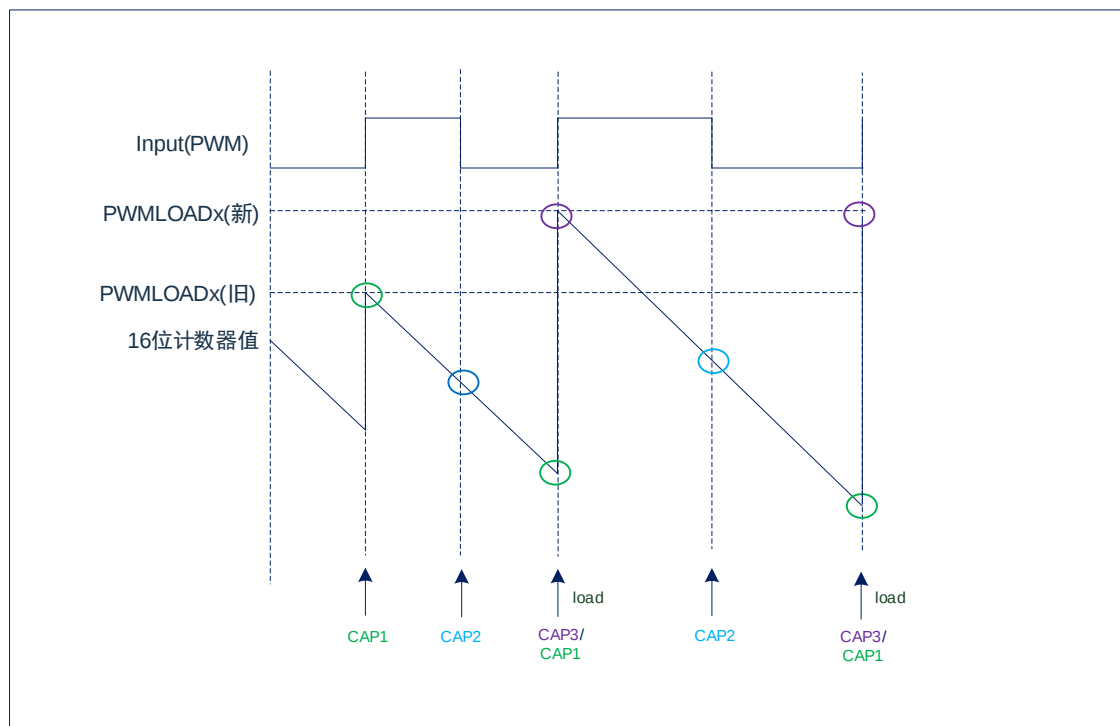
在捕捉模式下 2，CAP2，CAP3 的通道映射到 CAP1，即 CAP1-3 为同一捕获通道，CAP0 禁止使用。

CCP0 可自由设置，不受影响。

CCP1 工作在计数模式下，CCPRUN1 置位后，16 位计数器从初始值开始向下计数。如果溢出且没有产生捕获操作，则计数器重新加载初值继续向下计数。

启动捕捉模式 2 的操作如下：

- 1) CAP1 发生捕获之后，CCP1 计数器重新加载初值，同时将该值装载到 CAP1DATA，允许 CAP2 产生捕获；
- 2) CAP2 发生捕获之后，将捕获的计数器的值装载到 CAP2DATA，允许 CAP3 发生捕获，
- 3) CAP3 发生捕获之后，将捕获的计数器的值装载到 CAP3DATA，完成整次捕获。此时将 CAP1DATA-CAP3DATA 的值装入 CAP0DATA[31:16]，将 CAP1DATA-CAP2DATA 的值装入 CAP0DATA[15:0]。然后 CAP1 产生捕获动作，回到第（1）步。



注意：

- a: 首次 CAP1 的捕获操作也会将更新 CAP0DATA 的值，但此时值无参考意义，建议丢弃。
- b: 如果完成 CAP3 产生的捕获的时间接超过了 CCP1 计数器的一个周期，将会发生溢出，计算出的 CAP0DATA 的值是不准确的。建议设置计数器的周期远大于需要捕获的 PWM 周期。
- c: CAP1 到 CAP2，CAP2 到 CAP3 捕获的间隔时间需要大于 8 个 CCP1 计数值。
- d: 捕捉模式 2 支持 CAP1-3 的软件捕获动作。
- e: CAP1-CPA3 共用同一个捕获通道，捕获操作会同时在 CAP1-CAP3 上产生相应的捕获标志位。

15.3.6 PWM 配置过程

- 配置 PWM 控制寄存器，设置预分频，选择 PWM 模式，使能 PWM。
- 配置 PWM 周期，写入 CCPLOADx 寄存器。
- 配置 PWM 占空比，写入 CCPDxA/CCPDxB 寄存器。
- 若需要中断，使能相关中断位，清零中断状态寄存器。
- 设置相应 I/O 口为 PWM 输出。
- 设置 PWM 运行寄存器，开始输出。

15.3.7 中断

在 PWM 模式下，CCPx 可产生两种中断：

- 当计数器递减到 0 时，产生溢出中断。
- 当计数器的值与 CCPDxA 或 CCPDxB 的值相等时，产生比较中断。

捕捉模式 0/1 下，可产生两种中断：

- 当计数器递减到 0 时，产生溢出中断。
- 触发捕捉条件时，产生捕捉中断。

15.4 寄存器映射

(CCP 基地址 = 0x4280_0000) RO: 只读; WO: 只写; R/W: 读写。

寄存器	偏移量	读/写	描述	复位值
CCPCON0 _(P1B)	0x000	R/W	CCP0 控制寄存器	0x0
CCPLOAD0 _(P1A)	0x004	R/W	CCP0 重加载寄存器	0x0
CCPD0A _(P1A)	0x008	R/W	CCP0 通道 A 数据寄存器	0x0
CCPD0B _(P1A)	0x00c	R/W	CCP0 通道 B 数据寄存器	0x0
CCPCON1 _(P1B)	0x010	R/W	CCP1 控制寄存器	0x0
CCPLOAD1 _(P1A)	0x014	R/W	CCP1 重加载寄存器	0x0
CCPD1A _(P1A)	0x018	R/W	CCP1 通道 A 数据寄存器	0x0
CCPD1B _(P1A)	0x01C	R/W	CCP1 通道 B 数据寄存器	0x0
-	0x030	-	保留	-
-	0x034	-	保留	-
-	0x038	-	保留	-
-	0x03C	-	保留	-
CCPIMSC _(P1B)	0x040	R/W	CCP 中断使能寄存器	0x0
CCPRIS	0x044	RO	CCP 中断源状态寄存器	0x0
CCPMIS	0x048	RO	CCP 已使能中断状态寄存器	0x0
CCPICLR	0x04C	WO	CCP 中断清零寄存器	0x0
CCPRUN _(P1B)	0x050	R/W	CCP 运行寄存器	0x0
CCPLOCK	0x054	R/W	CCP0/1 写使能寄存器	0x0
CAPCON _(P1B)	0x058	R/W	捕获控制寄存器	0x0
CAPCHS _(P1B)	0x05C	R/W	捕获通道选择寄存器	0x0
CAP0DATA _(P1A)	0x060	R/W	捕获通道 0 数据寄存器	0x0
CAP1DATA _(P1A)	0x064	R/W	捕获通道 1 数据寄存器	0x0
CAP2DATA _(P1A)	0x068	R/W	捕获通道 2 数据寄存器	0x0
CAP3DATA _(P1A)	0x06C	R/W	捕获通道 3 数据寄存器	0x0

注:

- 1) (P1A/P1B)标注的寄存器为被保护的寄存器。
- 2) (P1A): LOCK==55H 或 AAH 时, 标注的寄存器允许写入; =其他值, 禁止写入。
- 3) (P1B): LOCK==55H 时, 标注的寄存器允许写入; =其他值, 禁止写入。

15.5 寄存器说明

15.5.1 CCPx 控制寄存器 (CCPCONx) (x=0,1)

位	符号	描述	复位值
31:10	-	保留	-
9	CCPxZBEN	通道 B 的方波模式使能位 (PWM 模式有效) 0: 禁止 1: 使能, 占空比加载值为 LOADx/2	0
8	CCPxZAEN	通道 A 的方波模式使能位 (PWM 模式有效) 0: 禁止 1: 使能, 占空比加载值为 LOADx/2	0
7	-	保留	-
6	CCPxEN	CCPx 使能位 0: 禁止 1: 使能	0
5:4	CCPxPS	CCPx 预分频选择 0x0: PCLK 0x1: PCLK/4 0x2: PCLK/16 0x3: PCLK/64	0x0
3	CCPxMS	CCPx 模式选择 0: 捕捉模式 0 (CAPEN=0 时生效) 1: PWM 模式 (CAPEN=0 时生效)	0
2	CCPxCM0CS	CCPx 捕捉模式 0 捕捉通道选择 0: 通道 CCPxA 1: 通道 CCPxB	0
1:0	CCPxCM0ES	CCPx 捕捉模式 0 捕捉方式选择 0x0: CCPRUNx=1 开始计数, 上升沿捕捉并产生中断 0x1: CCPRUNx=1 开始计数, 下降沿捕捉并产生中断 0x2: 上升沿开始计数, 下降沿捕捉并产生中断 0x3: 下降沿开始计数, 上升沿捕捉并产生中断	0x0

15.5.2 CCP 重加载寄存器 (CCPLOADx) (x=0,1)

位	符号	描述	复位值
31:17	-	保留	-
16	RELOAD	CCP0 模块: PWM 模式下: 重加载使能位 0: 计数器重加载值为 0xFFFF 1: 计数器重加载值为 CCP0LOAD 捕捉模式 0 下: 0: 计数器重加载值为 0xFFFF 1: 计数器重加载值为 CCP0LOAD CCP1 模块: PWM 模式下: 重加载使能位 0: 计数器重加载值为 0xFFFF 1: 计数器重加载值为 CCP1LOAD 捕捉模式 0、1 下:	0

		0: 计数器重加载值为 0xFFFF 1: 计数器重加载值为 CCP1LOAD	
15:0	CCPxLOAD	CCPx 计数器的加载值（建议加载值不为 0）	0x0

15.5.3 CCPxA 数据寄存器（CCPDxA）（x=0,1）

位	符号	描述	复位值
31:17	-	保留	-
16	PWMxAOP	PWMxA 输出极性选择 0: 正常输出 1: 反相输出	0
15:0	CCPxADATA	PWM 模式时: PWMxA 的占空比 捕捉模式 0 时: 捕捉结果	0x0

15.5.4 CCPxB 数据寄存器（CCPDxB）（x=0,1）

位	符号	描述	复位值
31:17	-	保留	-
16	PWMxBOP	PWMxB 输出极性选择 0: 正常输出 1: 反相输出	0
15:0	CCPxBDATA	PWM 模式时: PWMxB 的占空比 捕捉模式 0 时: 捕捉结果	0x0

15.5.5 CCP 中断使能寄存器（CCPIMSC）

位	符号	描述	复位值
31:12	-	保留	-
11	CAP3IMSC	CAP3 捕获中断使能位 0: 禁止 1: 使能	0
10	CAP2IMSC	CAP2 捕获中断使能位 0: 禁止 1: 使能	0
9	CAP1IMSC	CAP1 捕获中断使能位 0: 禁止 1: 使能	0
8	CAP0IMSC	CAP0 捕获中断使能位 0: 禁止 1: 使能	0
7:6	-	保留	0x0
5	PWMIMSC5	PWM1 溢出中断使能位 0: 禁止 1: 使能	0
4	PWMIMSC4	PWM0 溢出中断使能位 0: 禁止 1: 使能	0
3:2	-	保留	-
1	PWMIMSC1	PWM1 比较/捕捉中断使能位	0

		0: 禁止 1: 使能	
0	PWMIMSC0	PWM0 比较/捕捉中断使能位 0: 禁止 1: 使能	0

15.5.6 CCP 中断源状态寄存器 (CCPRIS)

位	符号	描述	复位值
31:12	-	保留	-
11	CAP3RIS	CAP3 捕获中断状态位 1: 产生中断 0: 未产生中断	0
10	CAP2RIS	CAP2 捕获中断状态位 1: 产生中断 0: 未产生中断	0
9	CAP1RIS	CAP1 捕获中断状态位 1: 产生中断 0: 未产生中断	0
8	CAP0RIS	CAP0 捕获中断状态位 1: 产生中断 0: 未产生中断	0
7:6	-	保留	0x0
5	PWMRIS5	PWM1 溢出中断状态位 1: 产生中断 0: 未产生中断	0
4	PWMRIS4	PWM0 溢出中断状态位 1: 产生中断 0: 未产生中断	0
3:2	-	保留	-
1	PWMRIS1	PWM1 比较/捕捉中断状态位 1: 产生中断 0: 未产生中断	0
0	PWMRIS0	PWM0 比较/捕捉中断状态位 1: 产生中断 0: 未产生中断	0

15.5.7 CCP 已使能中断状态寄存器 (CCPMIS)

位	符号	描述	复位值
31:12	-	保留	-
11	CAP3MIS	CAP3 已使能捕获中断状态位 1: 中断使能并产生中断 0: 未产生中断	0
10	CAP2MIS	CAP2 已使能捕获中断状态位 1: 中断使能并产生中断 0: 未产生中断	0
9	CAP1MIS	CAP1 已使能捕获中断状态位 1: 中断使能并产生中断 0: 未产生中断	0
8	CAP0MIS	CAP0 已使能捕获中断状态位 1: 中断使能并产生中断 0: 未产生中断	0
7:6	-	保留	-
5	PWMMIS5	PWM1 已使能溢出中断状态位 1: 中断使能并产生中断 0: 未产生中断	0
4	PWMMIS4	PWM0 已使能溢出中断状态位 1: 中断使能并产生中断 0: 未产生中断	0
3:2	-	保留	-
1	PWMMIS1	PWM1 已使能比较/捕捉中断状态位 1: 中断使能并产生中断 0: 未产生中断	0
0	PWMMIS0	PWM0 已使能比较/捕捉中断状态位 1: 中断使能并产生中断 0: 未产生中断	0

15.5.8 CCP 中断清零寄存器 (CCPICLR)

位	符号	描述	复位值
31:12	-	保留	-
11	CAP3ICLR	写 1 清除 CAP3 捕获中断状态位	0
10	CAP2ICLR	写 1 清除 CAP2 捕获中断状态位	0
9	CAP1ICLR	写 1 清除 CAP1 捕获中断状态位	0
8	CAP0ICLR	写 1 清除 CAP0 捕获中断状态位	0
7:6	-	保留	-
5	PWMICLR5	写 1 清除 PWM1 溢出中断状态位	0
4	PWMICLR4	写 1 清除 PWM0 溢出中断状态位	0
3:2	-	保留	-
1	PWMICLR1	写 1 清除 PWM1 比较/捕捉中断状态位	0
0	PWMICLR0	写 1 清除 PWM0 比较/捕捉中断状态位	0

15.5.9 CCP 运行寄存器 (CCPRUN)

位	符号	描述	复位值
31:2	-	保留	-
1	CCPRUN1	CCP1 运行控制位 0: 停止 1: 运行	0
0	CCPRUN0	CCP0 运行控制位 0: 停止 1: 运行	0

15.5.10 CCP 写使能控制寄存器(LOCK)

位	符号	描述	复位值
31:8	-	保留	-
7:0	LOCK	当 LOCK=0xaa 时, 使能操作保护级别为 P1A 的寄存器; 当 LOCK=0x55 时, 使能操作保护级别为 P1B 与 P1A 的寄存器; 当 LOCK=其他值时, 禁止操作有保护级别的寄存器。	0x0

15.5.11 CAP 控制寄存器 (CAPCON)

位	符号	描述	复位值
31:14	-	保留	-
13	CAPEN2	捕捉模式 2 使能位 (仅对 CCP1 有效) 0: -- 1: 捕捉模式 2 使能位, 同时禁止捕捉模式 1	0
12	CAPEN	捕捉模式 1 使能位 0: CCP0/CCP1 为 PWM 模式或捕获模式 0 使能 1: 捕获模式 1 使能, 即全通道捕获模式 CCP0 可设置为连续计数模式 CCP1 可设置为连续计数模式	0
11	CAP3RLEN	捕捉模式 1 下 CAP3 捕获触发 CCP0 的计数器加载使能位 0: 禁止 1: 使能, (需要在捕获模式 1, 且 CCP0 运行状态下生效) CAP3 出现捕获触发信号, 则 CCP0 在计数器的运行过程中, 将重新加载 CCP0LOAD 寄存器中数据。	0
10	CAP2RLEN	捕捉模式 1 下 CAP2 捕获触发 CCP0 的计数器加载使能位 0: 禁止 1: 使能, (需要在捕获模式 1, 且 CCP0 运行状态下生效) CAP2 出现捕获触发信号, 则 CCP0 在计数器的运行过程中, 将重新加载 CCP0LOAD 寄存器中数据。	0
9	CAP1RLEN	捕捉模式 1 下 CAP1 捕获触发 CCP0 的计数器加载使能位 0: 禁止 1: 使能, (需要在捕获模式 1, 且 CCP0 运行状态下生效) CAP1 出现捕获触发信号, 则 CCP0 在计数器的运行过程中, 将重新加载 CCP0LOAD 寄存器中数据。	0

8	CAP0RLEN	捕捉模式 1 下 CAP0 捕获触发 CCP0 的计数器加载使能位 0: 禁止 1: 使能, (需要在捕获模式 1, 且 CCP0 运行状态下生效) CAP0 出现捕获触发信号, 则 CCP0 在计数器的运行过程中, 将重新加载 CCP0LOAD 寄存器中数据。	0
7:6	CAP3ES	CAP3 捕捉模式选择 0x0: 禁止 0x1: 上升沿捕捉 0x2: 下降沿捕捉 0x3: 双沿	0x0
5:4	CAP2ES	CAP2 捕捉模式选择 0x0: 禁止 0x1: 上升沿捕捉 0x2: 下降沿捕捉 0x3: 双沿	0x0
3:2	CAP1ES	CAP1 捕捉模式选择 0x0: 禁止 0x1: 上升沿捕捉 0x2: 下降沿捕捉 0x3: 双沿	0x0
1:0	CAP0ES	CAP0 捕捉模式选择 0x0: 禁止 0x1: 上升沿捕捉 0x2: 下降沿捕捉 0x3: 双沿	0x0

15.5.12 CAP 通道选择寄存器 (CAPCHS)

位	符号	描述	复位值
31:17	-	保留	-
16	ECAPS	ECAP 捕获通道组选择 0: 选择 ECAP00-ECAP03 1: 选择 ECAP10-ECAP13	0
15:12	CAP3CHS	CAP3 捕捉通道选择 0x0: ECAPx0 (x=0 或 1, 由 ECAPS 决定) 0x1: ECAPx1 0x2: ECAPx2 0x3: ECAPx3 0x4: 禁止 0x5: 禁止 0x8: ACMP0 的输出 (非事件输出) 0x9: ACMP1 的输出 (非事件输出) 0xF: CCP1B 其他值: 保留	0x0
11:8	CAP2CHS	CAP2 捕捉通道选择 0x0: ECAPx0 (x=0 或 1, 由 ECAPS 决定) 0x1: ECAPx1 0x2: ECAPx2 0x3: ECAPx3 0x4: 禁止 0x5: 禁止 0xF: CCP1A 其他值: 保留	0x0
7:4	CAP1CHS	CAP1 捕捉通道选择 0x0: ECAPx0 (x=0 或 1, 由 ECAPS 决定) 0x1: ECAPx1 0x2: ECAPx2 0x3: ECAPx3 0x4: 禁止 0x5: 禁止 0xF: CCP0B 其他值: 保留	0x0
3:0	CAP0CHS	CAP0 捕捉通道选择 0x0: ECAPx0 (x=0 或 1, 由 ECAPS 决定) 0x1: ECAPx1 0x2: ECAPx2 0x3: ECAPx3 0x4: 禁止 0x5: 禁止 0xF: CCP0A 其他值: 保留	0x0

15.5.13 CAP 数据寄存器 (CAP0DATA)

位	符号	描述	复位值
31:16	CAPXDATA	读: 捕获模式 2: 捕获完成后, 存放 CAPXDATA = CAP1 的捕获值 - CAP3 的捕获值 其他: - 写: 捕获模式 2: - 其他: 0x55aa, 产生 CAPn 的捕获操作 写: 其他值, 则无效	0x0
15:0	CAP0DATA/ CAPYDATA	读: 捕获模式 2: 捕获完成后, 存放 CAPYDATA = CAP1 的捕获值 - CAP2 的捕获值 其他: 为 CAP0 捕捉 CCP1 计数器的 16bit 值 写: 无效	0x0

15.5.14 CAP 数据寄存器 (CAPnDATA) (n=1-3)

位	符号	描述	复位值
31:16	-	读: 无效 写: 0x55aa, 产生 CAPn 的捕获操作 写: 其他值, 则无效	0x0
15:0	CAPnDATA	读: 为 CAPn 捕捉 CCP1 计数器的 16bit 值 写: 无效	0x0

16. 增强型 PWM（EPWM）

16.1 概述

增强性 PWM 模块支持 6 路 PWM 发生器，可以配置成相互独立的 6 路 PWM 输出（EPWM0-EPWM5），也可以配置成 3 对分别带有编程死区发生器的互补 PWM（EPWM0-EPWM1，EPWM2-EPWM3，EPWM4-EPWM5）。

每一对 PWM 共用 8 位预分频器，有 6 组时钟分频器，提供 5 种分频系数（1、1/2、1/4、1/8、1/16）。每一路 PWM 输出有独立的 16 位计数器进行控制，另外 16 位的比较器用以调节占空比。6 路 PWM 发生器提供 24 个中断标志，相关 PWM 通道的周期或占空比与计数器相符，将产生中断标志，每一路 PWM 有单独的使能位。

每路 PWM 可配置成单次模式（产生一个 PWM 信号周期）或者循环模式（连续输出 PWM 波形）。

16.2 特性

增强性 PWM 模块有如下特性：

- ◆ 6 路独立的 16 位 PWM 控制模式。
 - 6 路独立输出：EPWM0、EPWM1、EPWM2、EPWM3、EPWM4、EPWM5；
 - 3 组互补 PWM 对：（EPWM0-EPWM1）、（EPWM2-EPWM3）、（EPWM4-EPWM5），可插入可编程死区时间；
 - 3 组同步 PWM 对：（EPWM0-EPWM1）、（EPWM2-EPWM3）、（EPWM4-EPWM5），每组 PWM 对引脚同步。
- ◆ 支持组控制，EPWM0，EPWM2，EPWM4 输出同步，EPWM1，EPWM3，EPWM5 输出同步。
- ◆ 单次模式（仅支持边沿对齐）或者自动装载模式。
- ◆ 支持边沿对齐，中心对齐 2 种模式。
- ◆ 中心对齐模式支持对称计数和非对称计数。
- ◆ 互补的 PWM 中，支持可编程死区发生器。
- ◆ 每路 PWM 有独立的极性控制。

16.3 功能描述

相关名称说明：

- 1) 周期点：计数器 CNTn 计数到与周期 PERIODn 相等时，称之为周期点。所产生的中断为 PIFn。
- 2) 零点：计数器 CNTn 计数到 0 时，称之为零点。所产生的中断为 ZIFn。
- 3) 向上比较点：计数器 CNTn 加计数到与 CMPDATn 相等时，称之为向上比较点。所产生的中断为 UIFn。边沿对齐计数方式无向上比较点。
- 4) 向下比较点：计数器 CNTn 减计数到与 CMPDATn 或 CMPDDATn 相等时，称之为向下比较点。所产生的中断为 DIFn。
- 5) 中点：中点即中间点，中点为中心对齐计数方式时 CNTn 计数到与 CMPDATn 或 CMPDDATn 相等的时刻，由于之后 CNTn 会减计数到 0，所以将该时刻称之为中点，也为周期点。边沿对齐计数方式无中点，但有周期点。

注意：

- 1) 边沿对齐方式时，第一次计数开始时加载周期数据，将产生周期点；其他时刻由于计数器计数到 0 后，需要立即加载周期数据。所以之后的周期点与零点的位置是相同的。该对齐方式存在向下比较点，不存在向上比较点。
- 2) 中心对齐时，第一次计数开始由 0 开始向上计数，将产生零点。在计数到周期数据时，将产生周期点（中点）。零点与中点交替存在。该对齐方式存在向上比较点与向下比较点，对称计数时，向上比较点与向下比较点均由 CMPDATn 决定；非对称计数时，向上比较点由 CMPDATn 决定，向下比较点由 CMDDATn 决定。

16.3.1 结构框图

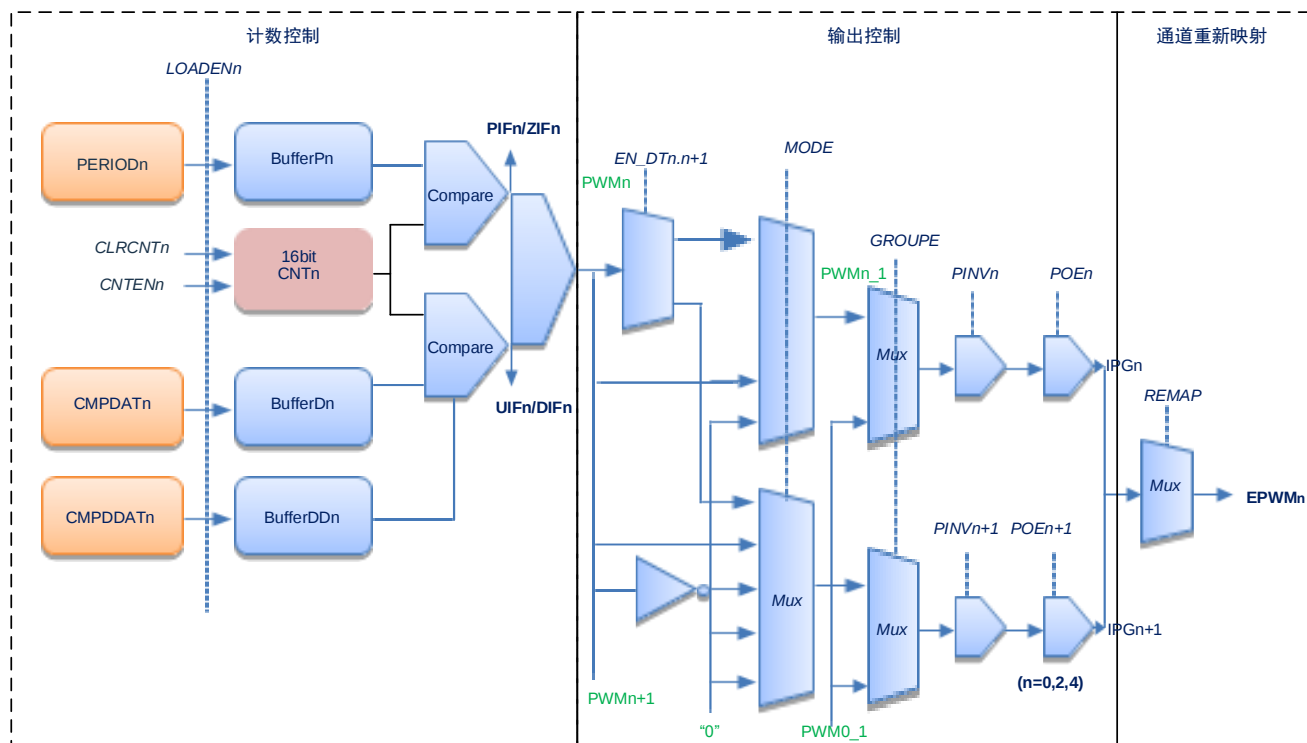


图 16-1: IPGn 的信号为 EPWMn 重映射前的信号。

16.3.2 时钟分频

每一对 PWM 共用 8 位预分频器，在预分频之后，每一路 PWM 可以选择（1，1/2，1/4，1/8，1/16）5 种分频比。

$PWM_CLK = PCLK / (CLKPSC_{xx} + 1) / CLKDIV_n$ ，这里 xx 可以是 01，23，45，n=0-5。

16.3.3 独立输出模式

6 路 EPWM 通道输出相互不影响，按照各自的周期/占空比数据运行

16.3.4 互补输出模式

互补输出模式下，6 路 PWM 分为 3 对，EPWM0 与 EPWM1 成 1 对，EPWM2 与 EPWM3 成 1 对，EPWM4 与 EPWM5 成 1 对。共有 3 对 PWM。

EPWM0-EPWM1 按 EPWM0 的周期/占空比数据运行，EPWM0 与 EPWM1 波形反相。

EPWM2-EPWM3 按 EPWM2 的周期/占空比数据运行，EPWM2 与 EPWM3 波形反相。

EPWM4-EPWM5 按 EPWM4 的周期/占空比数据运行，EPWM4 与 EPWM5 波形反相。

在此模式下，EPWM1/EPWM3/EPWM5 输出与自己的相关运行数据寄存器无关，但输出控制仍然有效。如输出使能控制。

互补模式下支持死区延时控制。

16.3.5 同步输出模式

同步输出模式下，6 路 PWM 分为 3 对，EPWM0 与 EPWM1 成 1 对，EPWM2 与 EPWM3 成 1 对，EPWM4 与 EPWM5 成 1 对。共有 3 对 PWM。

EPWM0-EPWM1 按 EPWM0 的周期/占空比数据运行，EPWM0 与 EPWM1 波形同相。

EPWM2-EPWM3 按 EPWM2 的周期/占空比数据运行，EPWM2 与 EPWM3 波形同相。

EPWM4-EPWM5 按 EPWM4 的周期/占空比数据运行，EPWM4 与 EPWM5 波形同相。

在此模式下，EPWM1/EPWM3/EPWM5 输出与自己的相关运行数据寄存器无关，但输出控制仍然有效。如输出使能控制。

16.3.6 成组输出模式

GROUPEN=1 使能成组功能，6 路 PWM 分为 2 组，EPWM0，EPWM2，EPWM4 为 1 组，EPWM1，EPWM3，EPWM5 为 1 组。

EPWM0-EPWM2-EPWM4 按 EPWM0 的周期/占空比数据运行，3 个通道波形同相。

EPWM1-EPWM3-EPWM5 按 EPWM1 的周期/占空比数据运行，3 个通道波形同相。

成组功能打开时，EPWM2/EPWM4/EPWM3/EPWM5 输出与自己的相关运行数据寄存器无关，但输出控制仍然有效。如输出使能控制。

16.3.7 加载更新模式

计数器加载模式有两种：单次模式(One-shot)与连续模式(自动加载模式)。同时可以设置 EPWM 加载与中断标志是否相关。

当设置加载控制与中断标志不相关(LOADNWINT=1)时，每个周期点和零点都会产生中断标志位；

当设置加载控制与中断标志相关(LOADNWINT=0)时，中断标志产生与加载方式相关，具体参考 LOADTYPn 的相关描述。

(注：仅仅在 EPWM 计数器时钟分频选择 PCLK 时，设置中断标志产生与加载方式相关才有效。EPWM 计数器选择其他时钟分频下，设置中断标志产生与加载方式相关无效，中断标志不能正常产生。)

单次模式：

周期占空比相关数据在计数器开始加载一次，输出的 PWM 周期与加载方式有关。

LOADTYPn=0 时，边沿对齐为 1 个周期，中心对齐为 0.5 个周期。

LOADTYPn=1 时，边沿对齐为 2 个周期，中心对齐为 1 个周期。

LOADTYPn=2 时，边沿对齐为 3 个周期，中心对齐为 1.5 个周期。

LOADTYPn=3 时，边沿对齐为 4 个周期，中心对齐为 2 个周期。

连续模式：

周期占空比数据在 PWM 周期内零点与中点自动加载。中点加载只存在中心对齐计数模式下。

边沿对齐计数模式下，产生零点的同时也会产生周期点，此时计数比较电路会重新加载 CMPDATn/ PERIODn/ CMPTGD0/ CMPTGD1 的值。

中心对齐计数模式下，中点和零点均会自动加载相关寄存器的值。这样的结构支持前半波形周期占空比与后半波形周期占空比。

由于 EPWM 存在双缓存结构，在 EPWM 运行的过程中，改变相关运行寄存器：CMPDATn/ CMPDDATn/ PERIODn/ CMPTGD0/ CMPTGD1 的值，PWM 输出波形不会立即改变，只有在零点或周期点时这些寄存器的值才会加载到相应的缓存中。

这样的结构在改变周期占空比数据后，不会立即改变当前 PWM 周期或半周期内的输出波形，在下个周期或半周期内 PWM 波形才会做出相应的变化。即任何 PWM 相关数据的改变不会影响当前一个完整 PWM 周期或半周期。

在高速的应用中，有可能出现加载点已经到来，但写入运行寄存器的操作还未完成。此时不期望出现部分运行数据已经加载，另外一部分运行数据没有加载的情况。

针对该高速应用情况。该 EPWM 模块提供了加载使能位，改变相关运行寄存器后，需要将加载使能位 LOADENn 置 1，加载完毕后 LOADENn 位自动清零。另外可以读取该位来判断是否将相关寄存器的值加载到实际电路中。如果 LOADENn=0，则表示已经加载，将影响正在输出的 PWM 波形；如果 LOADENn=1，则表示还未加载，当前的 PWM 波形还未会发生变化，将在下一个加载点才会加载之前改变的寄存器的值。如果再次改变相关运行寄存器的值，也需重新将 LOADENn 置 1。

默认条件下，PWM 在零点与周期点均会加载相关寄存器的运行数据，以及产生零点与周期点中断。为了适应更灵活应用需求。PWM 支持不同方式的加载方式与零点/周期点中断产生方式。

在寄存器 EPWMCON3 中 LOADTYPn(0-5)可设置加载方式与零点/周期点的中断方式：

LOADTYEn	中心对齐加载	边沿对齐加载
00	每个零点与周期点均加载与产生零点与周期点中断标志	每个零点或周期点均加载与产生零点与周期点中断标志
01	每个零点加载与产生零点中断标志	每 2 个零点加载与产生零点中断标志
10	第一个零点与下一个周期点交替加载与产生零点与周期点中断标志	每 3 个零点或周期点加载与产生零点与周期点中断标志
11	每两个零点加载与产生相关零点中断标志	每 4 零点加载与产生零点中断标志

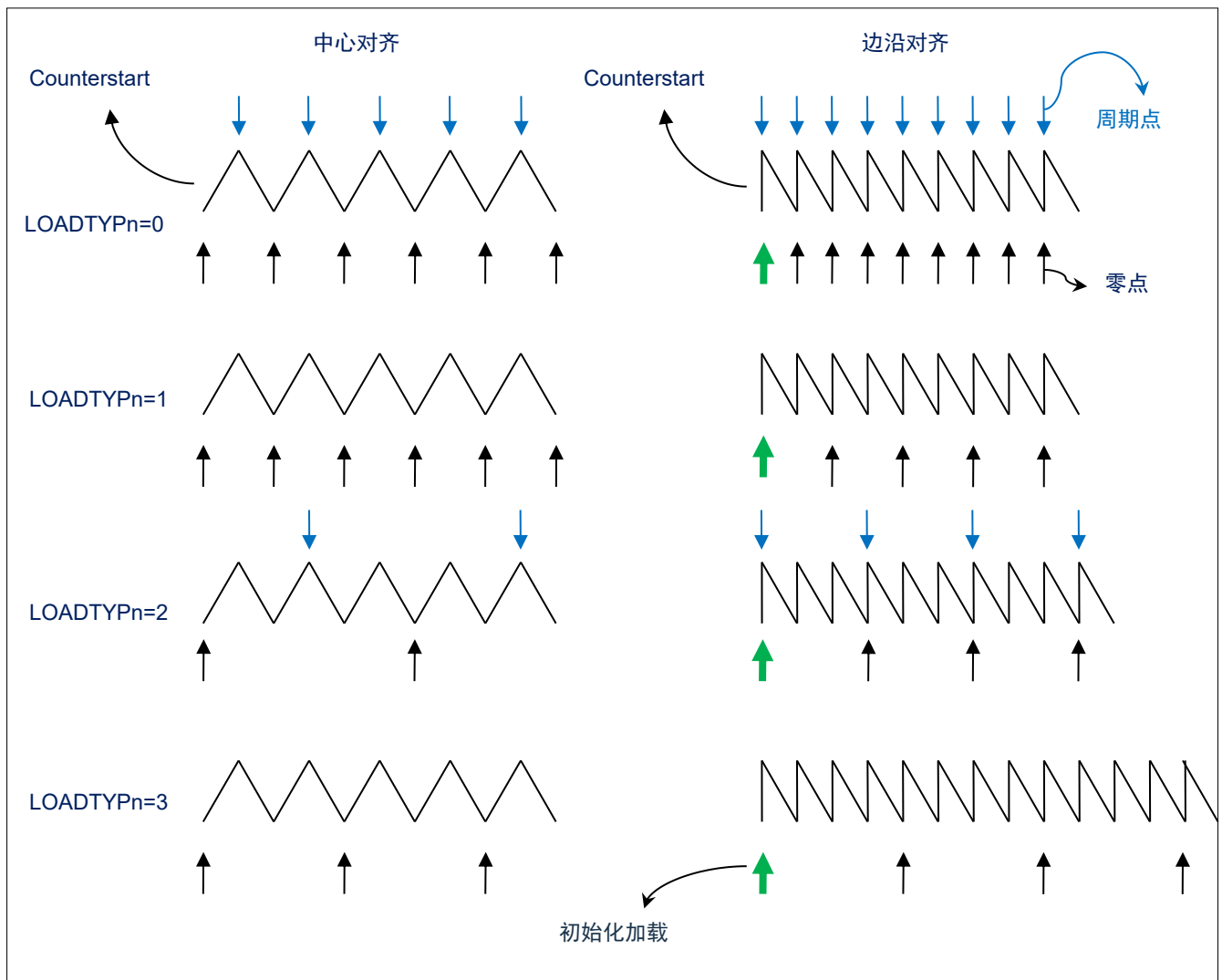


图 16-2: PWM 周期/占空比加载更新框图

16.3.8 边沿对齐计数模式

边沿对齐模式下, 计数方式为向下计数, 即减 1 计数。16 位 PWM 计数器 CNTn 在每个周期开始向下计数, 与锁存 CMPDATn 值进行比较, 当 CNTn=CMPDATn 时 EPWMn 输出高电平, CMPnDIF 置 1。CNTn 继续向下计数至 0, 此时 EPWMn 将输出低电平, 当前 CMPDATn 和 PERIODn 在 PWMnCNTM=1 的情况会重新加载, PIF 周期中断标志置位。

边沿对齐相关参数如下:

$$\text{高电平时间} = (\text{CMPDATn} + 1) \times T_{\text{pwm}}$$

$$\text{周期} = (\text{PERIODn} + 1) \times T_{\text{pwm}}$$

$$\text{占空比} = \frac{\text{CMPDATn} + 1}{\text{PERIODn} + 1}$$

若 $\text{CMPDATn} > \text{PERIODn}$, 占空比为 100%, EPWMn 通道一直为高。且不会产生向下比较中断。

若 $\text{CMPDATn} = 0$, 则占空比为 0%。

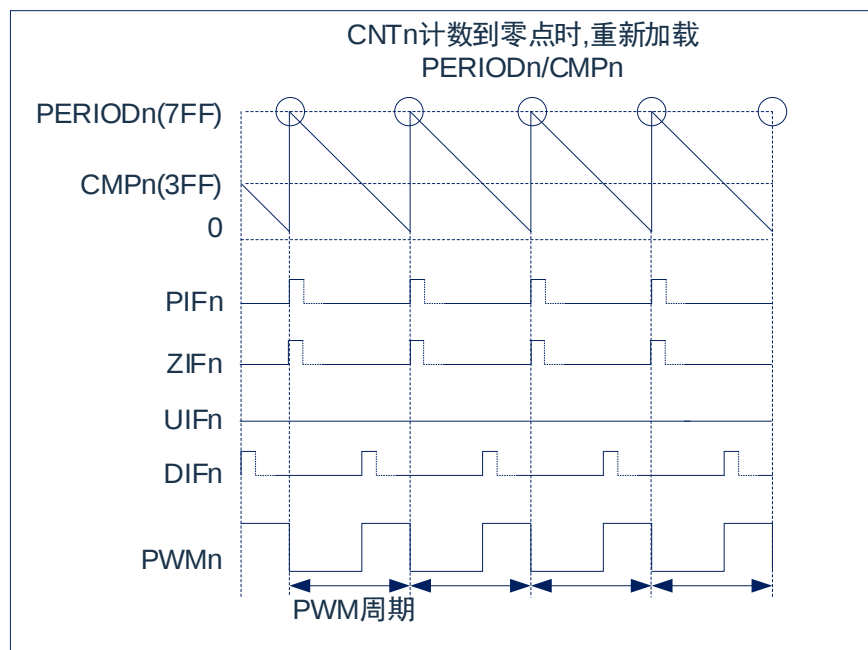


图 16-3: 边沿对齐模式波形图

16.3.9 中心对齐计数模式

中心对齐模式下，计数方式为先向上计数再向下计数。

中心对齐模式按对称方式又分为两种：对称计数方式与非对称计数方式。

对称计数方式(ASYMEN=0)占空比由 CMPDATAn 决定。

非对称计数方式(ASYMEN=1)占空比由 CMPDATAn 与 CMPDDATn 共同决定。

中心对齐对称计数方式下，16 位 PWM 计数器 CNTn 从 0 开始向上计数，当 CNTn=CMPDATn 时，EPWMn 输出高电平，之后 CNTn 继续向上计数至与 PERIODn 相等，然后 CNTn 开始向下计数，在向下计数的过程中 CNTn=CMPDATn 时，EPWMn 输出低电平，之后继续向下计数至 0。

$$\text{高电平时间} = (\text{PERIODn} \times 2 - \text{CMPDATn} \times 2 - 1) \times T_{pwm}$$

$$\text{周期} = (\text{PERIODn}) \times 2 \times T_{pwm}$$

$$\text{占空比} = \frac{\text{PERIODn} \times 2 - \text{CMPDATn} \times 2 - 1}{\text{PERIODn} \times 2}$$

若 CMPDATn>=PERIODn，占空比为 0%，EPWMn 通道一直为低，且不会产生向上比较中断与向下比较中断。

若 PERIODn=0，占空比为 0%，EPWMn 通道一直为低，且 CNTn 使能时零点中断与周期点中断一直存在。

若 CMPDATn=0，则占空比为 100%。

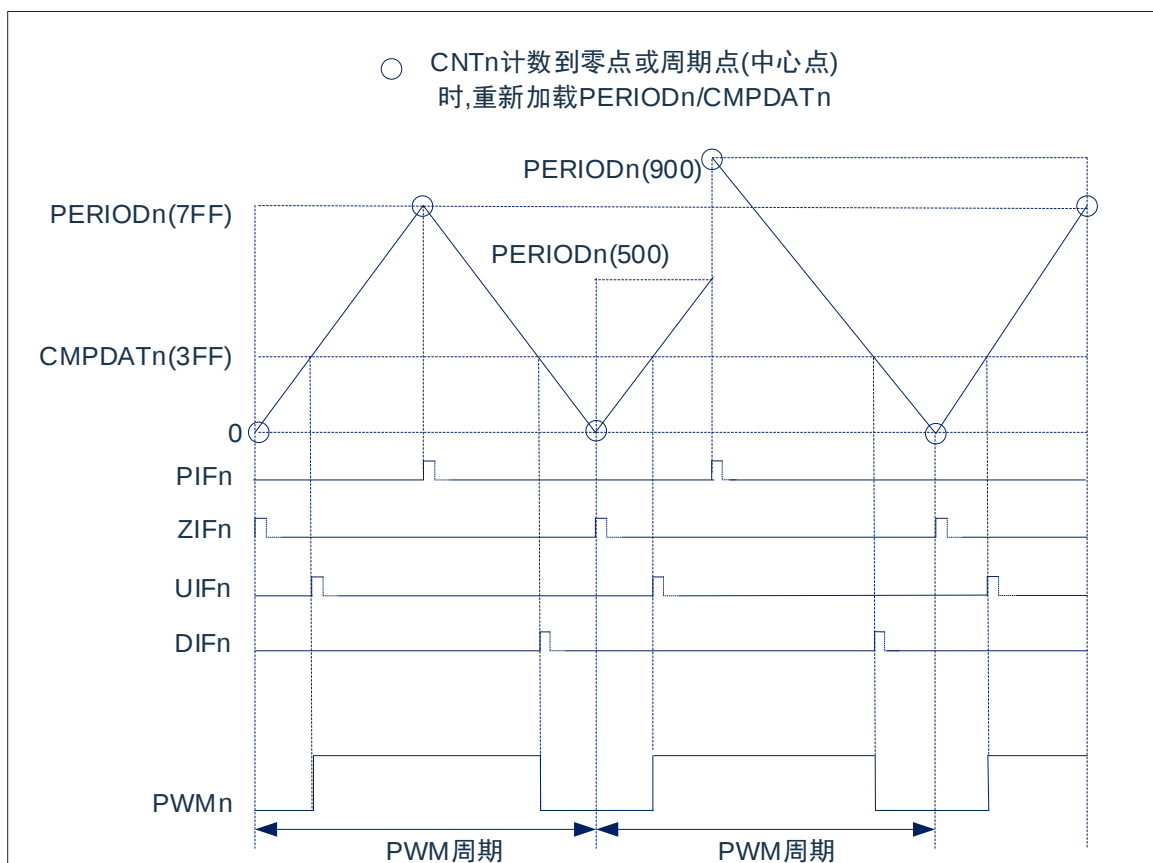


图 16-4：中心对齐模式对称计数波形图

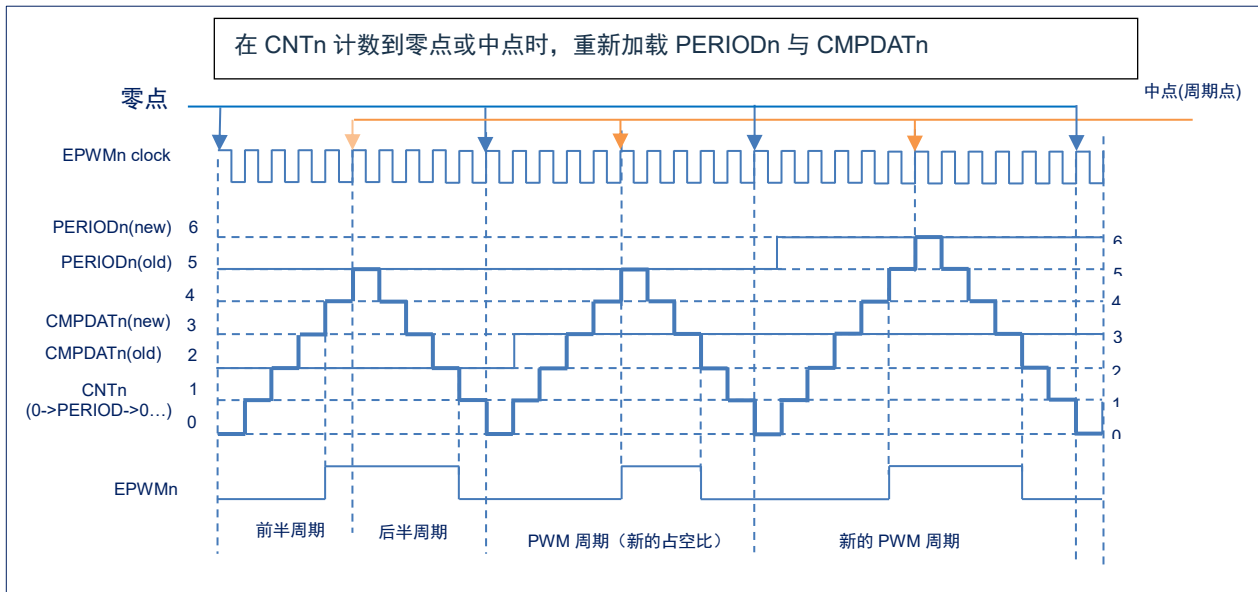


图 16-5：中心对齐计数器波形（对称计数）

中心对齐非对称计数方式下，16 位 PWM 计数器 CNTn 从 0 开始向上计数，当 CNTn=CMPDATn 时，EPWMn 输出高电平，之后 CNTn 继续向上计数至与 PERIODn 相等，然后 CNTn 开始向下计数，在向下计数的过程中 CNTn=CMPDDATn 时，EPWMn 输出低电平，之后继续向下计数至 0。开启非对称计数方式需要将 ASYMEN 置 1，非对称计数方式下可实现精确的中心对齐波形。

中心对齐非对称计数方式相关参数如下：

$$\text{高电平时间} = (\text{PERIODn} \times 2 - \text{CMPDDATn} - \text{CMPDATn} - 1) \times T_{\text{pwm}}$$

$$\text{周期} = (\text{PERIODn}) \times 2 \times T_{\text{pwm}}$$

$$\text{占空比} = \frac{\text{PERIODn} \times 2 - \text{CMPDDATn} - \text{CMPDATn} - 1}{\text{PERIODn} \times 2}, \quad (\text{CMPDATn} < \text{PERIODn}, \text{CMPDDATn} < \text{PERIODn})$$

$$\text{占空比} = \frac{\text{PERIODn} - \text{CMPDDATn} - 1}{\text{PERIODn} \times 2}, \quad (\text{CMPDATn} \geq \text{PERIODn}, \text{CMPDDATn} < \text{PERIODn})$$

$$\text{占空比} = \frac{\text{PERIODn} - \text{CMPDATn}}{\text{PERIODn} \times 2}, \quad (\text{CMPDATn} < \text{PERIODn}, \text{CMPDDATn} \geq \text{PERIODn})$$

$$\text{占空比} = 0\%, \quad (\text{CMPDATn} \geq \text{PERIODn}, \text{CMPDDATn} \geq \text{PERIODn})$$

CMPDATn ≥ PERIODn 时不会产生向上比较中断。

CMPDDATn ≥ PERIODn 时不会产生向下比较中断。

若 PERIODn=0，占空比为 0%，EPWMn 通道一直为低，且 CNTn 使能时零点中断与周期点中断一直存在。

若 CMPDATn=0 与 CMPDDATn=0，则占空比为 100%。

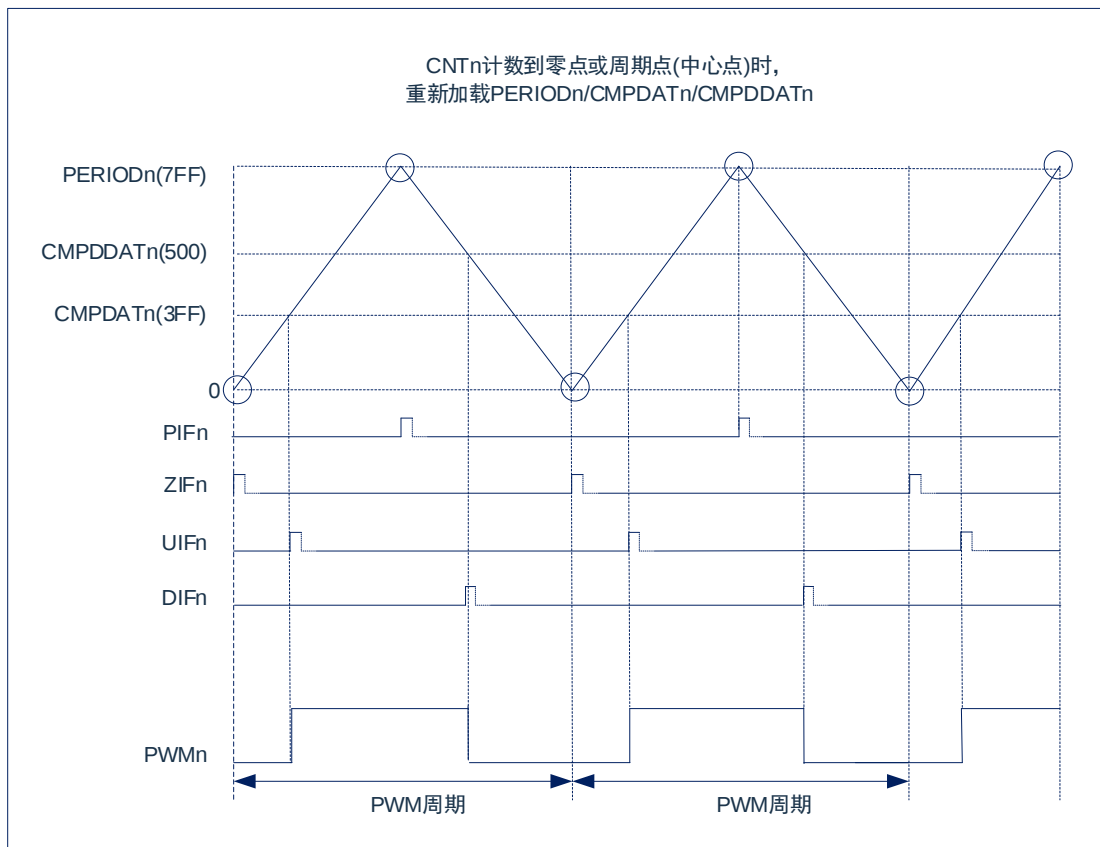


图 16-6: 中心对齐模式非对称计数波形图

16.3.10 可编程死区发生器

6 通道 PWM 可设置为 3 组互补对。在互补输出模式下，PWM1，PWM3，PWM5 的周期与占空比分别由 PWM0，PWM2，PWM4 相关寄存器决定，同时死区延时寄存器也可影响 PWM 互补对的占空比。此时除了对应的输出使能控制位（PWMnOE），PWM1/PWM3/PWM5 输出波形不再受自己的寄存器控制。

在互补模式下，每组互补 PWM 对均支持插入死区延时，插入的死区时间如下：

PWM0/1 死区时间：(PWM01DT[9:0]+1) * TPWM0

PWM2/3 死区时间：(PWM23DT[9:0]+1) * TPWM2

PWM4/5 死区时间：(PWM45DT[9:0]+1) * TPWM4

TPWM0/TPWM2/TPWM4 分别为 PWM0/PWM2/PWM4 的时钟源周期。

死区时间可设置的范围：0.021us~21us (Fpwmn=48MHz)

输出模式不影响计数器的模式，所以中心对齐与边沿对齐均支持互补输出模式。

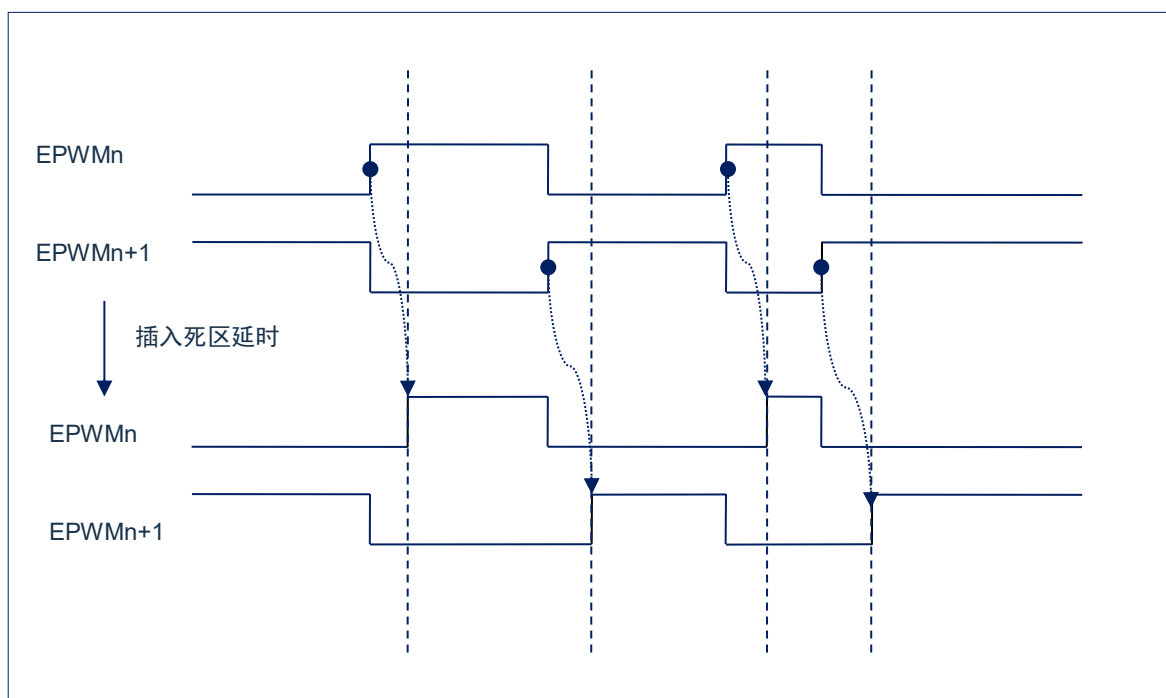


图 16-10：中心对齐与边沿对齐均支持互补输出模式

16.3.11 调试模式下的输出状态

在调试模式下，CPU 的状态有运行状态与暂停状态。一种为正常运行状态；一种状态为执行 STOP 命令/运行到断点/单步之后的暂停状态。

其中暂停状态下 EPWMn 工作时（POEn=1）输出状态可以通过寄存器 CON 中的 HALTMS 位来配置。

HALTMS=0 时，EPWMn 的输出状态在暂停时为正常输出。

HALTMS=1 时，EPWMn 的输出状态在暂停时输出刹车数据，但此时不会产生故障相关的标志位。EPWMn 的计数器将继续运行，在恢复运行状态后最近的加载更新点恢复 EPWMn 输出。

需要注意的是，在调试模式下暂停时，EPWMn 的相关运行数据寄存器的值不会自动改变，还会保持之前的状态。

16.3.12 输出通道重映射功能

输出通道重映射功能可满足应用中更加灵活的排版需求。芯片管脚分布图中 EPWM0-EPWM5 的管脚默认为对应的 PWM 通道输出。也可通过输出通道重映射功能来重新配置所需要的通道。

EPWM0-EPWM5 默认对应的内部通道分别为 IPG0-IPG5，通过 EPWM 输出通道重映射寄存器 POREMAP 可将 IPG0-IPG5 任意一路通道重新分配到 EPWMn(n=0-5)。输出通道重映射功能仅对端口输出通道重新分配，其内部控制及中断不会重映射。

16.3.13 EPWM 配置过程

- ◆ 在 LOCK 寄存器中写入 0x55 使能 EPWM 寄存器操作
- ◆ 配置 EPWM 时钟分频，设置预分频比和独立分频比
- ◆ 选择模式，独立模式或互补模式
- ◆ 设置 EPWM 周期和占空比
- ◆ 设置 EPWM 输出极性
- ◆ 使能 EPWM 计数器
- ◆ 配置相关 IO 口为 EPWM 功能口
- ◆ 使能相关 EPWM 通道输出
- ◆ 在 LOCK 寄存器写入 0x00，避免 EPWM 相关寄存器被误操作，直至下一次需要操作 EPWM 相关寄存器时才重新使能

16.3.14 中断

EPWM 单元有四个中断源：

- ZIFn—EPWM 计数器计数为零时产生的中断标志
- UIFn—EPWM 计数器向上计数到 CMPDATn 中断标志
- PIFn—EPWM 计数器边沿对齐计数中断标志，中心对齐计数中断标志
- DIFn—EPWM 计数器向下计数到 CMPDATn/CMPDDATn 中断标志

所有的中断标志都由硬件置位，且必须通过软件清零。

16.4 寄存器映射

(EPWM 基地址 = 0x4A80_0000)

RO: 只读, WO: 只写, R/W: 读写

寄存器	偏移量	读/写	描述	复位值
CLKPSC _(P1B)	0x000	R/W	EPWM 预分频寄存器	0x0
CLKDIV _(P1B)	0x004	R/W	EPWM 时钟选择寄存器	0x0
CON _(P1B)	0x008	R/W	EPWM 控制寄存器	0x0
CON2 _(P1B)	0x00C	R/W	EPWM 控制寄存器 2	0x0
CON3 _(P1B)	0x010	R/W	EPWM 控制寄存器 3	0x0
PERIOD0 _(P1A)	0x014	R/W	EPWM 周期寄存器 0	0x0
PERIOD1 _(P1A)	0x018	R/W	EPWM 周期寄存器 1	0x0
PERIOD2 _(P1A)	0x01C	R/W	EPWM 周期寄存器 2	0x0
PERIOD3 _(P1A)	0x020	R/W	EPWM 周期寄存器 3	0x0
PERIOD4 _(P1A)	0x024	R/W	EPWM 周期寄存器 4	0x0
PERIOD5 _(P1A)	0x028	R/W	EPWM 周期寄存器 5	0x0
CMPDAT0 _(P1A)	0x02C	R/W	EPWM 比较寄存器 0	0x0
CMPDAT1 _(P1A)	0x030	R/W	EPWM 比较寄存器 1	0x0
CMPDAT2 _(P1A)	0x034	R/W	EPWM 比较寄存器 2	0x0
CMPDAT3 _(P1A)	0x038	R/W	EPWM 比较寄存器 3	0x0
CMPDAT4 _(P1A)	0x03C	R/W	EPWM 比较寄存器 4	0x0
CMPDAT5 _(P1A)	0x040	R/W	EPWM 比较寄存器 5	0x0
POREMAP _(P1B)	0x044	R/W	EPWM 输出通道重映射寄存器	0x543210
POEN _(P1B)	0x048	R/W	EPWM 输出控制寄存器	0x0
DTCTL _(P1B)	0x050	R/W	EPWM 死区长度寄存器	0x0
IMSC _(P1B)	0x064	R/W	EPWM 中断使能寄存器	0x0
RIS	0x068	RO	EPWM 中断源状态寄存器	0x0
MIS	0x06c	RO	EPWM 已使能中断状态寄存器	0x0
ICLR	0x070	WO	EPWM 中断清零寄存器	0x0
IFA _(P1B)	0x074	R/W	EPWM 中断累加控制寄存器	0x0
LOCK	0x078	R/W	EPWM 写使能控制寄存器	0x0

注:

- 1) (P1A/P1B)标注的寄存器为被保护的寄存器。
- 2) (P1A): LOCK==55H 或 AAH 时, 标注的寄存器允许写入; =其他值, 禁止写入。
- 3) (P1B): LOCK==55H 时, 标注的寄存器允许写入; =其他值, 禁止写入。

16.5 寄存器说明

16.5.1 EPWM 预分频寄存器(CLPSC)

位	符号	描述	复位值
31:24	-	保留	-
23:16	CLKPSC45	EPWM 计数器 4 和 5 时钟预分频 $CLK_PSC45 = PCLK/(CLKPSC45+1)$ 如果 CLKPSC45=0, 预分频器没有时钟输出, CLKDIVn 位若选择跟 PSC 相关的时钟时, 计数器不工作	0x0
15:8	CLKPSC23	EPWM 计数器 2 和 3 时钟预分频 $CLK_PSC23 = PCLK/(CLKPSC23+1)$ 如果 CLKPSC23=0, 预分频器没有时钟输出, CLKDIVn 位若选择跟 PSC 相关的时钟时, 计数器不工作	0x0
7:0	CLKPSC01	EPWM 计数器 0 和 1 时钟预分频 $CLK_PSC01 = PCLK/(CLKPSC01+1)$ 如果 CLKPSC01=0, 预分频器没有时钟输出, CLKDIVn 位若选择跟 PSC 相关的时钟时, 计数器不工作	0x0

16.5.2 EPWM 时钟选择寄存器(CLKDIV)

位	符号	描述	复位值
31:23	-	保留	-
22:20	CLKDIV5	计数器 5 时钟分频选择 000: CLK_PSC45/2 001: CLK_PSC45/4 010: CLK_PSC45/8 011: CLK_PSC45/16 100: CLK_PSC45/1 其他值: PCLK	0x0
19	-	保留	-
18:16	CLKDIV4	计数器 4 时钟分频选择 000: CLK_PSC45/2 001: CLK_PSC45/4 010: CLK_PSC45/8 011: CLK_PSC45/16 100: CLK_PSC45/1 其他值: PCLK	0x0
15	-	保留	-
14:12	CLKDIV3	计数器 3 时钟分频选择 000: CLK_PSC23/2 001: CLK_PSC23/4 010: CLK_PSC23/8 011: CLK_PSC23/16 100: CLK_PSC23/1 其他值: PCLK	0x0
11	-	保留	-
10:8	CLKDIV2	计数器 2 时钟分频选择 000: CLK_PSC23/2 001: CLK_PSC23/4 010: CLK_PSC23/8 011: CLK_PSC23/16	0x0

		100: CLK_PSC23/1 其他值: PCLK	
7	-	保留	-
6:4	CLKDIV1	计数器 1 时钟分频选择 000: CLK_PSC01/2 001: CLK_PSC01/4 010: CLK_PSC01/8 011: CLK_PSC01/16 100: CLK_PSC01/1 其他值: PCLK	0x0
3	-	保留	-
2:0	CLKDIV0	计数器 0 时钟分频选择 000: CLK_PSC01/2 001: CLK_PSC01/4 010: CLK_PSC01/8 011: CLK_PSC01/16 100: CLK_PSC01/1 其他值: PCLK	0x0

16.5.3 EPWM 控制寄存器(CON)

位	符号	描述	复位值
31:26	-	必须为 0	-
25:24	MODE	EPWM 工作模式选择 00: 独立模式 01: 互补模式 10: 同步模式 11: 保留	0x0
23	GROUNPEN	EPWM 成组功能使能位 0: 所有的 PWM 通道相互独立 1: EPWM0 控制 EPWM2,EPWM4,EPWM1 控制 EPWM3,EPWM5	0
22	ASYMEN	EPWM中心对齐方式下非对称计数使能 1: 对称计数使能 0: 非对称计数使能	0
21	CNTTYPE	EPWM 计数对齐方式选择 0: 边沿对齐 1: 中心对齐	0
20:19	-	保留	-
18	EN_DT45	EPWM 计数器 4 和 5 死区使能位 0: 禁止计数器 4 和 5 死区 1: 使能计数器 4 和 5 死区	0
17	EN_DT23	EPWM 计数器 2 和 3 死区使能位 0: 禁止计数器 2 和 3 死区 1: 使能计数器 2 和 3 死区	0
16	EN_DT01	EPWM 计数器 0 和 1 死区使能位 0: 禁止计数器 0 和 1 死区 1: 使能计数器 0 和 1 死区	0
15:14	-	保留	-

13	PINV5	EPWM5 输出极性控制位 0: 正常输出 1: 反相输出	0
12	PINV4	EPWM4 输出极性控制位 0: 正常输出 1: 反相输出	0
11	PINV3	EPWM3 输出极性控制位 0: 正常输出 1: 反相输出	0
10	PINV2	EPWM2 输出极性控制位 0: 正常输出 1: 反相输出	0
9	PINV1	EPWM1 输出极性控制位 0: 正常输出 1: 反相输出	0
8	PINV0	EPWM0 输出极性控制位 0: 正常输出 1: 反相输出	0
7:6	-	保留	-
5	CNTMODE5	EPWM5自动加载/单次模 0: 单次模式 1: 自动加载模式	0
4	CNTMODE4	EPWM4自动加载/单次模式 0: 单次模式 1: 自动加载模式	0
3	CNTMODE3	EPWM3自动加载/单次模式 0: 单次模式 1: 自动加载模式	0
2	CNTMODE2	EPWM2自动加载/单次模式 0: 单次模式 1: 自动加载模式	0
1	CNTMODE1	EPWM1自动加载/单次模式 0: 单次模式 1: 自动加载模式	0
0	CNTMODE0	EPWM0自动加载/单次模式 0: 单次模式 1: 自动加载模式	0

16.5.4 EPWM 控制寄存器(CON2)

位	符号	描述	复位值
31:6	-	保留	-
5	CNTEN5	EPWM5 计数器使能位 0: 禁止 1: 使能 (单次模式完成后自动清除该位)	0
4	CNTEN4	EPWM4 计数器使能位 0: 禁止 1: 使能 (单次模式完成后自动清除该位)	0
3	CNTEN3	EPWM3 计数器使能位 0: 禁止 1: 使能 (单次模式完成后自动清除该位)	0
2	CNTEN2	EPWM2 计数器使能位 0: 禁止 1: 使能 (单次模式完成后自动清除该位)	0
1	CNTEN1	EPWM1 计数器使能位 0: 禁止 1: 使能 (单次模式完成后自动清除该位)	0
0	CNTEN0	EPWM0 计数器使能位 0: 禁止 1: 使能 (单次模式完成后自动清除该位)	0

16.5.5 EPWM 控制寄存器(CON3)

位	符号	描述	复位值
31:28	-	必须为 0	0x0
27:26	LOADTYP5	EPWM5 加载/中断方式选择位 00: 每个零点与周期点均加载与产生中断标志 01: 每个零点加载与产生中断标志 10: 第一个零点与下一个周期点交替加载与产生中断标志 11: 每两个零点加载与产生中断标志	0x0
25:24	LOADTYP4	EPWM4 加载/中断方式选择位 00: 每个零点与周期点均加载与产生中断标志 01: 每个零点加载与产生中断标志 10: 第一个零点与下一个周期点交替加载与产生中断标志 11: 每两个零点加载与产生中断标志	0x0
23:22	LOADTYP3	EPWM3 加载/中断方式选择 00: 每个零点与周期点均加载与产生中断标志 01: 第一个零点与下一个周期点交替加载与产生中断标志 10: 每个零点加载与产生中断标志 11: 每两个零点加载与产生中断标志	0x0
21:20	LOADTYP2	EPWM2 加载/中断方式选择 00: 每个零点与周期点均加载与产生中断标志 01: 每个零点加载与产生中断标志 10: 第一个零点与下一个周期点交替加载与产生中断标志 11: 每两个零点加载与产生中断标志	0x0
19:18	LOADTYP1	EPWM1 加载/中断方式选择位 00: 每个零点与周期点均加载与产生中断标志 01: 每个零点加载与产生中断标志 10: 第一个零点与下一个周期点交替加载与产生中断标志 11: 每两个零点加载与产生中断标志	0x0
17:16	LOADTYP0	EPWM0 加载/中断方式选择 00: 每个零点与周期点均加载与产生中断标志 01: 每个零点加载与产生中断标志 10: 第一个零点与下一个周期点交替加载与产生中断标志 11: 每两个零点加载与产生中断标志	0x0
15:14	-	保留	-
13	LOADEN5	EPWM5 周期/比较器加载使能 0: 禁止 1: 使能（加载完毕硬件自动清零）	0
12	LOADEN4	EPWM4 周期/比较器加载使能位 0: 禁止 1: 使能（加载完毕硬件自动清零）	0
11	LOADEN3	EPWM3 周期/比较器加载使能位 0: 禁止 1: 使能（加载完毕硬件自动清零）	0
10	LOADEN2	EPWM2 周期/比较器加载使能位 0: 禁止	0

		1: 使能（加载完毕硬件自动清零）	
9	LOADEN1	EPWM1 周期/比较器加载使能位 0: 禁止 1: 使能（加载完毕硬件自动清零）	0
8	LOADEN0	EPWM0 周期/比较器加载使能位 0: 禁止 1: 使能（加载完毕硬件自动清零）	0
7:6	-	保留	-
5	CNTCLR5	EPWM5 计数器清零位 0: 禁止 1: 使能（硬件自动清零）	0
4	CNTCLR4	EPWM4 计数器清零位 0: 禁止 1: 使能（硬件自动清零）	0
3	CNTCLR3	EPWM3 计数器清零位 0: 禁止 1: 使能（硬件自动清零）	0
2	CNTCLR2	EPWM2 计数器清零位 0: 禁止 1: 使能（硬件自动清零）	0
1	CNTCLR1	EPWM1 计数器清零位 0: 禁止 1: 使能（硬件自动清零）	0
0	CNTCLR0	EPWM0 计数器清零位 0: 禁止 1: 使能（硬件自动清零）	0

16.5.6 EPWM 周期寄存器 0-5(PERIOD0-5)

位	符号	描述	复位值
31:16	-	保留	-
15:0	PERIODn	EPWMn 计数器周期值	0x0

16.5.7 EPWM 比较寄存器 0-5(CMPDAT0-5)

位	符号	描述	复位值
31:16	CMPDDATn	EPWMn 计数器向下比较值	0x0
15:0	CMPDATn	EPWMn 计数器比较值	0x0

16.5.8 EPWM 输出控制寄存器(POEN)

位	符号	描述	复位值
31:6	-	保留	-
5:0	POENn	EPWMn 输出使能位 0: EPWM 通道 n 输出禁止 1: EPWM 通道 n 输出使能	0x0

16.5.9 EPWM 输出通道重映射寄存器(POREMAP)

位	符号	描述	复位值
31:24	PWMRMEN	EPWM 通道重映射功能使能控制 AAH: 重映射功能使能 EPWMn 由 PWMnRM 选择何种通道输出 其他: 重映射功能禁止 EPWMn 固定通道输出如下: EPWM0<- IPG0 EPWM1<- IPG1 EPWM2<- IPG2 EPWM3<- IPG3 EPWM4<- IPG4 EPWM5<- IPG5	0x0
23	-	保留	-
22:20	PWM5RM	EPWM 通道 5 重映射选择位 000: 映射 IPG0 的输出 001: 映射 IPG1 的输出 010: 映射 IPG2 的输出 011: 映射 IPG3 的输出 100: 映射 IPG4 的输出 101: 映射 IPG5 的输出 11x: 保留	0x5
19	-	保留	-
18:16	PWM4RM	EPWM 通道 4 重映射选择位 000: 映射 IPG0 的输出 001: 映射 IPG1 的输出 010: 映射 IPG2 的输出 011: 映射 IPG3 的输出 100: 映射 IPG4 的输出 101: 映射 IPG5 的输出 11x: 保留	0x4
15	-	保留	-
14:12	PWM3RM	EPWM 通道 3 重映射选择位 000: 映射 IPG0 的输出 001: 映射 IPG1 的输出 010: 映射 IPG2 的输出	0x3
		011: 映射 IPG3 的输出 100: 映射 IPG4 的输出 101: 映射 IPG5 的输出 11x: 保留	
11	-	保留	-
10:8	PWM2RM	EPWM 通道 2 重映射选择位 000: 映射 IPG0 的输出 001: 映射 IPG1 的输出 010: 映射 IPG2 的输出 011: 映射 IPG3 的输出 100: 映射 IPG4 的输出 101: 映射 IPG5 的输出 11x: 保留	0x2
7	-	保留	-
6:4	PWM1RM	EPWM 通道 1 重映射选择位 000: 映射 IPG0 的输出 001: 映射 IPG1 的输出	0x1

		010: 映射 IPG2 的输出 011: 映射 IPG3 的输出 100: 映射 IPG4 的输出 101: 映射 IPG5 的输出 11x: 保留	
3	-	保留	-
2:0	PWM0RM	EPWM 通道 0 重映射选择位 000: 映射 IPG0 的输出 001: 映射 IPG1 的输出 010: 映射 IPG2 的输出 011: 映射 IPG3 的输出 100: 映射 IPG4 的输出 101: 映射 IPG5 的输出 11x: 保留	0x0

16.5.10 EPWM 死区长度寄存器(DTCTL)

位	符号	描述	复位值
31:30	-	保留	-
29:20	DTI45	通道 4 和通道 5 死区长度寄存器 死区时间 = PWM_CLK45 × DTI45	0x0
19:10	DTI23	通道 2 和通道 3 死区长度寄存器 死区时间 = PWM_CLK23 × DTI23	0x0
9:0	DTI01	通道 0 和通道 1 死区长度寄存器 死区时间 = PWM_CLK01 × DTI01	0x0

16.5.11 EPWM 中断使能寄存器(IMSC)

位	符号	描述	复位值
31:30	-	保留	0x0
29:24 n=5-0	EN_DIFn	EPWMn 向下比较中断使能位 0: 禁止 1: 使能	0x0
23:22	-	保留	-
21:16 n=5-0	EN_UIFn	EPWMn 向上比较中断使能位 0: 禁止 1: 使能	0x0
15	EN_DC1IF	计数比较器 1 中断使能位 0: 禁止 1: 使能	0
14	EN_DC0IF	计数比较器 0 中断使能位 0: 禁止 1: 使能	0
13:8 n=5-0	EN_PIFn	EPWMn 周期中断使能位 0: 禁止 1: 使能	0x0
7:6	-	保留	-
5:0 n=5-0	EN_ZIFn	EPWMn 零点中断使能位 0: 禁止 1: 使能	0x0

16.5.12 EPWM 中断源状态寄存器(RIS)

位	符号	描述	复位值
31:30	-	保留	0x0
29:24 n=5-0	RIS_DIFn	EPWMn 向下比较中断源状态位 0: 未产生中断 1: 已产生中断	0x0
23:22	-	保留	-
21:16 n=5-0	RIS_UIFn	EPWMn 向上比较中断源状态位 0: 未产生中断 1: 已产生中断	0x0
15	RIS_DC1IF	计数比较器 1 中断状态位 0: 禁止 1: 使能	0
14	RIS_DC0IF	计数比较器 0 中断状态位 0: 禁止 1: 使能	0
13:8 n=5-0	RIS_PIFn	EPWMn 周期中断源状态位 0: 未产生中断 1: 已产生中断	0x0
7:6	-	保留	-
5:0 n=5-0	RIS_ZIFn	EPWMn 零点中断源状态位 0: 未产生中断 1: 已产生中断	0x0

16.5.13 EPWM 已使能中断状态寄存器(MIS)

位	符号	描述	复位值
31:30	-	保留	0x0
29:24 n=0-5	MIS_DIFn	EPWMn 向下比较已使能中断状态位 0: 未产生中断 1: 已使能并产生中断	0x0
23:22	-	-	-
21:16 n=0-5	MIS_UIFn	EPWMn 向上比较已使能中断状态位 0: 未产生中断 1: 已使能并产生中断	0x0
15	RIS_DC1IF	计数比较器 1 已使能中断状态位 0: 禁止 1: 使能	0
14	RIS_DC0IF	计数比较器 0 已使能中断状态位 0: 禁止 1: 使能	0
13:8 n=0-5	MIS_PIFn	EPWMn 周期已使能中断状态位 0: 未产生中断 1: 已使能并产生中断	0x0
7:6	-	-	-
5:0 n=0-5	MIS_ZIFn	EPWMn 零点已使能中断状态位 0: 未产生中断 1: 已使能并产生中断	0x0

16.5.14 EPWM 中断清零控制寄存器(ICLR)

位	符号	描述	复位值
31:30	-	保留	0x0
29:24 n=0-5	ICLR_DIFn	EPWMn 向下比较中断清零控制位 写 0: 不影响 写 1: 清零 RIS_DIFn 标志位	0x0
23:22	-	-	-
21:16 n=0-5	ICLR_UIFn	EPWMn 向上比较中断清零控制位 写 0: 不影响 写 1: 清零 RIS_UIFn 标志位	0x0
15	ICLR_DC1IF	计数比较器 1 中断清零控制位 写 0: 不影响	0
		写 1: 清零 RIS_DC1IF 标志位	
14	ICLR_DC0IF	计数比较器 0 中断清零控制位 写 0: 不影响	0
		写 1: 清零 RIS_DC0IF 标志位	
13:8 n=0-5	ICLR_PIFn	EPWMn 周期中断清零控制位 写 0: 不影响 写 1: 清零 RIS_PIFn 标志位	0x0
7:6	-	-	-
5:0 n=0-5	ICLR_ZIFn	EPWMn 零点中断清零控制位 写 0: 不影响 写 1: 清零 RIS_ZIFn 标志位	0x0

16.5.15 EPWM 中断累加控制寄存器(IFA)

位	符号	描述	复位值
31:8	-	保留	-
7:4	ZIFCMP	零点中断累加比较值 当相应通道的零点中断累加到(ZIFCMP+1)时, ZIFn 中断标志位置 1 (所有的通道为同一个比较值)	0x0
3:1	-	保留	-
0	ZIFAEN	零点中断累加使能位 0: 禁止 1: 使能	0

16.5.16 EPWM 写使能控制寄存器(LOCK)

位	符号	描述	复位值
31:8	-	保留	-
7:0	LOCK	当 LOCK=0x55 时, 使能操作 EPWM 其他寄存器; 当 LOCK=0xaa 时, 只使能操作 EPWM 周期寄存器和比较寄存器; 当 LOCK=其他值时, 禁止操作 EPWM 相关寄存器。	0x0

17. 通用异步收发器（UART0/1）

17.1 概述

包含 2 路通用异步串行接口，支持硬件流控制，软件流控制，支持 16 字节的发送接收 FIFO。

17.2 特性

- ◆ 全双工，异步通信。
- ◆ 独立的 16 个字节发送/接收 FIFO。
- ◆ 支持硬件自动流控功能（CTS,RTS）。
- ◆ 支持软件流控功能（XOFF,XON）。
- ◆ 接收缓存触发等级可选。
- ◆ 可编程串行接口特性。
 - 数据位长度可设为 5~8 位。
 - 校验位可设为奇偶校验、无校验或固定校验位的产生和检测。
 - 停止位长度可设置为 1 位、1.5 位或 2 位。

17.3 功能描述

17.3.1 UART 功能模式

UART 为全双工异步通讯接口。UART 收发器各包含一个 16 字节的 FIFO 缓冲区，用户可以设置接收缓存触发等级，可灵活设置发送字节长度和停止位长度。

支持硬件自动流控功能(CTS,RTS)，且 RTS 流控的触发电平可设，全双工串行接口通讯参数可设。

17.3.2 UART 中断和状态

UART 支持 9 种类型的中断，具体中断类型包括如下：

- 接收阈值水平达到后的中断。
- 发送 FIFO 空中断。
- Line 状态中断（奇偶校验错误、帧错误、打断中断）。
- Modem 状态中断。
- 接收缓冲区定时溢出中断。
- 硬件流中断（CTS/RTS）。
- 软件流中断。

17.4 寄存器映射

(UART0 基地址 = 0x4480_0000; UART1; 基地址 = 0x4500_0000)

RO: 只读; WO: 只写, R/W: 读写;

下列寄存器中 x 取值为 0-1。

寄存器	偏移量	读/写	描述	复位值
RBR	0x000	RO	接收缓存寄存器	0x0
THR	0x004	WO	发送缓存寄存器	0x0
DLR	0x008	R/W	波特率分频寄存器	0x1
IER	0x00c	R/W	中断使能寄存器	0x0
IIR	0x010	RO	中断状态寄存器	0x1
FCR	0x014	WO	FIFO 控制寄存器	0x0
LCR	0x018	R/W	线控制寄存器	0x0
MCR	0x01C	R/W	Modem 控制寄存器	0x0
LSR	0x020	RO	线状态寄存器	0x60
MSR	0x024	RO	Modem 状态寄存器	0x0
SCR	0x028	R/W	高速缓存寄存器	0x0
EFR	0x02C	R/W	高级设置寄存器	0x0
XON1	0x030	R/W	XON1 寄存器	0x0
XON2	0x034	R/W	XON2 寄存器	0x0
XOFF1	0x038	R/W	XOFF1 寄存器	0x0
XOFF2	0x03C	R/W	XOFF2 寄存器	0x0

17.5 寄存器说明

17.5.1 接收缓存寄存器 (RBR)

位	符号	描述	复位值
31:8	-	保留	-
7:0	RBR	读操作, 返回接收到的来自 FIFO 区的数据	0x0

17.5.2 发送缓存寄存器 (THR)

位	符号	描述	复位值
31:8	-	保留	-
7:0	THR	写数据到发送缓存区, UART 模块会依次将 FIFO 最前端的数据发送出去	0x0

17.5.3 波特率分频寄存器 (DLR)

位	符号	描述	复位值
31:16	-	保留	-
15:0	DLR	波特率 = PCLK/16×DLR	0x1

17.5.4 中断使能寄存器（IER）

位	符号	描述	复位值
31:8	-	保留	-
7	CTSIE	CTS中断使能位（需要AUTOIEN=1才能写入） 0: 禁止 1: 使能	0
6	RTSIE	RTS中断使能位（需要AUTOIEN=1才能写入） 0: 禁止 1: 使能	0
5	XOFIE	XOFF中断使能位（需要AUTOIEN=1才能写入） 0: 禁止 1: 使能	0
4	-	保留	-
3	MDSIE	Modem状态中断使能位 0: 禁止 1: 使能	0
2	RLSIE	接收线状态中断使能位 0: 禁止 1: 使能	0
1	THREIE	发送保持寄存器空中断使能位 0: 禁止 1: 使能	0
0	RBRIE	接收数据有效中断/接收定时器溢出中断使能位 0: 禁止 1: 使能	0

17.5.5 中断状态寄存器（IIR）

位	符号	描述	复位值
31:6	-	保留	-
5	INTHFC	硬件流控制状态 若该位为1，表示在RTS或CTS引脚检测到一个上升沿，可通过读UARTxIIR清零该位	0
4	INTSFC	软件流控制状态 若该位为1，表示接收到一个XOFF字符。可通过读UARTxIIR清零该位	0
3:1	INTID	中断状态指示 0x0: Modem状态发生改变 0x1: 发送保持寄存器为空 0x2: 接收数据有效 0x3: 接收到线状态 0x6: 接收定时器溢出	0x0
0	INT STATUS	中断状态 0: 至少一个中断在队列中 1: 没有中断在队列中	1

17.5.6 FIFO 控制寄存器 (FCR)

位	符号	描述	复位值
31:8	-	保留	-
7:6	RXTL	接收触发等级，表示接收到多少个字节才触发中断 0x0: 等级0（1个字节） 0x1: 等级1（4个字节） 0x2: 等级2（8个字节） 0x3: 等级3（14个字节）	0x0
5:4	TXTL	发送触发等级，表示发送多少个字节才触发中断 （需要AUTOIEN=1才能写入） 0x0: 等级0（N-1个字节，需要N>=1，否则不会产生中断） 0x1: 等级1（N-4个字节，需要N>=4，否则不会产生中断） 0x2: 等级2（N-8个字节，需要N>=8，否则不会产生中断） 0x3: 等级3（N-14个字节，需要N>=14，否则不会产生中断） 注：N为写入FIFO中字节的个数，N<=17。	0x0
3	-	保留	-
2	TXFIFO RST	发送FIFO复位 写入 0: 不影响 1: 清除所有发送FIFO中的数据，并复位FIFO指针。该位自清零。	0
1	RXFIFO RST	接收FIFO复位 写入 0: 不影响 1: 清除所有接收FIFO中的数据，并复位FIFO指针。该位自清零。	0
0	FIFOEN	FIFO使能位 0: 禁止FIFO 1: 使能FIFO 注：该位发生改变时，会自动清除所有发送和接收FIFO中的数据	0

17.5.7 线控制寄存器（LCR）

位	符号	描述	复位值
31:7	-	保留	-
6	BCON	Break控制位 当该位写1, 使能Break传输, TXD口将会强制输出逻辑0	0
5:4	PSEL	奇偶校验位选择 0x0: 奇校验, 逻辑1的奇数数目在每个字节中被发送和检测 0x1: 偶校验, 逻辑1的偶数数目在每个字节中被发送和检测 0x2: 校验位强制为1 0x3: 校验位强制为0	0x0
3	PEN	奇偶校验位使能 0: 禁止校验位的产生的检测 1: 使能校验位的产生和检测	0
2	SBS	停止位选择 0: 1位停止位 1: 当发送字长为5位时, 停止位为1.5位; 当发送字长为其他时, 停止位为2位	0
1:0	WLS	字长度选择位 0x0: 5位字长 0x1: 6位字长 0x2: 7位字长 0x3: 8位字长	0x0

17.5.8 Modem 控制寄存器（MCR）

位	符号	描述	复位值
31:8	-	保留	-
7	XOFFS	XOFF状态位 只读 1: 接收到XOFF字符 0: 接收到XON字符	0
6	IREN	IrDA modem使能位 0: 禁止 1: 使能	0
5	-	保留	-
4	MLBM	Modem回环模式 0: 禁止Modem回环模式 1: 使能Modem回环模式	0
3:2	-	保留	-
1	RTS	Modem模式RTS输出位 0: RTS输出高电平 1: RTS输出低电平 当使能Modem回环模式时, 该位读为0	0
0	-	保留	-

17.5.9 线状态寄存器 (LSR)

位	符号	描述	复位值
31:8	-	保留	-
7	RXFE	接收FIFO错误位 (只读) 当发生接收帧错误, 校验错误或产生打断中断时, 该位置位 当FIFO队列中没有错误时, 可通过读LSR寄存器清零该位	0
6	TEMT	发送缓存空标志位 (只读) 0: 发送缓存有未发送完毕的数据 1: 发送缓存为空	1
5	THRE/FIFOE	FIFOEN=0时, 表示为发送寄存器空标志位 (只读) 0: 发送寄存器有未发送的数据 1: 发送寄存器为空 FIFOEN=1时, 表示为发送FIFO空标志位 (只读) 0: 发送FIFO有未发送数据 1: 发送FIFO为空	1
4	BI	打断中断标志位 (只读) 0: 未检测到打断中断 1: 检测到打断中断 当UART数据输入口在一个传输过程中 (起始位, 数据, 校验位, 停止位) 保持为低电平, 则触发打断中断。UART保持空闲状态直到数据输入口为高电平。 可通过读LSR寄存器清零该位	0
3	FE	帧错误标志位 (只读) 0: 未检测到帧错误 1: 检测到帧错误 可通过读LSR寄存器清零该位	0
2	PE	校验位错误标志位 (只读) 0: 未检测到校验位错误 1: 检测到校验位错误 可通过读LSR寄存器清零该位	0
1	OE	FIFO溢出错误标志位 (只读) 0: 未检测到FIFO溢出错误 1: 检测到FIFO溢出错误 当FIFO已满并接收到新的数据时, 发生FIFO溢出错误, 此时FIFO中的数据不会被重写, 但新接收到的数据会遗失。 可通过读LSR寄存器清零该位	0
0	RDR	接收数据有效标志位 (只读) 0: 接收区没有未读数据 1: 接收区有未读数据	0

17.5.10 Modem 状态寄存器（MSR）

位	符号	描述	复位值
31:5	-	保留	-
4	CTS	CTS管脚状态（只读） 0: CTS管脚输入状态为低电平 1: CTS管脚输入状态为高电平 当使能Modem回环模式时，CTS管脚状态连接到MCR[1]。	0
3:1	-	保留	-
0	DCTS	检测CTS管脚电平改变标志位（只读） 0: CTS输入管脚没有电平变化 1: CTS输入管脚有电平变化 可通过读MSR寄存器清零该位	0

17.5.11 高速缓存寄存器（SCR）

位	符号	描述	复位值
31:8	-	保留	-
7:0	PAD	可读写的8位寄存器	0x0

17.5.12 高级设置寄存器（UARTxEFR）

位	符号	描述	复位值
31:8	-	保留	-
7	AUTOCTS	硬件发送流控制 0: 禁止 1: 使能	0
6	AUTORTS	硬件接收流控制 0: 禁止 1: 使能	0
5	-	保留	-
4	AUTOIEN	流控制中断使能 0: 禁止 1: 使能（控制CTSIE,RTSIE,XOFIE写入使能）	0
3:2	TXSWFC	发送软件流控制位 0x0: 禁止发送软件流控制 0x1: 发送 XON2/XOFF2作为流控制字符 0x2: 发送 XON1/XOFF1作为流控制字符 0x3: 发送 XON1 & XON2和XOFF1 & XOFF2作为流控制字符	0x0
1:0	RXSWFC	接收软件流控制位 0x0: 禁止接收软件流控制 0x1: 接收XON2/XOFF2作为流控制字符 0x2: 接收XON1/XOFF1作为流控制字符 0x3: 接收XON1 & XON2 和XOFF1 & XOFF2作为流控制字符	0x0

17.5.13 XON1, XON2 寄存器 (XON1/XON2)

位	符号	描述	复位值
31:8	-	保留	-
7:0	HXON	XON字符	0x0

17.5.14 XOFF1, XOFF2 寄存器 (XOFF1/XOFF2)

位	符号	描述	复位值
31:8	-	保留	-
7:0	HXOFF	XOFF字符	0x0

18. I²C 串行接口控制器 (I²C)

18.1 概述

I²C 是一种两线双向串行总线，为设备之间的数据交换提供了一种简单有效的连接方式。I²C 是一个真正的多主机总线，包含了冲突检测和仲裁机制。冲突检测和仲裁机制用来在两个或多个主机同时尝试控制总线的情况下，防止数据损坏。

18.2 特性

- ◆ 支持主机/从机模式。
- ◆ 主从机之间双向数据传送。
- ◆ 多主机总线。
- ◆ 多主机间同时传输数据仲裁，避免总线上串行数据损坏。
- ◆ 总线采用串行同步时钟，可实现设备之间以不同的速率传输。
- ◆ 串行同步时钟可以被用来作为握手机制实现挂起和恢复串行传输。
- ◆ 可编程的时钟可以用于多种速率控制。
- ◆ 支持 7 位/10 位从地址模式。
- ◆ 支持多地址识别（4 组从机地址带 mask 选项）。
- ◆ 支持唤醒模式。

18.3 功能描述

18.4 寄存器映射

(I2C0 基地址 = 0x4800_0000) RO: 只读; WO: 只写; R/W: 读写。

寄存器	偏移量	读/写	描述	复位值
CONSET	0x000	R/W	I ² C控制置位寄存器	0x0
CONCLR	0x004	WO	I ² C控制清零寄存器	0x0
STAT	0x008	RO	I ² C状态寄存器	0xF8
DAT	0x00C	R/W	I ² C数据寄存器	0x0
CLK	0x010	R/W	I ² C时钟控制寄存器	0x0
ADR0	0x014	R/W	I ² C从机地址寄存器0	0x0
ADM0	0x018	R/W	I ² C从机地址掩码寄存器0	0xFE
XADR0	0x01C	R/W	I ² C扩展从机地址寄存器0	0x0
XADM0	0x020	R/W	I ² C扩展从机地址掩码寄存器0	0x1FE
RST	0x024	WO	I ² C软件复位寄存器	0x0
ADR1	0x028	R/W	I ² C从机地址寄存器1	0x0
ADM1	0x02C	R/W	I ² C从机地址掩码寄存器1	0xFE
ADR2	0x030	R/W	I ² C从机地址寄存器2	0x0
ADM2	0x034	R/W	I ² C从机地址掩码寄存器2	0xFE
ADR3	0x038	R/W	I ² C从机地址寄存器3	0x0
ADM3	0x03C	R/W	I ² C从机地址掩码寄存器3	0xFE

18.5 寄存器说明

18.5.1 I²C 控制置位寄存器 (CONSET)

位	符号	描述	复位值
31:9	-	保留	-
8	GCF	I ² C广播呼叫标志位 只读 0: 未接收到广播呼叫 1: 广播呼叫地址匹配 当接收或发送新数据时该位清零	0
7	I2CIE	中断使能位 0: 禁止 1: 使能	0
6	I2CEN	I ² C接口使能位 0: 禁止I ² C接口 1: 使能I ² C接口 注: 通过在I2CEN位写1使能I ² C接口, 通过在I2CENC位 (I2CxCONCLR) 写1禁止I ² C接口	0
5	STA	启动标志位 写1, I ² C进入主机模式并发送启动信号; - 当I ² C已经处于主机模式, 则发送重启信号。 - 当I ² C处于从机模式时, 写1会结束当前传输并等待总线空闲时进入主机模式。 写0, 不影响。 - 当启动位或重启位发送完成时, 该位自动清零。	0
4	STO	停止标志位 在主机模式下写1时, 会发送一个停止位。 在从机模式下写1时, I ² C模块会当作接收到一个停止位 - 当同时将STA和STO置位时, I ² C模块会先发送一个停止位, 接着发送一个启动位。 - 当停止位发送完成时, 该位自动清零。	0
3	SI	I ² C中断标志位 只读 当I ² C发生总线状态改变时该位置位, 可通过在SIC位写1清零。	0
2	AA	应答标志位 0: 没有接收到ACK信号 1: 在以下情况回复ACK信号 ● 从机地址匹配时 ● 使能广播呼叫且接收到广播地址时 ● 在主机或从机模式下接收到数据时可通过在AAC位写1清零该位	0
1	XADRF	I ² C 从机10位地址标志位 只读 0: I ² C地址不匹配 1: I ² C 10位地址匹配 当发送或接收新数据时该位清零	0
0	ADRF	I ² C从机7位地址标志位, 只读 0: I ² C地址不匹配 1: I ² C 7位地址匹配 当发送或接收新数据时该位清零	0

18.5.2 I²C 控制清零寄存器 (CONCLR)

位	符号	描述	复位值
31:8	-	保留	-
7	I2CIEC	I ² C中断禁止位 写1清零I2CIE位 写0不影响	0
6	I2CENC	I ² C接口禁止位 写1清零I2CEN位 写0不影响	0
5	STAC	启动标志清零位 写1清零STA位 写0不影响	0
4	-	保留	-
3	SIC	I ² C中断标志清零位 写1清零SI位 写0不影响	0
2	AAC	I ² C应答标志清零位 写1清零AA位 写0不影响	0
1:0	-	保留	-

I²C 的操作需要清除相应的标志位才能进入下一状态。

18.5.3 I²C 状态寄存器 (STAT)

位	符号	描述	复位值
31:8	-	保留	-
7:0	Status	I ² C状态代码 00H: 总线错误（只在主机模式有效） 08H: 启动位发送完成 10H: 重启动位发送完成 18H: 地址+写位发送完成，接收到ACK 20H: 地址+写位发送完成，未接收到ACK 28H: 主机模式下数据发送完成，接收到ACK 30H: 主机模式下数据发送完成，未接收到ACK 38H: 在地址或数据传输过程中仲裁失败 40H: 地址+读位发送完成，接收到ACK 48H: 地址+读位发送完成，未接收到ACK 50H: 主机模式下接收到数据，回复ACK 58H: 主机模式下接收到数据，不回复ACK 60H: 从机模式下接收到地址+写位，回复ACK 68H: 主机仲裁失败，接收到从机地址+写位，回复ACK 70H: 接收到广播呼叫地址，回复ACK 78H: 主机仲裁失败，接收到广播呼叫地址，回复ACK 80H: 从机地址匹配后接收到数据，回复ACK 88H: 从机地址匹配后接收到数据，不回复ACK 90H: 从机接收广播呼叫地址后接收到数据，回复ACK 98H: 从机接收广播呼叫地址后接收到数据，不回复ACK A0H: 从机模式下接收到停止信号或重启动信号 A8H: 从机模式下接收到地址+读位，回复ACK B0H: 主机仲裁失败，接收到从机地址+读位，回复ACK B8H: 从机模式下发送数据后，接收到ACK C0H: 从机模式下发送数据后，未接收到ACK C8H: 从机模式下发送完最后一个数据，接收到ACK D0H: 从机模式下发送完最后一个数据，未接收到ACK D8H: 未用 E0H: 主机模式下发送完第二个地址，接收到ACK E8H: 主机模式下发送完第二个地址，未接收到ACK F0H: 未用 F8H: 不确切的状态 其他: 保留	0xF8

18.5.4 I²C 数据寄存器 (DAT)

位	符号	描述	复位值
31:8	-	保留	-
7:0	Data	接收到的数据或将被发送的数据	0x0

18.5.5 I²C 时钟控制寄存器 (CLK)

位	符号	描述	复位值
31:7	-	保留	-
6:4	M	采样时钟= PCLK/ (2 ^M × (N+1)) SCL时钟= PCLK/ (2 ^M × (N+1) × 10)	0x0
3:0	N		0x0

18.5.6 I²C 从机地址寄存器 (ADR0/ADR1/ADR2/ADR3)

位	符号	描述	复位值
31:8	-	保留	-
7:1	Address	从机地址	0x0
0	GC	1: 使能广播呼叫地址识别 0: 禁止广播呼叫地址识别	0

18.5.7 I²C 从机地址掩码寄存器 (ADM0/ADM1/ADM2/ADM3)

位	符号	描述	复位值
31:8	-	保留	-
7:1	MASK	掩码位 0: 不比较该位地址 1: 比较该位地址	0x7F
0	-	保留	-

18.5.8 I²C 扩展从机地址寄存器 (XADR0)

位	符号	描述	复位值
31:11	-	保留	-
10:1	Address	10位从机地址	0x0
0	GC	1: 使能广播呼叫地址识别 0: 禁止广播呼叫地址识别	0

18.5.9 I²C 扩展从机地址掩码寄存器 (XADM0)

位	符号	描述	复位值
31:9	-	保留	-
8:1	MASK	掩码位 0: 不比较该位地址 1: 比较该位地址	0xFF
0	-	保留	-

18.5.10 I²C 软件复位寄存器 (RST)

位	符号	描述	复位值
31:8	-	保留	-
7:0	RST	写入0x07, 产生软件复位	0x0

19. 串行外围接口控制器（SSP/SPI）

19.1 概述

串行外围设备接口（SPI）是一个工作于全双工模式的同步串行数据通讯协议。设备可工作在主/从模式，利用 4 线双向接口相互通讯。当从一个外围设备接收数据时，SPI 执行串--并的转换，而在数据向外围设备发送时执行并-串的转换。该 SPI 控制器可以配置为主设备或从设备。

19.2 特性

- ◆ 支持主机或从机模式。
- ◆ 全双工。
- ◆ 可配置发送的位长度。
- ◆ MSB 优先发送/接收。
- ◆ 提供 8 个 16 位发送/接收 FIFO。

19.3 寄存器映射

（SSP0 基址= 0x4380_0000）RO：只读；WO：只写；R/W：读写。

寄存器	偏移量	读/写	描述	复位值
CON	0x000	R/W	SSP 控制寄存器	0x0
STAT	0x004	RO	SSP 状态寄存器	0x3
DAT	0x008	R/W	SSP 数据寄存器	0x0
CLK	0x00C	R/W	SSP 时钟控制寄存器	0x0
IMSC	0x010	R/W	SSP 中断使能寄存器	0x0
RIS	0x014	RO	SSP 中断源状态寄存器	0x8
MIS	0x018	RO	SSP 已使能中断状态寄存器	0x0
ICLR	0x01C	WO	SSP 中断清零寄存器	0x0
CSCR	0x028	R/W	SSP 软件片选信号寄存器	0x0

19.4 寄存器说明

19.4.1 SSP 控制寄存器 (CON)

位	符号	描述	复位值
31:12	-	保留	-
11	LBM	回环模式使能位 0: 正常工作模式 1: 回环模式, 串行输入接到串行输出	0
10	SSPEN	SSP使能位 0: 禁止 1: 使能	0
9	MS	主机/从机模式选择位 0: 主机模式 1: 从机模式	0
8	SOD	从机输出禁止位, 只在从机模式下有效 0: SSP可以输出MISO 1: SSP不可以输出MISO	0
7	CPH	时钟相位控制位 0: SSP在第一个时钟边沿采样数据 1: SSP在第二个时钟边沿采样数据	0
6	CPO	时钟输出极性选择位 0: SPI_CLK在空闲时为低电平 1: SPI_CLK在空闲时为高电平	0
5:4	FRF	帧格式 0x0: SPI-兼容帧格式 0x1: TISS-兼容帧格式 0x2: Microwire -兼容帧格式 0x3: 保留	0x0
3:0	DSS	数据传输长度选择位 0x0: 保留 0x1: 保留 0x2: 保留 0x3: 4位长度 0x4: 5位长度 0x5: 6位长度 0x6: 7位长度 0x7: 8位长度 0x8: 9位长度 0x9: 10位长度 0xA: 11位长度 0xB: 12位长度 0xC: 13位长度 0xD: 14位长度 0xE: 15位长度 0xF: 16位长度	0x0

19.4.2 SSP 状态寄存器 (STAT)

位	符号	描述	复位值
31:5	-	保留	-
4	BSY	忙标志位, 只读 0: SSP空闲 1: SSP正在发送/接收数据或发送FIFO非空	0
3	RFF	接收FIFO满标志位, 只读 0: 接收FIFO未滿 1: 接收FIFO已滿	0
2	RNE	接收FIFO非空标志位, 只读 0: 接收FIFO为空 1: 接收FIFO非空	0
1	TNF	发送FIFO非满标志位, 只读 0: 发送FIFO已滿 1: 发送FIFO未滿	1
0	TFE	发送FIFO空标志位, 只读 0: 发送FIFO非空 1: 发送FIFO已空	1

19.4.3 SSP 数据寄存器 (DAT)

位	符号	描述	复位值
31:16	-	保留	-
15:0	DATA	写数据到该寄存器, 当总线上没有数据在发送时, 该数据会立即被发送出去; 当总线上有数据在发送时, 该数据会存入 FIFO 并依次发送。发送时间的间隔最短为 3 个 SSPCLK 时钟。 当数据长度小于 16 位时, 需右对齐。 读该寄存器, 读到的是最近接收到的数据, 当数据长度小于 16 位时, 需右对齐。	0x0

19.4.4 SSP 时钟控制器 (CLK)

位	符号	描述	复位值
31:16	-	保留	-
15:8	M	SSPCLK = PCLK / ((M+1) × N) N 为 2-254 的偶数	0x0
7:0	N		0x0

19.4.5 SSP 中断使能寄存器 (IMSC)

位	符号	描述	复位值
31:4	-	保留	-
3	TXIM	发送 FIFO 中断使能位 0: 禁止发送 FIFO 半空中断 1: 使能发送 FIFO 半空中断	0
2	RXIM	接收 FIFO 中断使能位 0: 禁止接收 FIFO 半满中断 1: 使能接收 FIFO 半满中断	0
1	RTIM	接收 FIFO 定时器溢出中断使能位 0: 禁止接收 FIFO 定时器溢出中断	0

		1: 使能接收 FIFO 定时器溢出中断 (溢出时间为: $64 \times \text{SSPCLK}$)	
0	RORIM	接收 FIFO 溢出中断使能位 0: 禁止接收 FIFO 溢出中断 1: 使能接收 FIFO 溢出中断	0

19.4.6 SSP 中断源状态寄存器 (RIS)

位	符号	描述	复位值
31:4	-	保留	-
3	TXRIS	当发送 FIFO 至少半空时该位置位 (非半空自动清零)	1
2	RXRIS	当接收 FIFO 至少半满时该位置位 (非半满自动清零)	0
1	RTRIS	当接收 FIFO 非空, 且超时未被读取时该位置位	0
0	RORRIS	当接收 FIFO 已满, 又接收到一帧数据时该位置位, 旧数据将会丢失	0

19.4.7 SSP 已使能中断状态寄存器 (MIS)

位	符号	描述	复位值
31:4	-	保留	-
3	TXMIS	当使能发送 FIFO 半空中断, 且发送 FIFO 至少半空时该位置位	0
2	RXMIS	当使能接收 FIFO 半满中断, 且接收 FIFO 至少半满时该位置位	0
1	RTMIS	当使能接收 FIFO 定时器溢出中断, 且接收 FIFO 非空, 超时未被读取时该位置位	0
0	RORMIS	当使能接收 FIFO 溢出中断, 且接收 FIFO 已满, 又接收到一帧数据时该位置位,	0

19.4.8 SSP 中断清零寄存器 (ICLR)

位	符号	描述	复位值
31:2	-	保留	-
1	RTIC	写 1 清零 RTRIS 标志位	0
0	RORIC	写 1 清零 RORRIS 标志位	0

19.4.9 SSP 软件片选信号寄存器 (CSCR)

位	符号	描述	复位值
31:5	-	保留	-
4	SPH	从机片选信号 0: 每帧数据传输完成后片选信号不能拉高 1: 每帧数据传输完成后片选信号必须拉高	0
3	SWCS	主机模式下软件片选信号控制位 0: 输出低电平 1: 输出高电平	0
2	SWSEL	主机模式下片选信号选择 0: 片选信号由 SPI 模块自动控制 1: 片选信号由 SWCS 位控制	0
1:0	-	保留	-

20. 模数转换（ADCA）

20.1 概述

芯片包含一个 12 位 31 通道逐次逼近型模数转换器（ADCA）。

20.2 特性

- ◆ 模拟输入电压范围：AVSS(VSS) ~ AVDD(VDD)。
- ◆ 最大采样速率：380Ksps。
- ◆ 多达30路外部单端模拟输入通道。
- ◆ 单次转换时间为：21* T_{ADCK} （采样时间设置为4个 T_{ADCK} ）。
- ◆ 单次模式：对指定通道执行一次A/D转换。
- ◆ 连续模式：对所有选定的通道都执行A/D转换。
- ◆ 支持外部输入信号触发ADC转换。
- ◆ 支持转换完毕产生中断。
- ◆ 内置AD转换结果比较器。
- ◆ 每个通道的转换结果都存储在对应的数据寄存器中。
- ◆ 通道30可测试专用模拟电压信号(OP0/1的输出，PGA0/1的内部输出，内部基准，ADC参考正/负端等)。

20.3 功能描述

20.3.1 ADC 通道描述

ADC通道号	ADC通道	ADC通道优先级	说明
0	AN0	最高	ADC通道0
1	AN1		ADC通道1
2	AN2		ADC通道2
...	...		...
n	ANn		ADC通道n
...	...		...
29	AN29		ADC通道29
30	AN30		内部模拟量通道

注：AN0-AN30 任意组合通道支持连续模式转换，优先级 AN0 最高，AN30 最低。

AN30 通道的内部模拟量选择：

ADCICHS<2:0>	内部模拟量选择	说明
0	Bandgap(1.2V)	1.2V基准源
1	OP0_O（端口）	OP0的输出
2	OP1_O（端口）	OP1的输出
3	PGA0_O（内部信号）	PGA0的输出
4	PGA1_O（内部信号）	PGA1的输出
5	VSS	负端参考电压
6	AVDD(VDD)	正端参考电压
7	AVSS(VSS)	负端参考电压

20.3.2 ADC 的时钟

ADC 的时钟来源于 APB 时钟，可选择 8 种分频 1/2/4/8/16/32/64/128，通过 ADCCON.ADCDIV 来配置。

单次转换模式 AD 转换的时间 (T_{ADC}):

$2 \cdot T_{ADCK}$ (开关稳定时间) + $8 \cdot T_{ADCK}$ (默认采样时间) + $12 \cdot T_{ADCK}$ (逐次比较时间) + $1 \cdot T_{ADCK}$ (输出) + $2 \cdot T_{ADCK}$

连续转换模式完成一次 AD 转换的时间 (T_{ADC}):

$2 \cdot T_{ADCK}$ (开关稳定时间) + $8 \cdot T_{ADCK}$ (默认采样时间) + $12 \cdot T_{ADCK}$ (逐次比较时间) + $1 \cdot T_{ADCK}$ (输出) + $1 \cdot T_{ADCK}$

ADCSWCHE=1 时，实际的开关稳定时间为选择到某一通道后到开始转换的时间。

注：在开启 ADC 使能控制位 ADCEN 之后，建议等待 5 个 ADC 转换时钟，再启动 ADC 转换。

20.3.3 ADC 的通道的转换结果及中断源状态

ADCCON (ADCSWCHE)	ADCSCAN (ADEn)	通道说明	结果存放	中断源状态
x	0	关闭所有通道	-	-
0	$x(x > 0)$	开启 ADCSCAN 中设置的通道	将结果存在 ADCSCAN 中设置的对应通道寄存器中	中断源状态存放在寄存器 RIS 中 (ADCRISn,n 为 ADCSCAN 中设置的对应通道)
1	$x(x > 0)$	开启 ADCSWCHS 中设置的通道	设置 ADCSCAN 中任意有效的 1 个通道，将结果存在该通道对应的寄存器中	中断源状态存放在寄存器 RIS 中 (ADCRISn,n 为 ADCSCAN 中设置的对应通道)

注：ADCAWCHE=0 时，转换通道和转换结果均由 ADCSCAN 寄存器配置，AN0-AN30 可选。

ADCAWCHE=1 时，转换通道和转换结果分别由 ADCSWCHS 和 ADCSCAN 配置。ADCSWCHS 配置转换通道在 AN0~AN30 任选一个；ADCSCAN 配置转换结果寄存器，在 DATA0~DATA30 中任选一个。

20.4 寄存器映射

(ADC 基地址 = 0x4300_0000) RO: 只读; WO: 只写; R/W: 读写。

寄存器	偏移量	读/写	描述	复位值
CON _(P1B)	0x000	R/W	ADC 控制寄存器	0x0
CON2 _(P1B)	0x004	R/W	ADC 控制寄存器 2	0x0
HWTG _(P1B)	0x008	R/W	ADC 硬件触发控制寄存器	0x0
SCAN _(P1B)	0x010	R/W	ADC 扫描寄存器	0x0
CMP0 _(P1B)	0x014	R/W	ADC 比较器 0 控制寄存器	0x0
IMSC _(P1B)	0x01C	R/W	ADC 中断使能寄存器	0x0
RIS	0x020	RO	ADC 中断源状态寄存器	0x0
MIS	0x024	RO	ADC 已使能中断状态寄存器	0x0
ICLR	0x028	WO	ADC 中断清零寄存器	0x0
LOCK	0x02C	R/W	ADC 写使能控制寄存器	0x0
--	--	--	--	--
DATA0	0x080	RO	ADC 通道 0 转换结果寄存器	0x0
DATA1	0x084	RO	ADC 通道 1 转换结果寄存器	0x0
DATA2	0x088	RO	ADC 通道 2 转换结果寄存器	0x0
DATA3	0x08C	RO	ADC 通道 3 转换结果寄存器	0x0
DATA4	0x090	RO	ADC 通道 4 转换结果寄存器	0x0
DATA5	0x094	RO	ADC 通道 5 转换结果寄存器	0x0
DATA6	0x098	RO	ADC 通道 6 转换结果寄存器	0x0
DATA7	0x09C	RO	ADC 通道 7 转换结果寄存器	0x0
DATA8	0x0A0	RO	ADC 通道 8 转换结果寄存器	0x0
DATA9	0x0A4	RO	ADC 通道 9 转换结果寄存器	0x0
DATA10	0x0A8	RO	ADC 通道 10 转换结果寄存器	0x0
DATA11	0x0AC	RO	ADC 通道 11 转换结果寄存器	0x0
DATA12	0x0B0	RO	ADC 通道 12 转换结果寄存器	0x0
DATA13	0x0B4	RO	ADC 通道 13 转换结果寄存器	0x0
DATA14	0x0B8	RO	ADC 通道 14 转换结果寄存器	0x0
DATA15	0x0BC	RO	ADC 通道 15 转换结果寄存器	0x0
DATA16	0x0C0	RO	ADC 通道 16 转换结果寄存器	0x0
DATA17	0x0C4	RO	ADC 通道 17 转换结果寄存器	0x0
DATA18	0x0C8	RO	ADC 通道 18 转换结果寄存器	0x0
DATA19	0x0CC	RO	ADC 通道 19 转换结果寄存器	0x0
DATA20	0x0D0	RO	ADC 通道 20 转换结果寄存器	0x0
DATA21	0x0D4	RO	ADC 通道 21 转换结果寄存器	0x0
DATA22	0x0D8	RO	ADC 通道 22 转换结果寄存器	0x0
DATA23	0x0DC	RO	ADC 通道 23 转换结果寄存器	0x0
DATA24	0x0E0	RO	ADC 通道 24 转换结果寄存器	0x0
DATA25	0x0E4	RO	ADC 通道 25 转换结果寄存器	0x0
DATA26	0x0E8	RO	ADC 通道 26 转换结果寄存器	0x0
DATA27	0x0EC	RO	ADC 通道 27 转换结果寄存器	0x0
DATA28	0x0F0	RO	ADC 通道 28 转换结果寄存器	0x0
DATA29	0x0F4	RO	ADC 通道 29 转换结果寄存器	0x0
DATA30	0x0F8	RO	ADC 通道 30 转换结果寄存器	0x0

注: (P1B)标注的寄存器为被保护的寄存器, 当 LOCK==55H 时, 标注的寄存器允许写入; =其他值, 禁止写入。

20.5 寄存器说明

20.5.1 ADC 控制寄存器 (CON)

位	符号	描述	复位值
31:19	-	保留	-
18:16	ADCICHS	ADC 内部通道 (AN30) 选择位 000: Bandgap 001: OP0_O 端口 010: OP1_O 端口 011: PGA0_O 内部输出 100: PGA1_O 内部输出 101: VSS 110: VDD(ADC 参考正端) 111: VSS(ADC 参考负端)	0x0
15	-	保留	-
14	ADCSH	ADC 采样时间选择位 1: 4 个 T_{ADC} 0: 8 个 T_{ADC}	0
13	ADCSWCHE	ADC 通道软件开启使能位 0: 由硬件自动开启 1: 开启的通道由 ADCSWCHS 决定	0
12:5	-	保留	0x0
4	ADCEN	ADC 使能控制位 0: 禁止 1: 使能	0
3	ADCMS	ADC 模式选择位 0: 单次转换 1: 连续转换	0
2:0	ADCDIV	ADC 时钟预分频选择位 $F_{ADC} = PCLK/2^{ADCDIV}$	0x0

20.5.2 ADC 控制寄存器 2(CON2)

位	符号	描述	复位值
31:8	-	保留	-
7	ADCST	ADC 转换开始(转换结束后硬件自动清零) 0: 转换结束或 ADC 处于空闲模式 (写 0 无效) 1: 开始转换(ADCEN 必须为 1)	0
6:5	-	保留	-
4:0	ADCSWCHS	ADC 通道软件选择位 (需要 ADCSWCHE=1 才能生效) 00000 选择通道 0 00001 选择通道 1 11110 选择通道 30 其他 保留	0x0

20.5.3 ADC 扫描寄存器 (SCAN)

位	符号	描述	复位值
31	-	保留	0
30:0	ADCEn	ADC 通道 n 使能位(n=30-0) 0: 禁止 1: 使能	0x0

20.5.4 ADC 硬件触发控制寄存器(HWTG)

位	符号	描述	复位值
31:18	-	保留	-
17	ADCEXTEN	ADC 外部触发使能位 0: 禁止 1: 使能	0
16	ADCEXTES	ADC 外部触发边沿选择位 0: 下降沿 1: 上升沿	0
15	ADCINTTGEN	ADC 内部功能触发使能位 0: 禁止 1: 使能	0
14:12	ADCINTTGSS	ADC 内部功能触发源通道选择位 000: ADCA 转换结束信号 001: ADCB 转换结束信号 010: 禁止选择 011: 禁止选择 100: Timer0 中断信号 101: Timer1 中断信号 110: Timer2 中断信号 111: Timer3 中断信号	0x0
11:0	-	保留	-

20.5.5 ADC 转换结果寄存器(DATAx) (x=0~30)

位	符号	描述	复位值
31:12	-	保留	-
11:0	RSLT	ADC 转换结果	0x0

20.5.6 ADC 结果比较器控制寄存器(CMP0)

位	符号	描述	复位值
31	ADCCMP0EN	ADC 结果比较器 0 使能位 0: - 1: 使能	0
30	ADCCMP0O	ADC 结果比较器 0 结果位 (只读) (选择的通道转换完毕后自动更新该位) 0: 不满足比较的条件 1: 满足比较条件	0
29	-	保留	-
28	ADCCMP0COND	ADC 比较器 0 比较条件选择位 0: ADC 结果<预设值	0

		1: ADC 结果>=预设值	
27:24	ADCCMP0MCNT	ADC 比较器 0 匹配次数预设值 指定的通道的模数转换结果和比较条件匹配时，内部计数器加 1，当内部计数器等于 ADCCMPxMCNT+1 的值时，之后内部计数器值自动清零。若累加的过程中不满足匹配条件，内部计数器的值也将自动清零，即该累加过程具滤波功能。 匹配的同时产生 ADC 比较事件。 注意： - ADC 比较器 0 比较事件将置中断标志 ADCCMP0IF 为 1；	0x0
23:21	-	保留	0x0
20:16	ADCCMP0CHS	ADC 比较器 0 比较通道选择位 00000- 通道 0 11110- 通道 30 其他- 保留	0x0
15:12	-	保留	-
11:0	ADCCMP0DATA	ADC 比较器 0 数据预设值(12 位)	0x0

20.5.7 ADC 中断使能寄存器(IMSC)

位	符号	描述	复位值
31	ADCIMSC31	ADC 结果比较器 0 中断使能位 0: 禁止 1: 使能	0
30:0	ADCIMSCn	ADC 通道 n 中断使能位(n=30-0) 0: 禁止 1: 使能	0x0

20.5.8 ADC 中断源状态寄存器(RIS)

位	符号	描述	复位值
31	ADC RIS31	ADC 结果比较器 0 中断源状态 0: 中断源未产生中断 1: 中断源产生中断	0
30:0	ADC RISn	ADC 通道 n 中断源状态(n=30-0) 0: 中断源未产生中断 1: 中断源产生中断	0x0

20.5.9 ADC 已使能中断状态寄存器(MIS)

位	符号	描述	复位值
31	ADC MIS31	ADC 结果比较器 0 中断状态 0: 未产生中断 1: 使能且产生中断	0
30:0	ADC MISn	ADC 通道 n 中断状态(n=30-0) 0: 未产生中断 1: 使能且产生中断	0x0

20.5.10 ADC 中断清零寄存器(ICLR)

位	符号	描述	复位值
31	ADCICLR31	写 1 清零 ADC 结果比较器 0 中断状态 写 0 不影响	0
30:0	ADCICLRn	写 1 清零 ADC 通道 n 中断状态 写 0 不影响 (n=30-0)	0x0

20.5.11 ADC 写使能控制寄存器(LOCK)

位	符号	描述	复位值
31:8	-	保留	-
7:0	LOCK	当 LOCK=0x55 时，使能操作 ADC 相关寄存器 (详见寄 ADC 存器映射说明) LOCK=其他值时，禁止操作 ADC 相关寄存器	0x0

21. 快速模数转换（ADCB）

21.1 概述

芯片包含一个 12 位 31 通道快速逐次逼近型模数转换器(ADCB)。

21.2 特性

- ◆ 模拟输入电压范围：AVSS(VSS/AVREFN) ~ AVDD(VDD/AVREFP)。
- ◆ 最大采样速率：1.2Msps。
- ◆ 多达30路外部单端模拟输入通道。
- ◆ 支持两种功耗模式：高速模式与低电流模式。
- ◆ 高速模式下单次采样与转换时间为：52* T_{ADCK} (采样时间设置为13.5* T_{ADCK})。
- ◆ 单次模式：对指定通道执行一次A/D转换。
- ◆ 连续模式：对所有选定的通道都执行A/D转换。
- ◆ 支持外部输入信号触发ADC转换。
- ◆ 支持转换完毕产生中断。
- ◆ 内置AD转换结果比较器。
- ◆ 每个通道的转换结果都存储在指定设置的数据寄存器中。
- ◆ 通道30可测试专用模拟电压信号(OP0/1的输出，PGA0/1的内部输出，内部基准，ADC参考正/负端等)。

21.3 功能描述

21.3.1 ADC 的通道

ADC通道号	ADC通道	ADC通道优先级	说明
0	AN0	最高	ADC通道0
1	AN1		ADC通道1
2	AN2		ADC通道2
...	...		...
n	ANn		ADC通道n
...	...		...
29	AN29		ADC通道29
30	AN30		内部模拟量通道

注：AN0-AN19 任意组合通道支持连续模式转换，优先级 AN0 最高，AN19 最低。

软件启动转换支持 AN0-AN30 中任意通道，但是 ADC 转换结果只能存放于 DATA0~DATA19；

硬件触发转换和连续转换模式仅支持 AN0-AN19 中任意通道。

AN30 通道的内部模拟量选择：

ADCICHS<2:0>	内部模拟量选择	说明
0	Bandgap(1.2V)	1.2V基准源
1	OP0_O（端口）	OP0的输出
2	OP1_O（端口）	OP1的输出
3	PGA0_O（内部信号）	PGA0的输出
4	PGA1_O（内部信号）	PGA1的输出
5	VSS	负端参考电压
6	AVDD(VDD)	正端参考电压
7	AVSS(VSS)	负端参考电压

21.3.2 ADC 的功耗模式

ADC 工作模式分为两种：高速模式与低电流模式。

高速模式：该模式下转换速度较快。

低电流模式：该模式转换速度稍慢，ADC 的工作电流显著下降。对转换速率要求不高的应用来说，可采用此模式来降低 ADC 的功耗。此模式的逐次比较时间比高速模式多 10 个 T_{ADCK} 的时间。

21.3.3 ADC 的转换模式

ADC 转换模式分为两种：单次转换模式与连续转换模式。

单次转换模式：

对已使能优先级最高的通道进行一次转换之后结束操作并产生中断标志位。

连续转换模式：

对所有已使能的通道进行转换之后结束操作并产生中断标志位，未使能的通道忽略跳过。

ADCSWCHE=0 时，软件通道开启禁止，ADC 通道的选择与开启由硬件自动控制。

ADCSWCHE=1 时，软件通道开启使能，ADC 通道的选择与开启由 ADCSWCHS 来控制，ADCSWCHS 选择某一通道后，该通道自动开启（ADCEN 必须为 1）。在此条件下连续模式实际是对 ADCSWCHS 选择的通道进行多次转换。

21.3.4 ADC 的时钟

ADC 的时钟来源于 APB 时钟，可选择 8 种分频 1/2/4/8/16/32/64/128，通过 ADCCON.ADCDIV 来配置。

高速模式下单次转换模式 AD 转换的时间（ T_{ADC} ）：

$$2 * T_{ADCK} \text{（默认开关稳定时间）} + 13.5 * T_{ADCK} \text{（默认采样时间）} + 31.5 * T_{ADCK} \text{（逐次比较时间）} + 5 * T_{ADCK}$$

高速模式模式下连续转换模式完成一次 AD 转换的时间（ T_{ADC} ）：

$$2 * T_{ADCK} \text{（默认开关稳定时间）} + 13.5 * T_{ADCK} \text{（默认采样时间）} + 31.5 * T_{ADCK} \text{（逐次比较时间）} + 3 * T_{ADCK}$$

ADCSWCHE=1 时，实际的开关稳定时间为选择到某一通道后到开始转换的时间。

21.3.5 ADC 的通道的转换结果及中断源状态

ADCCON (ADCSWCHE)	ADCSCAN (ADEN)	通道说明	结果存放	中断源状态
x	0	关闭所有通道	-	-
0	$x(x > 0)$	开启 ADCSCAN 中设置的通道	将结果存在 ADCSCAN 中设置的对应通道寄存器中	中断源状态存放在寄存器 RIS 中 (ADCRI $S_{n,n}$ 为 ADCSCAN 中设置的对应通道)
1	$x(x > 0)$	开启 ADCSWCHS 中设置的通道	设置 ADCSCAN 中任意有效的 1 个通道，将结果存在该通道对应的寄存器中	中断源状态存放在寄存器 RIS 中 (ADCRI $S_{n,n}$ 为 ADCSCAN 中使能的对应寄存器)

注：ADCAWCHE=0 时，转换通道和转换结果均由 ADCSCAN 寄存器配置，AN0-AN19 可选。

ADCAWCHE=1 时，转换通道和转换结果分别由 ADCSWCHS 和 ADCSCAN 配置。ADCSWCHS 配置转换通道在 AN0~AN30 任选一个；ADCSCAN 配置转换结果寄存器，在 DATA0~DATA19 中任选一个。

21.3.6 ADC 软件启动

在寄存器 ADCCON2.ADCST 位中写入 1，将启动 ADC 转换。转换完毕后，该位硬件自动清零。

在 ADC 转换期间，任何触发启动信号将被忽略。

21.3.7 ADC 硬件触发启动

触发源：

ADC 除了软件启动转换之外，还可通过硬件触发 ADC 转换。硬件触发源的种类有：

- 1) 外部触发
- 2) 内部触发

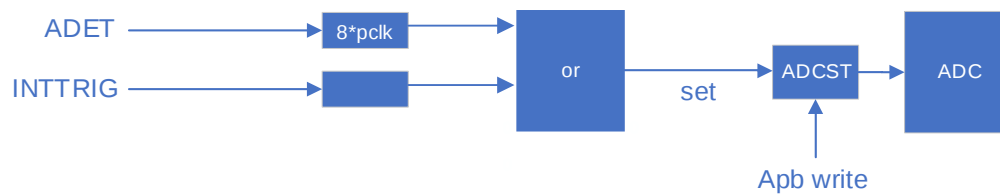


图 21-1：ADC 硬件触发启动

外部触发：

外部触发可选择上升沿或下降沿启动 ADC，检测到外部触发信号后，经过 2 个 PCLK 时钟的滤波，ADCST 将置 1，启动 ADC 转换。

内部触发：

内部触发包括：ADCA，ADCB，TIMER0/1/2/3 触发。

ADCA：ADCA 的转换结束

ADCB：ADCB 的转换结束

Timer0：Timer0 的已使能中断(TMR0MIS)

Timer1：Timer1 的已使能中断(TMR1MIS)

Timer2：Timer2 的已使能中断(TMR2MIS)

Timer3：Timer3 的已使能中断(TMR3MIS)

21.4 寄存器映射

(ADCB 基地址 = 0x4D80_0000)RO: 只读, WO: 只写, R/W: 读写

寄存器	偏移量	读/写	描述	复位值
CON _(P1B)	0x000	R/W	ADC 控制寄存器	0xD000
CON2 _(P1B)	0x004	R/W	ADC 控制寄存器 2	0x0
HWTG _(P1B)	0x008	R/W	ADC 硬件触发控制寄存器	0x0
SCAN _(P1B)	0x010	R/W	ADC 扫描寄存器	0x0
CMP0 _(P1B)	0x014	R/W	ADC 结果比较器 0 控制寄存器	0x0
CMP1 _(P1B)	0x018	R/W	ADC 结果比较器 1 控制寄存器	0x0
IMSC _(P1B)	0x01C	R/W	ADC 中断使能寄存器	0x0
RIS	0x020	RO	ADC 中断源状态寄存器	0x0
MIS	0x024	RO	ADC 已使能中断状态寄存器	0x0
ICLR	0x028	WO	ADC 中断清零寄存器	0x0
LOCK	0x02C	R/W	ADC 写使能控制寄存器	0x0
--	--	--	--	--
TEST _(P1B)	0x048	R/W	ADC 测试寄存器	0x0
--	--	--	--	--
DATA0	0x080	RO	ADC 通道 0 转换结果寄存器	0x0
DATA1	0x084	RO	ADC 通道 1 转换结果寄存器	0x0
DATA2	0x088	RO	ADC 通道 2 转换结果寄存器	0x0
DATA3	0x08C	RO	ADC 通道 3 转换结果寄存器	0x0
DATA4	0x090	RO	ADC 通道 4 转换结果寄存器	0x0
DATA5	0x094	RO	ADC 通道 5 转换结果寄存器	0x0
DATA6	0x098	RO	ADC 通道 6 转换结果寄存器	0x0
DATA7	0x09C	RO	ADC 通道 7 转换结果寄存器	0x0
DATA8	0x0A0	RO	ADC 通道 8 转换结果寄存器	0x0
DATA9	0x0A4	RO	ADC 通道 9 转换结果寄存器	0x0
DATA10	0x0A8	RO	ADC 通道 10 转换结果寄存器	0x0
DATA11	0x0AC	RO	ADC 通道 11 转换结果寄存器	0x0
DATA12	0x0B0	RO	ADC 通道 12 转换结果寄存器	0x0
DATA13	0x0B4	RO	ADC 通道 13 转换结果寄存器	0x0
DATA14	0x0B8	RO	ADC 通道 14 转换结果寄存器	0x0
DATA15	0x0BC	RO	ADC 通道 15 转换结果寄存器	0x0
DATA16	0x0C0	RO	ADC 通道 16 转换结果寄存器	0x0
DATA17	0x0C4	RO	ADC 通道 17 转换结果寄存器	0x0
DATA18	0x0C8	RO	ADC 通道 18 转换结果寄存器	0x0
DATA19	0x0CC	RO	ADC 通道 19 转换结果寄存器	0x0

注:

- 1) (P1B)标注的寄存器为被保护的寄存器。
- 2) (P1B): LOCK==55H 时, 标注的寄存器允许写入; =其他值, 禁止写入。

21.5 寄存器说明

21.5.1 ADC 控制寄存器(CON)

位	符号	描述	复位值
31	ADCRST	ADC 模块复位控制位 0: --- 1: ADC 模块复位	0
30:26	-	必须为 0	0x0
25:24	ADMODE10	ADC 功耗模式选择位 00: 高速模式 01: 保留, 禁止选择 10: 保留, 禁止选择 11: 低电流模式	0x0
23:16	ADCNSMP	ADC 内部采样时间选择位 00000000: 禁止选择 至 00000100: 00000101: 5.5 ADC clockcycles 00000110: 6.5 ADC clockcycles 00000111: 7.5 ADC clockcycles 00001000: 8.5 ADC clockcycles 00001001: 9.5 ADC clockcycles 00001010: 10.5 ADC clockcycles 00001011: 11.5 ADC clockcycles 00001100: 12.5 ADC clockcycles 00001101: 13.5 ADC clockcycles 00001000: ... 11111110: 254.5 ADC clockcycles 11111111: 255.5 ADC clockcycles	0xD
15:14	-	必须为 0	0x0
13	ADCSWCHE	ADC 通道软件开启使能位 0: 由硬件自动开启 1: 通道开启由 ADCSWCHS 决定	0
12	ADCNDISEN	ADC 充放电功能选择位 0: 放电 1: 充电	0
11:8	ADCNDISTS	ADC 充放电时间选择位 0000: 不进行充电或放电 0001: 禁止选择 0010: 2 ADC clockcycles 0011: 3 ADC clockcycles ... 1111: 15 ADC clockcycles	0x0
7:6	ADCVS	ADC 正端参考选择位 00: 选择 VDD 01: 选择 AVREFP 10: 禁止选择 11: 禁止选择	0x0
5	ADCGS	ADC 负端参考选择位	0

		0: 选择 VSS 1: 选择 AVREFN	
4	ADCEN	ADC 使能控制位 0: 禁止 1: 使能	0
3	ADCMS	ADC 转换模式选择位 0: 单次转换 1: 连续转换 （一次转换完所有使能的 ADC 通道，顺序为通道 0 至通道 19，没有使能的通道硬件自动忽略，不会产生转换操作）	0
2:0	ADCDIV	ADC 时钟预分频选择位 $F_{ADC} = PCLK/2^{ADCDIV}$	0x0

21.5.2 ADC 控制寄存器 2(CON2)

位	符号	描述	复位值
31:16	-	保留	-
15:13	ADCIHS	ADC 内部通道 (AN30) 选择位 000: Bandgap 001: OP0_O 端口 010: OP1_O 端口 011: PGA0_O 内部输出 100: PGA1_O 内部输出 101: VSS 110: VDD(ADC 参考正端) 111: VSS(ADC 参考负端)	0x0
12	ADCSF4	ADC 转换状态标志位 4 (仅读) 0: - 1: 单次转换完成	0
11	ADCSF3	ADC 转换状态标志位 3 (仅读) 0: - 1: 转换完成前一个 ADC clock cycles	0
10	ADCSF2	ADC 转换状态标志位 2 (仅读) 0: - 1: 转换完成前两个 ADC clock cycles	0
9	ADCSF1	ADC 转换状态标志位 1 (仅读) 0: - 1: 转换过程中	0
8	ADCSF0	ADC 转换状态标志位 1 (仅读) 0: - 1: 采样过程中	0
7	ADCST	ADC 转换开始(转换结束后硬件自动清零) 0: 转换结束或 ADC 处于空闲模式 (写 0 无效) 1: 开始转换(ADCEN 必须为 1)	0
6	ADCSMPWAIT	ADC 采样时间延长控制位 0: - 1: 采样过程中强制保持采样状态	0
5	-	保留, 必须为 0	-
4:0	ADCSWCHS	ADC 通道软件选择选择位 (需要 ADCSWCHE=1 才能生效) 00000: 选择通道 0 00001: 选择通道 1 ... 11110: 选择通道 30 其他 保留	0x0

21.5.3 ADC 硬件触发控制寄存器(HWTG)

位	符号	描述	复位值
31:18	-	保留	-
17	ADCEXTEN	ADC 外部触发使能位 0: 禁止 1: 使能	0
16	ADCEXTES	ADC 外部触发边沿选择位 0: 下降沿 1: 上升沿	0
15	ADCINTTGEN	ADC 内部功能触发使能位 0: 禁止 1: 使能	0
14:12	ADCINTTGSS	ADC 内部功能触发源通道选择位 000: ADCA 转换结束信号 001: ADCB 转换结束信号 010: 禁止选择 011: 禁止选择 100: Timer0 中断信号 101: Timer1 中断信号 110: Timer2 中断信号 111: Timer3 中断信号	0x0
11:0	-	保留	-

21.5.4 ADC 扫描寄存器(SCAN)

位	符号	描述	复位值
31:20	-	保留	-
19:0	ADCEn	ADC 通道及转换结果寄存器 n 使能位(n=19-0) 0: 禁止 1: 使能	0x0

21.5.5 ADC 测试寄存器(TEST)

位	符号	描述	复位值
31:24	ADCSWT	ADC 模拟开关切换延时时间: (即从模拟开关打开到开始采样时间) (ADCSWT+2) ADC clock cycles 注: 建议对弱信号进行 ADC 转换时延长该时间	0x0
23:0	-	保留, 必须为 0	-

21.5.6 ADC 转换结果寄存器(DATAx) x=0~19

位	符号	描述	复位值
31:12	-	保留	-
11:0	RSLT	ADC 转换结果	0x0

21.5.7 ADC 结果比较器控制寄存器 0(CMPx) x=0~1

位	符号	描述	复位值
31	ADCCMPxEN	ADC 结果比较器 x 使能位 0: - 1: 使能	0
30	ADCCMPxO	ADC 结果比较器 x 结果位 (只读) (选择的通道转换完毕后自动更新该位) 0: 不满足比较的条件 1: 满足比较条件	0
29	-	保留	-
28	ADCCMPxCOND	ADC 结果比较器 x 比较条件选择位 0: ADC 结果<预设值 1: ADC 结果>=预设值	0
27:24	ADCCMPxMCNT	ADC 结果比较器 x 匹配次数预设值 指定的通道的模数转换结果和比较条件匹配时, 内部计数器加 1, 当内部计数器等于 ADCCMPxMCNT+1 的值时, 之后内部计数器值自动清零。若累加过程中不满足匹配条件, 内部计数器值也将自动清零, 即该功能具有滤波功能。 注意: - ADC 结果比较器 0 比较事件将置中断标志 - ADCCMP0IF 为 1;	0x0
23:21	-	保留	-
20:16	ADCCMPxCHS	ADC 结果比较器 x 比较通道选择位 00000: 通道 0 10011: 通道 19 其他: 保留	0x0
15:12	-	保留	-
11:0	ADCCMPxDATA	ADC 比较器 x 数据预设值(12 位)	0x0

21.5.8 ADC 中断源状态寄存器(RIS)

位	符号	描述	复位值
31	ADCRIS31	ADC 结果比较器 0 中断源状态 0: 中断源未产生中断 1: 中断源产生中断	0
30:0	ADCRISn	ADC 通道 n 中断源状态(n=19-0) 0: 中断源未产生中断 1: 中断源产生中断	0x0

21.5.9 ADC 已使能中断状态寄存器(MIS)

位	符号	描述	复位值
31	ADCNIS31	ADC 结果比较器 0 中断状态 0: 未产生中断 1: 使能且产生中断	0
30:0	ADCNISn	ADC 通道 n 中断状态(n=19-0) 0: 未产生中断 1: 使能且产生中断	0x0

21.5.10 ADC 中断清零寄存器(ICLR)

位	符号	描述	复位值
31	ADCICLR31	写 1 清零 ADC 结果比较器 0 中断状态 写 0 不影响	0
30:0	ADCICLRn	写 1 清零 ADC 通道 n 中断状态(n=19-0) 写 0 不影响	0x0

21.5.11 ADC 写使能控制寄存器(LOCK)

位	符号	描述	复位值
31:8	-	保留	-
7:0	LOCK	当 LOCK=0x55 时, 使能操作 ADC 相关寄存器 (详见寄 ADC 存器映射说明) LOCK=其他值时, 禁止操作 ADC 相关寄存器	0x0

21.5.12 ADC 中断使能寄存器(IMSC)

位	符号	描述	复位值
31	ADCIMSC31	ADC 结果比较器 0 中断使能位 0: 禁止 1: 使能	0
30:0	ADCIMSCn	ADC 通道 n 中断使能位(n=19-0) 0: 禁止 1: 使能	0x0

22. 运算放大器（OP0/1, PGA0/1）

22.1 概述

芯片包含两个基本运放模块与两个可编程增益放大器。利用少量外围元器件可实现基本的信号放大与信号运算功能。

22.2 特性

OP (运算放大器)

- ◆ 每个运放三端均和 GPIO 端口复用。
- ◆ 正端可选择 BandGap（1.2V）输入。
- ◆ 可配置成比较器模式。
- ◆ OP0/1 输出端口经过选择后接至 ADC 通道 AN0_30 与 AN1_30 分别接至 ADCA 与 ADCB。

PGA (可编程增益放大器)

- ◆ 增益可调节：4X/8X/10X/12X/14X/16X/32X。
- ◆ 正端 4 路输入。
- ◆ 支持运放（OP）模式。
- ◆ 支持伪差分结构，反馈地可选择从外部端口接入。
- ◆ PGA0/1 输出端口经过选择后接至 ADC 通道 AN0_30 与 AN1_30 分别接至 ADCA 与 ADCB。

22.3 功能说明

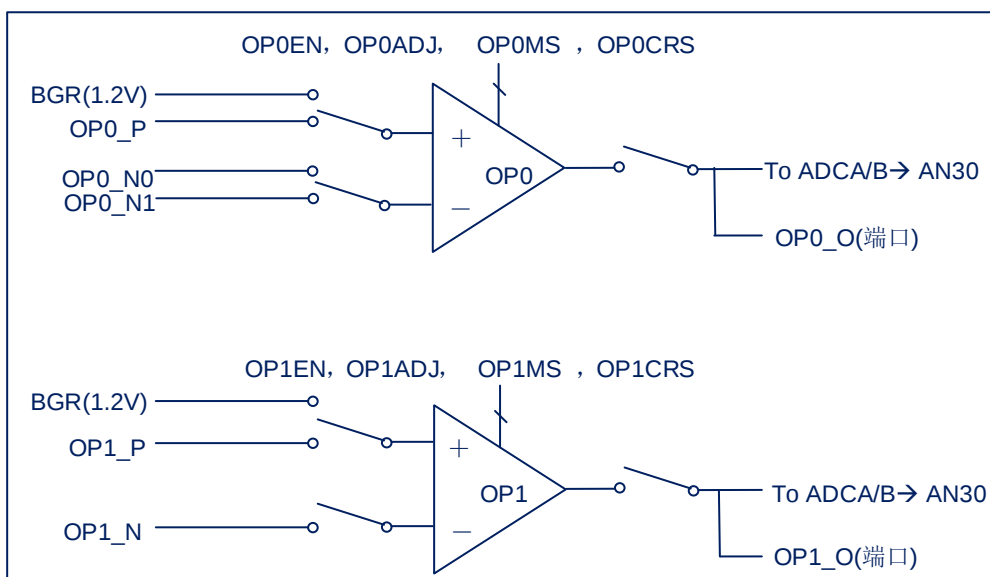


图 22-1: 运放与 PGA 结构图 (1)

在配置运放使能之前，必须先将相关端口配置成模拟端口。

在运放模式下，OPn_O 端口输出必须打开使能实现运放输出功能。

在比较器模式下，OPn_O 端口输出不需要打开。

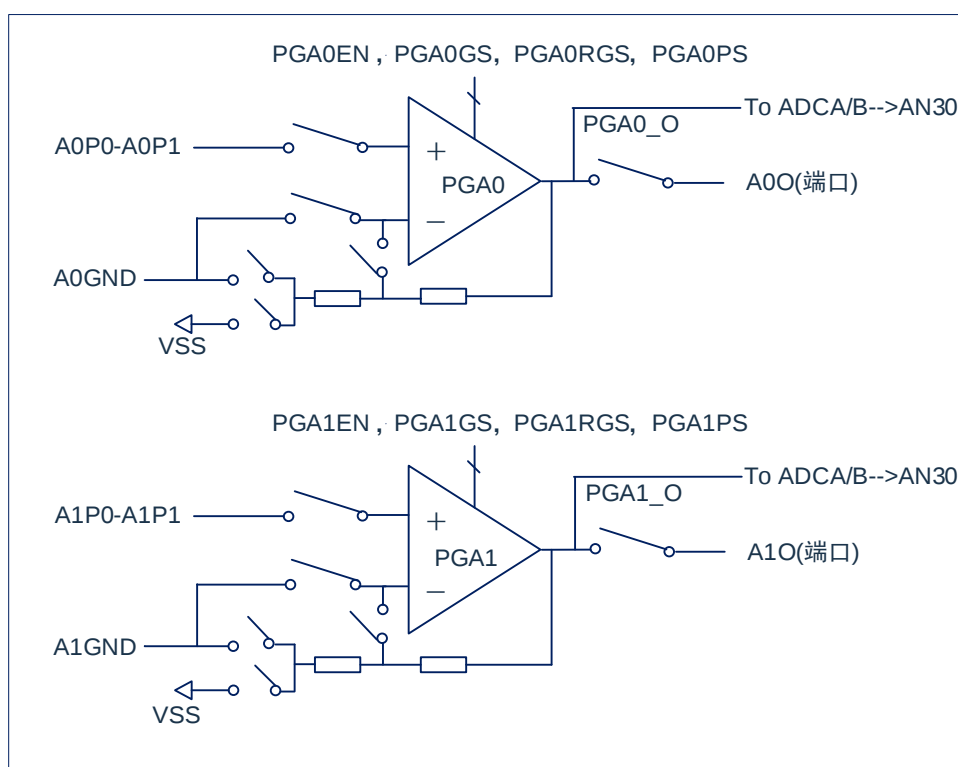


图 22-2: 运放与 PGA 结构图 (2)

配置 PGA 使能之前，必须先将相关端口配置成模拟端口。

在 PGA 模式下，AnO 端口输出功能可选择打开。

在 OP 模式下，AnO 端口输出必须打开才能实现运放输出功能。

22.4 寄存器映射

(OP0 基地址 = 0x4C80_0000; OP1 基地址 = 0x4C80_000C)

RO: 只读, WO: 只写, R/W: 读写

寄存器	偏移量	读/写	描述	复位值
CON0	0x000	R/W	OP 控制寄存器 0	0x0
CON1	0x004	R/W	OP 控制寄存器 1	0x10

(PGA0 基地址 = 0x4C80_0018; PGA1 基地址 = 0x4C80_0024)

RO: 只读, WO: 只写, R/W: 读写

寄存器	偏移量	读/写	描述	复位值
CON	0x000	R/W	PGA 控制寄存器	0x0

22.5 寄存器说明

22.5.1 运放 n 控制寄存器 0(CON0)(n=0-1)

位	符号	描述	复位值
31:8	-	保留	-
7	OPnEN	运放 n 使能位 0: 禁止 1: 使能	0
6	-	必须为 0	0
5	OPnMS	运放 n 工作模式选择 0: 运放模式 1: 比较模式	0
4	OPnOS	运放 n 输出通道使能位 0: 禁止 1: OPn_O 输出使能	0
3:2	OPnNS	运放 n 负端通道选择位 00: OPn_N0 01: OPn_N1 (选择该配置只针对 OP0) 其他: 禁止	0x0
1:0	OPnPS	运放 n 正端通道选择位 00: OPn_P 01: 1.2V(Bandgap) 其他: 禁止	0x0

22.5.2 运放 n 控制寄存器 1(CON1)(n=0-1)

位	符号	描述	复位值
31:8	-	保留	-
7	OPnOUT	运放 n 调节结果位/比较器模式输出 (只读)	0
6:0	-	保留	-

22.5.3 PGAn 控制寄存器 0(CON)(n=0-1)

位	符号	描述	复位值
31:16	-	保留	-
15	PGAnEN	PGAn 使能位 0: 禁止 1: 使能	0
14:12	PGAnGS	PGAn 增益选择位 (PGA 模式有效) 000: 4x 001: 8x 010: 10x 011: 12x 100: 14x 101: 16x 11x: 32x	0x0
11	PGAnRGS	PGAn 反馈电阻接地端选择 (PGA 模式有效) 0: 接到内部地 1: 接到 AnGND 端口	0
10	PGAnMS	PGAn 模式选择位 0: PGA 模式 (反馈电路开启) 1: OP 模式 (反馈电路断开)	0
9:8	PGAnOS	PGAn 输出通道使能位 00: 禁止 01: AnO (运放模式下必须选择) 其他: 禁止写入	0x0
7:6	-	保留	0x0
5:4	PGAnPS	PGAn 正端通道选择位 00: AnP0 01: AnP1 10: AnP2 11: AnP3	0x0
3:0	-	保留	-

23. 模拟比较器（ACMP0/1）

23.1 概述

芯片内部包含两个模拟比较器。可按照比较器的配置适用于不同的应用场合。当正端电压大于负端电压时，比较器输出逻辑 1，反之输出 0，也可以通过输出极性选择位进行改变。当比较器输出值发生改变时，每路比较器都可通过配置产生中断。

23.2 特性

- ◆ 模拟输入电压范围：0~(VDD-1.5V)。
- ◆ 支持单边/双边迟滞功能。
- ◆ 支持迟滞电压选择(10mV/20mV/60mV-典型值)。
- ◆ 每个比较器正端可选择 4 路端口输入与 OP0/1，PGA0/1 的输出端口。
- ◆ 每个比较器负端可选择端口输入与内部参考电压。
- ◆ 内部参考电压 VREF 可选择内部 Bandgap(1.2V)与 VDD 的分压输出。
- ◆ 内部参考分压范围：(2/20)*VREF~(17/20)*VREF 共 16 档位选择。
- ◆ 输出可滤波时间可选择：0~512*Ts_{ys}。
- ◆ 输出改变可产生中断。

23.3 功能说明

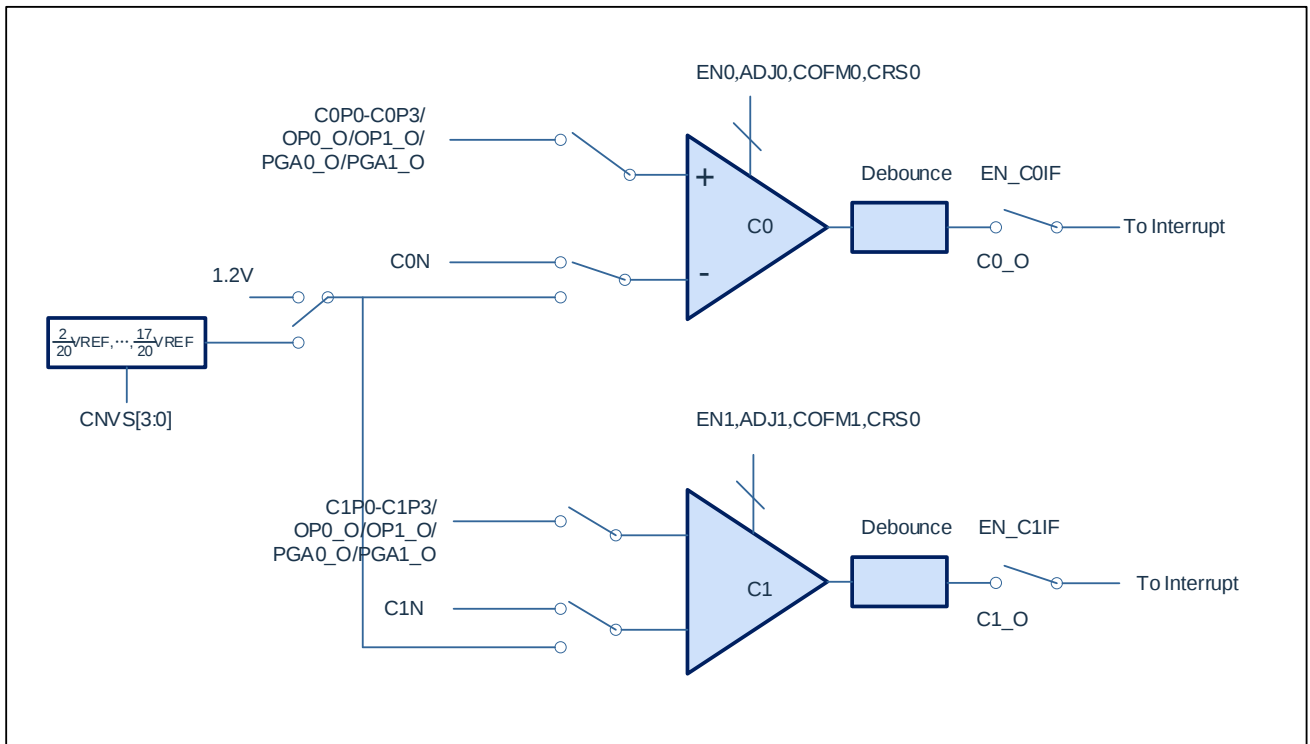


图 23-1: 比较器结构图

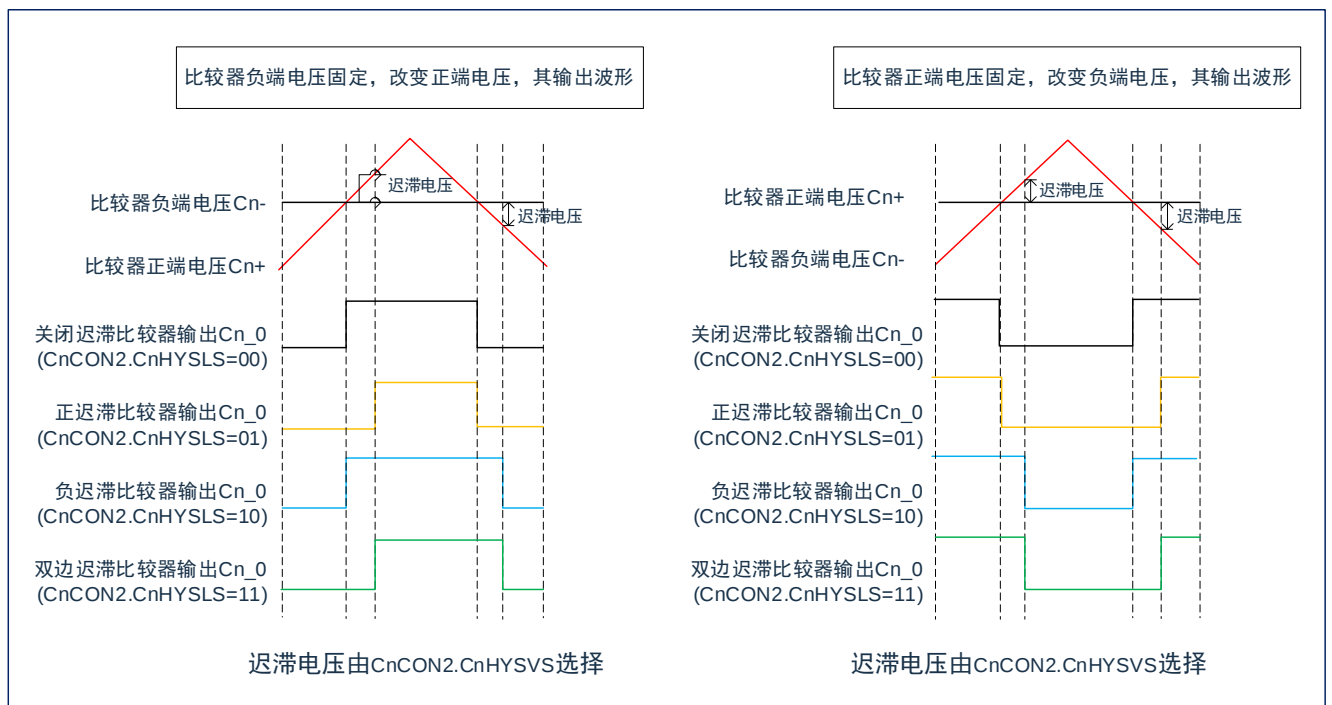


图 23-2: 比较器迟滞功能结构框图

23.4 寄存器映射

(ACMP 基地址 = 0x4D00_0000)RO: 只读, WO: 只写, R/W: 读写

寄存器	偏移量	读/写	描述	复位值
C0CON0 _(P1B)	0x000	R/W	模拟比较器 0 控制寄存器 0	0x0
C0CON1 _(P1B)	0x004	R/W	模拟比较器 0 控制寄存器 1	0x10
C0CON2 _(P1B)	0x008	R/W	模拟比较器 0 控制寄存器 2	0x0
C1CON0 _(P1B)	0x010	R/W	模拟比较器 1 控制寄存器 0	0x0
C1CON1 _(P1B)	0x014	R/W	模拟比较器 1 控制寄存器 1	0x10
C1CON2 _(P1B)	0x018	R/W	模拟比较器 1 控制寄存器 2	0x0
CVRCON _(P1B)	0x020	R/W	模拟比较器参考电压控制寄存器	0x0
IMSC _(P1B)	0x028	R/W	模拟比较器中断使能寄存器	0x0
RIS	0x02C	RO	模拟比较器中断源状态寄存器	0x0
MIS	0x030	RO	模拟比较器已使能中断状态寄存器	0x0
ICLR	0x034	WO	模拟比较器中断清零寄存器	0x0
LOCK	0x038	R/W	模拟比较器写使能寄存器	0x0

注:

- 1) (P1B)标注的寄存器为被保护的寄存器。
- 2) (P1B): LOCK==55H 时, 标注的寄存器允许写入; =其他值, 禁止写入。

23.5 寄存器说明

23.5.1 模拟比较器 n 控制寄存器 0(CnCON0)(n=0-1)

位	符号	描述	复位值
31:16	-	保留	-
15	CnEN	模拟比较器 n 使能位 0: 禁止 1: 使能	0
14:13	-	必须为 0	0x0
12:9	-	保留	-
8	C1P2_SEL	比较器正端 C1P2 通道选择 (该位只对 C1CON0 有效) 0: C1P2_A 1: C1P2_B	0
7	-	保留	-
6:4	CnPS	模拟比较器 n 正端通道选择位 000: CnP0 端口 001: CnP1 端口 010: CnP2 端口 (选择此配置需选择 C1P2) 011: CnP3 端口 100: OP0_O 端口 101: OP1_O 端口 110: PGA0_O (PGA0 内部输出) 111: PGA1_O (PGA0 内部输出)	0x0
3	-	保留	0
2	C1NS1	比较器负端选择位(该位只对 C1CON0 有效) 0: C1N_A 1: C1N_B	0
1:0	CnNS	模拟比较器 n 负端通道选择位 00: CnN (选择此配置需选择 C1NS1) 01: Vref (Bandgap or k*VDD) 1x: 禁止	0x0

23.5.2 模拟比较器 n 控制寄存器 1(CnCON1)(n=0-1)

位	符号	描述	复位值
31:10	-	保留	-
9	CnOUT	模拟比较器 n 结果位 (只读)	0
8:0	-	保留	-

23.5.3 模拟比较器 n 控制寄存器 2(CnCON2)(n=0-1)

位	符号	描述	复位值
31:14	-	保留	-
13:12	CnHYSLS	模拟比较器 n 迟滞方式控制位 00: 无迟滞 01: 正迟滞 10: 负迟滞 11: 双边迟滞 详见功能说明中相应框图	0x0
11:10	CnHYSVS	模拟比较器 n 迟滞电压选择 (调节模式下无效) 00: 无迟滞 01: 10mV 10: 20mV 11: 60mV	0x0
9	CnPOS	模拟比较器 n 输出极性选择位 0: 正常输出 1: 反相输出	0
8	CnFE	模拟比较器 n 输出滤波使能位 0: 禁止 1: 使能	0
7:4	-	保留	-
3:0	CnFS	模拟比较器 n 输出滤波时间选择位 0000: (0~1)*Tpclk 0001: (1~2)*Tpclk 0010: (2~3)*Tpclk 0011: (4~5)*Tpclk 0100: (8~9)*Tpclk 0101: (16~17)*Tpclk 0110: (32~33)*Tpclk 0111: (64~65)*Tpclk 1000: (128~129)*Tpclk 1001: (256~257)*Tpclk 1010: (512~513)*Tpclk 其他: (0~1)*Tpclk	0x0

23.5.4 模拟比较器参考电压控制寄存器(CVRCON)

位	符号	描述	复位值
31:6	-	保留	-
5:4	CSVSR	模拟比较器负端参考电压选择位 0x: 选择 1.2V (Bandgap) 10: 选择 $k \cdot VDD$ 11: 选择 $k \cdot 1.2V$ (0.12V~1.02V)	0x0
3:0	CVS	模拟比较器参考电压分压系数 k 选择位 0000: 2/20 0001: 3/20 ... 1111: 17/20 注: ◆ 选择 VDD 分压的 Step 为 $VDD(1/20)$ ◆ 选择 1.2V 分压的 Step 为 60mV	0x0

23.5.5 模拟比较器中断使能寄存器(IMSC)

位	符号	描述	复位值
31:2	-	保留	-
1	EN_C1IF	模拟比较器 1 中断使能位 0: 禁止 1: 允许	0
0	EN_C0IF	模拟比较器 0 中断使能位 0: 禁止 1: 允许	0

23.5.6 模拟比较器中断源状态寄存器(RIS)

位	符号	描述	复位值
31:2	-	保留	-
1	RIS_C1IF	模拟比较器 1 中断源状态位 0: 未产生中断 1: 已产生中断(事件产生)	0
0	RIS_C0IF	模拟比较器 0 中断源状态位 0: 未产生中断 1: 已产生中断(事件产生)	0

23.5.7 模拟比较器已使能中断源状态寄存器(MIS)

位	符号	描述	复位值
31:2	-	保留	-
1	MIS_C1IF	模拟比较器 1 已使能中断状态位 0: 未产生中断 1: 已产生中断	0
0	MIS_C0IF	模拟比较器 0 已使能中断状态位 0: 未产生中断 1: 已产生中断	0

23.5.8 模拟比较器中断清零控制寄存器(ICLR)

位	符号	描述	复位值
31:2	-	保留	-
1	ICLR_C1IF	模拟比较器 1 中断清零控制位 写 0: 不影响 写 1: 清零 RIS_C1IF 标志位	0
0	ICLR_C0IF	模拟比较器 0 中断清零控制位 写 0: 不影响 写 1: 清零 RIS_C0IF 标志位	0

23.5.9 模拟比较器写使能控制寄存器(LOCK)

位	符号	描述	复位值
31:8	-	保留	-
7:0	LOCK	当 LOCK=0x55 时, 使能操作 ACMP 相关寄存器 (详见寄 ACMP 寄存器映射说明) LOCK=其他值时, 禁止操作 ACMP 相关寄存器	0x0

24. 存储器控制模块（FMC）

24.1 概述

最大具有 64KB 的片上 flash，用于存储应用程序。一个用户配置区，用于系统初始化。支持在应用编程（IAP），更新 flash 程序后，执行引导程序和用户程序之间切换时，无需外部复位。

24.2 特性

- ◆ 支持最大 64KB 应用程序存储空间（APROM）。
- ◆ 支持 BOOT 功能，BOOT 区与 APROM 共用最大 64KB 空间，大小可设置 1KB/2KB/4KB。
- ◆ 支持 1KB 的数据存储区域，不占用程序空间。
- ◆ 对所有片上 Flash 操作，支持 512 字节页擦除。
- ◆ 支持在系统编程（ISP）/在应用编程（IAP）来更新片上 Flash。
- ◆ 支持任意区间的程序空间代码的 CRC 校验码计算与检测。

24.3 功能描述

24.3.1 存储器结构

片上 FLASH 包含最大 64KB 用户程序区（APROM），512 Byte 用户配置区（User Configuration）。

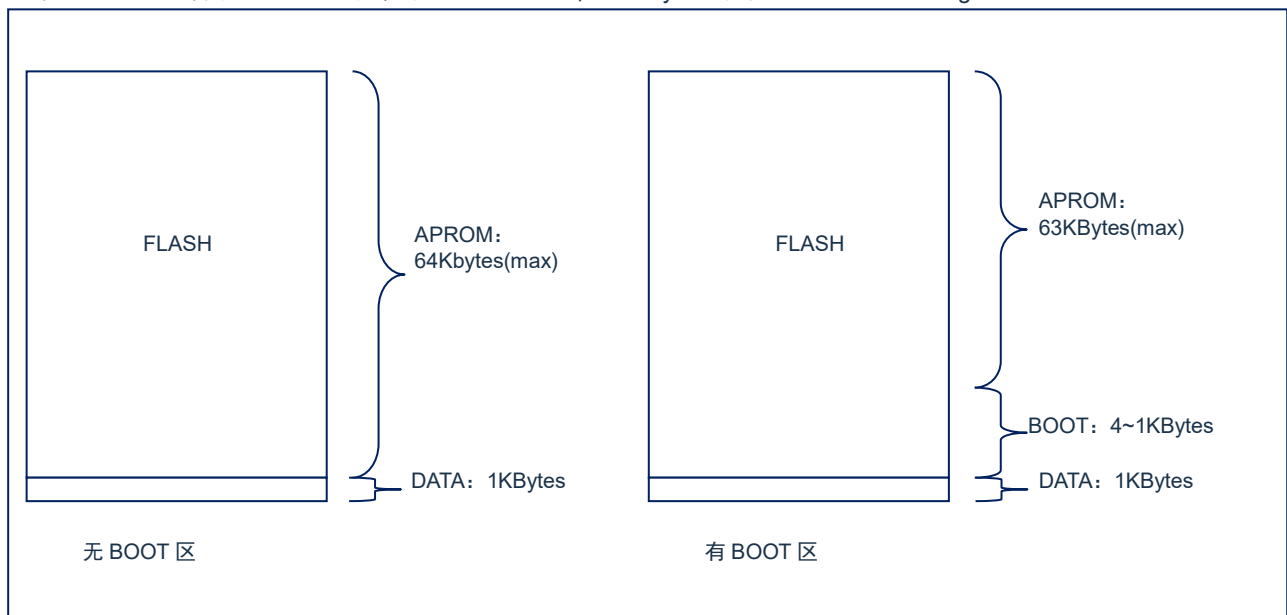


图 24-1: 存储器结构图

24.3.2 Flash 的操作

擦除：包括整体擦除和页擦除两种命令。

1) 整体擦除时，会擦除整个 APROM 空间。整体擦除操作方法如下：

- 使能访问 FMC 相关寄存器。
- 等待 FMC 空闲。
- 在 FMCCMD 中写入 0x06。
- 等待 FMC 空闲。
- 禁止访问 FMC 相关寄存器。

2) 页擦除时，每页可擦除 0x200 地址空间。页擦除操作方法如下：

- 使能访问 FMC 相关寄存器。
- 在 FMCADR 中写入页擦除首地址。
- 等待 FMC 空闲。
- 在 FMCCMD 中写入 0x03。
- 等待 FMC 空闲。
- 禁止访问 FMC 相关寄存器。

编程：擦除完成后，可对该页数据进行连续编程。编程方式如下：

- 1) 使能访问 FMC 相关寄存器。
- 2) 在 FMCADR 中设置需要编程的地址。
- 3) 在 FMCDAT 中写入需要编程的数据。
- 4) 等待 FMC 空闲。
- 5) 在 FMCCMD 中写入 0x02。
- 6) 等待 FMC 空闲。
- 7) 禁止访问 FMC 相关寄存器。

读取：包含两种读取方式：

- 1) 直接寻址方式，直接读取 0x0000-0x7FFF 地址。
- 2) 通过 FMC 命令读取，操作顺序如下：
 - 使能访问 FMC 相关寄存器。
 - 在 FMCADR 中设置需要读取的地址。
 - 在 FMCCMD 中写入 0x01。
 - 读取 FMCDAT 值。
 - 禁止访问 FMC 相关寄存器。

24.3.3 Flash 空间 CRC 校验

详见<安全相关>章节。

24.3.4 Flash 空间程序启动选择

芯片上电复位后可配置成从 APROM 启动或者从 BOOT 区启动。相关选择在用户配置区选择：

BOOT_TYPE	上电启动选择说明
1111	从 APROM 启动
0001	从 BOOT 区启动
0000	从 BOOT 区启动，需要 BOOT 引脚接地
其他	从 APROM 启动

若需要从 BOOT 启动，则需要分配给 BOOT 区有效的空间：1KBytes/2KBytes/4KBytes。

若 BOOT 分配的空间为 0KBytes，即使 BOOT_TYPE 选择从 BOOT 区启动，则实际上也从 APROM 启动。

选择从 BOOT 区启动完成引导程序后，如需要转到 APROM 程序执行，则建议执行以下步骤：

- 1) 将 FMCCON 寄存器的 ISPS 位写 1，允许下次复位程序从 APROM 执行。
- 2) 将 RSTCON 寄存器写 0x55aa669a，允许系统复位（不会重新加载启动配置）
- 3) 系统复位后，程序将从 APROM 区域执行。

程序在 APROM 运行后，如需要再转到 BOOT 区执行，则建议执行以下步骤：

- 1) 将 FMCCON 寄存器的 ISPS 位写 0，允许下次复位程序从 BOOT 区执行。
- 2) 将 RSTCON 寄存器写 0x55aa669a，允许系统复位（不会重新加载启动配置）
- 3) 系统复位后，程序将从 BOOT 区域执行。

24.4 寄存器映射

（FMC 基地址 = 0x4980_0000）RO：只读；WO：只写；RW：读写。

寄存器	偏移量	读/写	描述	复位值
CON _(P1D)	0x000	R/W	FMC 控制寄存器	-
ADR _(P1D)	0x004	R/W	FMC 地址寄存器 (FMC CRC校验起始地址寄存器)	0x0
DAT _(P1D)	0x008	R/W	FMC 数据寄存器	0x0
CMD _(P1D)	0x00C	R/W	FMC 命令寄存器	0x0
LOCK	0x010	R/W	FMC 访问使能寄存器	0x0
CRCEA _(P1D)	0x020	R/W	FMC CRC校验结束地址寄存器	0xFFFFF
CRCIN _(P1D)	0x024	R/W	FMC CRC输入寄存器	0x0
CRCD _(P1D)	0x028	R/W	FMC CRC数据寄存器	0x0

注：

- 1) (P1D)标注的寄存器为被保护的寄存器。
- 2) (P1D): LOCK==55AA6699H 时，标注的寄存器允许写入；=其他值，禁止写入。

24.5 寄存器说明

24.5.1 FMC 控制寄存器 (CON)

位	符号	描述	复位值
31:6	-	保留	-
5	BUSY	FMC 忙标志位 0: FMC 空闲 1: FMC 忙, 正常执行擦除、编程或读操作	0
4	ISPS	下一次复位后程序启动位置选择 (不包括上电复位, MCURST 复位, 外部复位) 0: 在复位后程序从 BOOT 执行 (需要配置 BOOT 区及 BOOT 使能) 1: 在复位后程序从 APROM 执行	1
3:0	-	保留	-

24.5.2 FMC 地址寄存器 (ADR)

位	符号	描述	复位值
31:0	ADDR[31:0]	字操作地址 (或 CRC 校验操作的起始地址) 0x00xx_xxxx (为 APROM) 0x1cxx_xxxx (为 DATA 区) (低两位必须为 00)	0x0

24.5.3 FMC 数据寄存器 (DAT)

位	符号	描述	复位值
31:0	FMCDAT	执行写操作时, 该数据写入 FLASH, 执行读操作时, 返回 FLASH 数据	0x0

24.5.4 FMC 命令寄存器 (CMD)

位	符号	描述	复位值
31:5	-	保留	-
4:0	FMCFUNC	FMC 功能 0x0: 保留 0x1: 读数据 0x2: 写数据 0x3: 页擦除 0xD: CRC 校验 (CRC16-CCITT) 其他: 保留	0x0

24.5.5 FMC 访问使能寄存器 (LOCK)

位	符号	描述	复位值
31:0	FMCLOCK	写入 0x55AA6699, 使能操作 FMC 其他寄存器, 读取值为 1 写其他任意值, 禁止操作 FMC 其他寄存器, 读取值为 0	0x0

24.5.6 FMC CRC 校验结束地址寄存器(CRCEA)

位	符号	描述	复位值
31:16	-	保留	-
15:0	CRCEA	CRC 校验结束地址	0xFFFF

24.5.7 FMC CRC 输入寄存器(CRCIN)

位	符号	描述	复位值
31:8	-	保留	-
7:0	CRCIN	CRC 输入需要运算的 8 位数据	0x0

24.5.8 FMC CRC 数据寄存器(CRCD)

位	符号	描述	复位值
31:16	-	保留	-
15:0	CRCD	CRC 保存运算的 16 位运算结果	0x0

25. 安全相关

25.1 概述

芯片支持代码安全与应用安全相关的功能。

25.2 唯一芯片识别号 (UID)

每颗芯片拥有不同 96 位唯一身份识别号，即唯一 ID (Unique identification)。出厂时已经设置，用户不能修改。使用时通过存储器模块读取芯片 UID (该功能需要 CMS 相关部门支持)。

读 UID 取方式有两种：

1) 通过 FMC 模块读取，相应地址映射如下：

(存储器基地址= 0x1800_0000) RO：只读；WO：只写；RW：读写。

地址	偏移量	读/写	描述	复位值
Reserved	0x000	-	保留	-
UID0	0x004	RO	UID[31:0]	-
UID1	0x008	RO	UID[63:32]	-
UID2	0x00C	RO	UID[95:64]	-

2) 通过系统控制模块 SYSCON 读取，相应地址映射如下：

(寄存器基地址= 0x5000_0000) RO：只读；WO：只写；RW：读写。

寄存器	偏移量	读/写	描述	复位值
Reserved	0x000	-	保留	-
CIDL	0x034	RO	UID[63:32]	-
CIDH	0x038	RO	UID[95:64]	-
UIDX	0x500	RO	UID[31:0]	-

25.3 用户唯一芯片识别号 (USRUID)

芯片存在另外一个 128 位的芯片识别号 USRUID。包括 96 位用户可设置识别号与 32 位固定的识别号，该唯一识别号与 UID 的区别为，USRUID 程序中不可读取。用户可在 CMS 工具中设置其中的独有的 96 位识别号。其中另外 32bit 不可操作。

该 128 位 USRUID 可作为在加密应用中的密钥，用户程序中可检测该密钥建立保护机制。

程序中防止解密操作机制：如果检测的结果不正确，则立即禁止 USRUID 检测，再次检测操作将被忽略，需要重新复位才能再次检测，单次检测容错率为 0。

USRUID 在用户配置区（User Configuration）有单独的加密位，将 USRUID 设置为加密状态后，其他任何方法和工具均不能读出其中的数据。

检测具体方式如下：

同时系统控制模块中有 4 个寄存器，分别为 UUIDWC0，UUIDWC1，UUIDWC2，UUIDWCS 用来检测 USRUID 的数据，如果写入 UUIDWC0-UUIDWC2（写入 96bit 用户识别号），UUIDWCS（必须写 0xFFFFFFFF）的所有数据均与预设 USRUID 的数据相同，则读取这些寄存器的值均为 0x1，否则为 0。

程序中防止解密操作机制：如果一旦写入的数据不正确，则立即禁止 USRUID 检测操作，再次写入 USRUID 的操作将忽略，需要重新复位才能再次检测，单次检测容错率为 0。

25.4 程序代码的保护

芯片支持芯片代码的保护功能，且支持代码分区保护功能。

APROM 分区保护：64KBytes 空间分为 32 个段，每段大小为 2KBytes，在用户配置寄存器 CFG_APROMPE 中可单独设置保护状态。若其中已经分配 BOOT 区间，则保护状态作用到有效的区域内。

APROM 保护状态说明												
位	地址	有效状态	读取			编程			擦除			默认值
			NM	SW	BT	NM	SW	BT	NM	SW	BT	
0	0x0000-0x07FF	0	✓	×	✓	×	✓	✓	×	✓	✓	1
1	0x0800-0x0FFF	0	✓	×	✓	×	✓	✓	×	✓	✓	1
2	0x1000-0x17FF	0	✓	×	✓	×	✓	✓	×	✓	✓	1
3	0x1800-0x1FFF	0	✓	×	✓	×	✓	✓	×	✓	✓	1
4	0x2000-0x27FF	0	✓	×	✓	×	✓	✓	×	✓	✓	1
5	0x2800-0x2FFF	0	✓	×	✓	×	✓	✓	×	✓	✓	1
6	0x3000-0x37FF	0	✓	×	✓	×	✓	✓	×	✓	✓	1
7	0x3800-0x3FFF	0	✓	×	✓	×	✓	✓	×	✓	✓	1
8	0x4000-0x47FF	0	✓	×	✓	×	✓	✓	×	✓	✓	1
9	0x4800-0x4FFF	0	✓	×	✓	×	✓	✓	×	✓	✓	1
10	0x5000-0x57FF	0	✓	×	✓	×	✓	✓	×	✓	✓	1
11	0x5800-0x5FFF	0	✓	×	✓	×	✓	✓	×	✓	✓	1
12	0x6000-0x67FF	0	✓	×	✓	×	✓	✓	×	✓	✓	1
13	0x6800-0x6FFF	0	✓	×	✓	×	✓	✓	×	✓	✓	1
14	0x7000-0x77FF	0	✓	×	✓	×	✓	✓	×	✓	✓	1
15	0x7800-0x7FFF	0	✓	×	✓	×	✓	✓	×	✓	✓	1
16	0x8000-0x87FF	0	✓	×	✓	×	✓	✓	×	✓	✓	1
17	0x8800-0x8FFF	0	✓	×	✓	×	✓	✓	×	✓	✓	1
18	0x9000-0x97FF	0	✓	×	✓	×	✓	✓	×	✓	✓	1
19	0x9800-0x9FFF	0	✓	×	✓	×	✓	✓	×	✓	✓	1
20	0xA000-0xA7FF	0	✓	×	✓	×	✓	✓	×	✓	✓	1
21	0xA800-0xAFFF	0	✓	×	✓	×	✓	✓	×	✓	✓	1
22	0xB000-0xB7FF	0	✓	×	✓	×	✓	✓	×	✓	✓	1
23	0xB800-0xBFFF	0	✓	×	✓	×	✓	✓	×	✓	✓	1
24	0xC000-0xC7FF	0	✓	×	✓	×	✓	✓	×	✓	✓	1
25	0xC800-0xCFFF	0	✓	×	✓	×	✓	✓	×	✓	✓	1
26	0xD000-0xD7FF	0	✓	×	✓	×	✓	✓	×	✓	✓	1
27	0xD800-0xDFFF	0	✓	×	✓	×	✓	✓	×	✓	✓	1
28	0xE000-0xE7FF	0	✓	×	✓	×	✓	✓	×	✓	✓	1
29	0xE800-0xEFFF	0	✓	×	✓	×	✓	✓	×	✓	✓	1
30	0xF000-0xF7FF	0	✓	×	✓	×	✓	✓	×	✓	✓	1
31	0xF800-0xFFFF	0	✓	×	✓	×	✓	✓	×	✓	✓	1

NM = 正常工作

SW = SWD 状态

BOOT = BOOT 状态

BOOT 分区保护：4KBytes 空间分为 4 个段，每段大小为 1KBytes，在用户配置寄存器 CFG_BOOTPE 中可单独设置保护状态。若其中已经分配有 APROM 区间，则保护状态作用到有效的 BOOT 区域内。

BOOT 区保护状态说明												
位	地址	有效状态	读取			编程			擦除			默认值
			NM	SW	BT	NM	SW	BT	NM	SW	BT	-
0	0xF000-0xF3FF	0	×	×	✓	×	×	×	×	×	×	1
1	0xF400-0xF7FF	0	×	×	✓	×	×	×	×	×	×	1
2	0xF800-0xFBFF	0	×	×	✓	×	×	×	×	×	×	1
3	0xFC00-0xFFFF	0	×	×	✓	×	×	×	×	×	×	1

NM = 正常工作

SW = SWD 状态

BOOT = BOOT 状态

25.5 程序 CRC 校验

25.5.1 Flash 空间的 CRC 校验码计算

芯片支持硬件计算程序 CRC 校验码。FMC 控制模块支持硬件自动计算 CRC16 的值。其中校验区间可任意设置。CRC 校验码使用多项式 CRC-16-CCITT 的“ $X^{16}+X^{12}+X^5+1$ ”来生成，相关寄存器如下：

- FMCADR: CRC 校验的起始地址寄存器
- FMCCRCEA: CRC 校验的结束地址寄存器（需要满足 FMCCRCEA>=FMCADR）
- FMCCRCIN: CRC 校验的输入寄存器
- FMCCRCRD: CRC 校验的数据寄存器（保存 CRC 校验的 16 位结果）

计算 CRC 校验码步骤如下：

- 1) 在 FMCADR 中设置需要校验空间的起始地址
- 2) 在 FMCCRCEA 中设置需要校验空间的结束地址，必须大于或等于 FMCADR
- 3) 将 FMCCRCIN 写 0x00
- 4) 将 FMCCRCRD 写 0x0000，清除之前的结果
- 5) 将 FMCCMD 写 0xD，启动 CRC 校验
- 6) CRC 校验结束后，FMCCON 中 BUSY 位将置 0，
- 7) 读取 FMCCRCRD 的数据，即计算得到的 CRC 校验码

在 Flash 空间校验过程中，CPU 停止，计算完成后，CPU 继续运行。该 CRC 校验按字节方式校验（8 位），顺序为从初始地址到结束地址。

如：地址 0x0 的数据为 12H，地址 0x1 的数据为 34H，地址 0x2 的数据为 56H，地址 0x3 的数据为 78H，则按照 12H->34H->56->78H 的顺序依次计算 CRC 的值，最后得到的校验码为：67F0H

校验 64KBytes 程序空间需要约 1.5ms@Fsys=64MHz。

Flash 空间的 CRC 校验对 Flash 的绝对地址生效，且不受保护状态，BOOT 状态的影响。

25.5.2 Flash 空间的 CRC 校验码比较

程序 CRC 校验码建议使用多项式 CRC-16-CCITT 的“ $X^{16}+X^{12}+X^5+1$ ”来生成。这样用 FMC 中 CRC 模块相同的多项式中来快速的校验程序代码是否正确。（使用该功能时需要 CMS 相关工具支持）

读 PCRCD 取方式有两种：

- 通过 FMC 模块读取，相应地址映射如下：

（存储器地址= 0x1000_0000）RO：只读；WO：只写；R/W：读写。

地址	偏移量	读/写	描述	复位值
PCRCD	0x01C	RO	PCRCD	-

- 通过系统控制模块 SYSCON 读取，相应地址映射如下：

（寄存器基地址= 0x5000_0000）RO：只读；WO：只写；R/W：读写。

寄存器	偏移量	读/写	描述	复位值
PCRCD	0x510	RO	{ 16'h0, PCRCD }	-

25.6 CRC 运算(通用 CRC)

利用通用 CRC 模块进行校验程序或数据传输的正确性。通用模块的 CRC 运算工作在 APB 时钟下。

CRC 的多项式为 CRC-16-CCITT 的“ $X^{16}+X^{12}+X^5+1$ ”。

25.7 存储器非法存取检测

对 ARM 微控制器中非法存储器地址的访问会产生错误异常，这样会提供更好的程序错误检测方法并且可以早点发现软件错误。

在连接到 Cortex-M0+处理器的 AHB 系统中，地址解析逻辑会探测正在访问的地址，如果访问的是一个非法位置，总线系统就会回应一个错误信号，取值或者数据访问都可以引起总线错误。

25.8 SRAM 保护功能

芯片内部 SRAM 带有写保护功能，且可设置为分区写保护。写保护不影响读取功能，系统寄存器 SRAMLOCK 可设置相关功能。

25.8.1 SRAM 写使能寄存器（SRAMLOCK）

位	符号	描述	复位值
31:16	LOCK	当 LOCK=0x55AA 时，SRAM 的写保护功能生效	0x0
15:4	--	保留	0x0
3:0	REGION	Bit3: 设置 SRAM 地址 0x20001800-0x20001FFF 区域为写保护状态 Bit2: 设置 SRAM 地址 0x20001000-0x200017FF 区域为写保护状态 Bit1: 设置 SRAM 地址 0x20000800-0x20000FFF 区域为写保护状态 Bit0: -- 写 0 保护功能禁止（可读/写） 写 1 保护功能开启（只允许读） 注：SRAM 初始地址范围为 0x20000000-0x200007FF 的 2KBytes 区域为自由读写。	0x0

25.9 SFR 保护功能

关键功能模块的部分 SFR 带有保护功能，且可设置为分级别保护。带有 SFR 保护的相关寄存器可参考各模块的寄存器映射说明。

保护级别类型如下：

保护级别	保护类型	说明
0	P0	数据写入时其他数据同时检测(A569H/55AAH)
1	P1A	数据写入检测其他寄存器值(55H/AAH/99H)
2	P1B	数据写入检测其他寄存器值(55H)
3	P1C	数据写入检测其他寄存器值(55AAH)
4	P1D	数据写入检测其他寄存器值检测(55AA6699H)
5	P2	保留

例如 GPIO, IOCFG, WDT, FMC, CCP0/1, EPWM, ACMP0/1, ADCA/ADCB 等功能模块有类似保护锁定寄存器实现 SFR 保护功能。具体使用请参考各模块的使用说明。

25.10 ADC 测试功能

此 A/D 测试功能通过对 A/D 转换器的正端参考电压、负端参考电压、模拟输入通道（ANi）、内部基准电压进行 A/D 转换，确认 A/D 转换器是否正常运行。

25.11 GPIO 引脚电平检测

端口配置为 GPIO 作为输出口时，也可以读取管脚的状态。即能够检测 IO 口作为输出口且输出了预设的电平值是否正确。在 GPIO 功能模式下，不论端口配置成输出口还是输入口，都能通过 GPIO->DI 可以读取管脚电平。

每组 GPIO 输入电路支持滤波功能，且滤波宽度可选。GPIOxDIDB 寄存器决定是否滤波以及滤波的时间宽度。滤波的基础采样时钟为 HCLK，可选择 HCLK-HCLK/512 共 16 种滤波宽度选择。

26. 用户配置区（UCFG）

26.1 概述

用户配置区是 FLASH 中分配的单独存储区间，为系统保留寄存器，用于配置外部复位 IO 复用功能、加密功能、用户 ID 等信息。

26.2 寄存器映射

（基地址 = 0x1000_0000）RO：只读；WO：只写；RW：读写。

寄存器	偏移量	读/写	描述	复位值
Config0	0x000	RO	用户配置寄存器 0	-
Config1	0x004	RO	用户配置寄存器 1	-
Config2	0x010	RO	用户配置寄存器 2	-
Config3	0x014	RO	用户配置寄存器 3	-
USRUID0	0x024	RO	用户唯一芯片识别号 ID0	-
USRUID1	0x028	RO	用户唯一芯片识别号 ID1	-
USRUID2	0x02c	RO	用户唯一芯片识别号 ID2	-

26.3 寄存器说明

26.3.1 用户配置寄存器 0（Config0）

位	符号	描述	复位值
31:24	-	保留	-
23:16	-	保留	-
15:13	-	保留	-
12:11	复位电压选择位	复位电压选择位 11: 1.8V 10: 2.0V 01: 2.5V	-
10:8	-	保留	-
7:4	BOOT_TYPE	上电复位时程序启动位置选择（需要分配有效 BOOT 空间） 1111: - 0011: 从 APROM 启动 0001: 从 BOOT 区启动 0000: 从 BOOT 区启动，配置 BOOT 引脚为专用口，且需要 BOOT 引脚=0。 其他: 从 APROM 启动 注：从 BOOT 区启动需要分配有效 BOOT 空间，否则从 APROM 启动。	-
3	-	必须为 0	-
2	USRIDPE	用户 UID 加密位 1: 不加密 0: 加密	-
1	APROM-PROTECT	APROM 加密总使能位 1: 不加密 0: 加密	-
0	DATA-PROTECT	加密位 1: 不加密 0: 加密	-

26.3.2 用户配置寄存器 1 (Config1)

位	符号	描述	复位值
31:28	CONFIG_EN_WDT	WDT 使能位 1111: 上电不使能 WDT 其他: 上电使能 WDT	-
27:24	WDT_TIME	0000: 2ms (WDTLOAD=0x50) 0001: 4ms (WDTLOAD=0xA0) 0010: 8ms (WDTLOAD=0x140) 0011: 16ms (WDTLOAD=0x280) 0100: 32ms (WDTLOAD=0x500) 0101: 64ms (WDTLOAD=0xA00) 0110: 128ms (WDTLOAD=0x1400) 0111: 256ms (WDTLOAD=0x2800) 1000: 512ms (WDTLOAD=0x5000) 1001: 1024ms (WDTLOAD=0xA000) 1010: 1638ms (WDTLOAD=0xFFFF) 1011: 1638ms (WDTLOAD=0xFFFF) 1100: 1638ms (WDTLOAD=0xFFFF) 1101: 1638ms (WDTLOAD=0xFFFF) 1110: 1638ms (WDTLOAD=0xFFFF) 1111: 1638ms (WDTLOAD=0xFFFF)	-
23:14	-	保留	-
13:12	DEBUGEN	SWD 调试使能位 00: 禁止 其他: 使能	-
11:10	RESETIOS	外部复位选择 11: 外部复位禁止 10: P10 外部复位禁止 01: P44 作为外部复位口 00: P43 作为外部复位口	-
9:0	-	保留	-

26.3.3 用户配置寄存器 2 (Config2)

位	符号	描述	复位值
31:0	USRAPE	APROM 程序空间写保护位（每 2K 为一段） 若分配有 BOOT 区，则 Bit30，Bit31 位作用到有效的 APROM 区域。 保护状态为：SWD 禁止读/写/单页擦除。 正常工作禁止写/擦除。 BOOT 程序操作不受影响 Bit0: 0x0000-0x07FF (FLASH 的绝对地址) Bit1: 0x0800-0x0FFF Bit2: 0x1000-0x17FF Bit30: 0xF000-0xF7FF Bit31: 0xF800-0xFFFF 0: 保护 1: 不保护	-

26.3.4 用户配置寄存器 3 (Config3)

位	符号	描述	复位值
31:20	-	保留	-
19:16	USRBTS	APROM/BOOT 空间分配位 0000: APROM=60K; BOOT=4K 0001: APROM=62K; BOOT=2K 0010: APROM=63K; BOOT=1K 其他: APROM=64K; BOOT=0K	-
15:10	-	保留	-
9:8	DATBPE	DATA 数据空间写和擦保护位 (每 0.5K 为一段) 保护状态为: SWD 禁止写/页擦除。 正常工作禁止写/页擦除。 BOOT 程序禁止写/页擦除。 Bit8: 0x1C00_0000-0x1C00_01FF (FLASH 的绝对地址) Bit9: 0x1C00_0200-0x1C00_03FF 0 保护 1: 不保护	-
7:4	-	保留	-
3:0	USRBPE	BOOT 程序空间写保护位 (每 1K 为一段) 若 BOOT 区小于 4K, 则保护位作用到有效的 BOOT 区域。 保护状态为: SWD 禁止读/写/单页擦除。 正常工作禁止读/写/擦除。 BOOT 程序禁止读/写/擦除。 Bit0: 0xF000-0xF3FF (FLASH 的绝对地址) Bit1: 0xF400-0xF7FF Bit2: 0xF800-0xFBFF Bit3: 0xFC00-0xFFFF 0: 保护 1: 不保护	-

26.3.5 用户唯一芯片识别号 ID0 (USRUID0)

位	符号	描述	复位值
31:0	USRUID0	用户唯一芯片识别号 ID 第[31:0]位	-

26.3.6 用户唯一芯片识别号 ID1 (USRUID1)

位	符号	描述	复位值
31:0	USRUID1	用户唯一芯片识别号 ID 第[63:32]位	-

26.3.7 用户唯一芯片识别号 ID2 (USRUID2)

位	符号	描述	复位值
31:0	USRUID2	用户唯一芯片识别号 ID 第[95:64]位	-

27. 版本修订说明

版本号	时间	修改内容
V0.5.0	2022 年 12 月	初始版本
V0.5.1	2023 年 11 月	1) 删除 5.3.14 章节 SWDCLK2 2) 更正封面错误信息
V0.5.2	2024 年 1 月	修改 26.3.1 章节复位电压选择位
V0.5.3	2024 年 5 月	1) 修改 4.2 工作模式中关于睡眠模式和深度休眠模式的说明，删除停止模式相关内容 2) 修改 5.3.6 寄存器说明 3) 修改 8.2.4 寄存器说明 4) 修改 9.3.7 章节内容，删除停止模式。