



# BAT32G133 数据手册

基于 ARM® Cortex®-M0+的超低功耗 32 位微控制器

内置 32K 字节 Flash,丰富的模拟功能,定时器及各种通讯接口

请注意以下有关CMS知识产权政策

\* 中微半导体（深圳）股份有限公司（以下简称本公司）已申请了专利，享有绝对的合法权益。与本公司MCU或其他产品有关的专利权并未被同意授权使用，任何经由不当手段侵害本公司专利权的公司、组织或个人，本公司将采取一切可能的法律行动，遏止侵权者不当的侵权行为，并追讨本公司因侵权行为所受的损失、或侵权者所得的不法利益。

\* 中微半导体（深圳）股份有限公司的名称和标识都是本公司的注册商标。

\* 本公司保留对规格书中产品在可靠性、功能和设计方面的改进作进一步说明的权利。然而本公司对于规格内容的使用不负责任。文中提到的应用其目的仅仅是用来做说明，本公司不保证和不表示这些应用没有更深入的修改就能适用，也不推荐它的产品使用在会由于故障或其它原因可能会对人身造成危害的地方。本公司的产品不授权适用于救生、维生器件或系统中作为关键器件。本公司拥有不事先通知而修改产品的权利，对于最新的信息，请参考官方网站 [www.mcu.com.cn](http://www.mcu.com.cn)。

## 功能

- **超低功耗工作环境：**
  - 电源电压范围：2.0V到5.5V
  - 温度范围：-40°C到105°C
  - 低功耗模式：睡眠模式，深度睡眠模式
  - 运行功耗：35uA/MHz@64MHz
  - 深度睡眠模式下功耗：0.45uA
  - 深度睡眠模式+32.768K+RTC工作：0.7uA
- **内核：**
  - ARM®32-bitCortex®-M0+ CPU
  - 工作频率：32KHz~64MHz
- **存储器：**
  - 32KB Flash存储器，程序与数据存储共享（支持Byte/HalfWord/Word编程）
  - 1.5KB 专用数据Flash存储器
  - 4KB SRAM存储器，附带奇偶校验
- **电源和复位管理：**
  - 内置上电复位（POR）电路
  - 内置电压检测（LVD）电路（门限电压可设）
- **时钟管理：**
  - 外部高速晶振1MHz~20MHz
  - 外部低速晶振32.768KHz
  - 内部高速时钟1MHz~64MHz
  - 内部低速时钟15KHz/30KHz可选
- **乘法器模块：**
  - 乘法器：支持32bit乘法运算
- **增强型DMA控制器：**
  - 中断触发启动。
  - 传送模式可选（正常传送模式，重复传送模式，块传送模式以及链传送模式）
  - 传送源/目的领域为全地址空间范围可选
- **联动控制器：**
  - 能将事件信号链接到一起，实现外围功能的联动。
  - 事件输入15种，事件触发3种。
- **丰富的模拟外围：**
  - 12位精度ADC转换器，转换速率1.42MSPS，外部模拟通道数18个，带温度传感器，支持单通道转换模式和多通道扫描转换模式。转换范围：0 到正参考电压
- 比较器（CMP），内置两通道比较器，输入源可选，基准电压可选择外部基准电压或内部基准电压
- 可编程增益放大器（PGA），内置两通道PGA，可设置4/8/10/12/14/16/32倍增益，带外部GND引脚（可用作差分模式）
- **输入/输出端口：**
  - I/O端口：13~22个
  - 能进行N沟道漏极开路、内部上拉、内部下拉的切换
  - 数字功能可自由配置
  - 内置时钟输出/蜂鸣器输出的控制电路
- **串行两线调试器（SWD）**
- **丰富的定时器：**
  - 16 位定时器：8通道（带有通用PWM功能）
  - 15 位间隔定时器：1个
  - 实时时钟（RTC）：1个（具有万年历、闹钟功能，并且支持大范围的时钟校正）
  - 看门狗定时器（WWDT）：1个
  - SysTick定时器
- **丰富灵活的接口：**
  - SPI：6通道
  - UART：3通道
  - 标准I<sup>2</sup>C：1通道
  - IrDA：1通道
- **安全功能：**
  - 符合IEC/UL 60730相关标准
  - 异常存储空间访问报错
  - 支持RAM奇偶校验
  - 支持硬件CRC校验
  - 支持重要SFR保护，防止误操作
  - 128位唯一ID号
  - debug模式下的Flash二级保护（level1：只能进行flash全领域擦除，不能读写；level2：仿真器连接无效，对flash操作不可）
- **封装：**
  - QFN24, QFN20, SSOP24, TSSOP20

# 1 概述

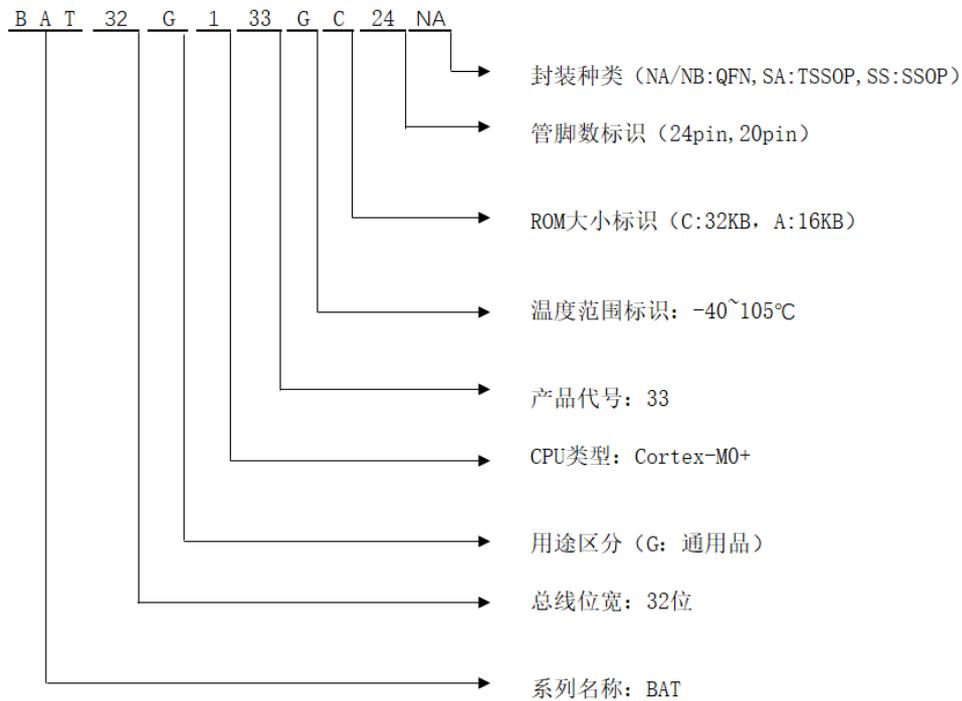
## 1.1 简介

超低功耗BAT32G133采用高性能的ARM®Cortex®-M0+的32位RISC内核，最高可工作于64兆赫兹频率，采用高速的嵌入式闪存（SRAM最大4KB，程序/数据闪存最大32KB）。本产品集成I2C、SPI、UART多种标准接口。集成12bitA/D转换器、温度传感器、比较器，可编程增益放大器。其中12bitA/D转换器可以用于采集外部传感器信号，降低系统设计成本。芯片内集成的温度传感器则可实现对外部环境温度实时监控。

BAT32G133还具有出色的低功耗性能，支持睡眠和深度睡眠两种低功耗模式，设计灵活。其运行功耗为35uA/MHz@64MHz，在深度睡眠模式下功耗仅0.45uA，适合采用电池供电的低功耗设备。同时，由于集成事件联动控制器，可实现硬件模块之间的直接连接，无需CPU的干预，比使用中断响应速度更快，同时降低了CPU的活动频率，延长了电池寿命。

这些特点使得BAT32G133微控制器系列可广泛适用于消费类民用产品，如报警器等传感器设备、智能门锁、无线监控设备、智能家用电器设备以及对功耗苛求的便携式设备等。

## 1.2 产品型号一览表



BAT32G133 的产品一览表:

引脚数	封装	用途	产品型号
20 引脚	20 引脚塑封TSSOP (6.5×4.4mm, 0.65mm 间距)	消费类, 家电, 工业控制等	BAT32G133GC20SA
	20 引脚塑封QFN (3×3mm, 0.4mm 间距)	消费类, 家电, 工业控制等	BAT32G133GC20NB
24 引脚	24 引脚塑封SSOP (8.65×3.9mm, 0.635mm 间距)	消费类, 家电, 工业控制等	BAT32G133GC24SS
	24 引脚塑封QFN (4×4mm, 0.5mm 间距)	消费类, 家电, 工业控制等	BAT32G133GC24NA

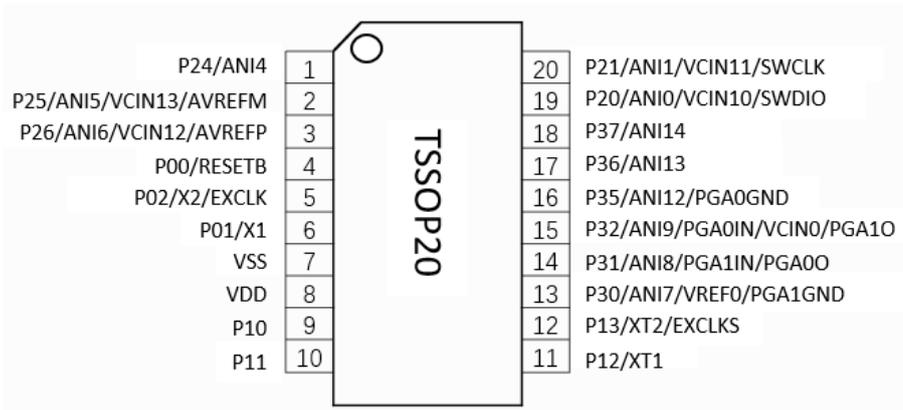
FLASH、SRAM 容量:

Flash 存储器	专用数据 Flash存储器	SRAM	BAT32G133	
			20 引脚	24 引脚
32KB	1.5KB	4KB	BAT32G133GC20	BAT32G133GC24

### 1.3 引脚连接图 (Top View)

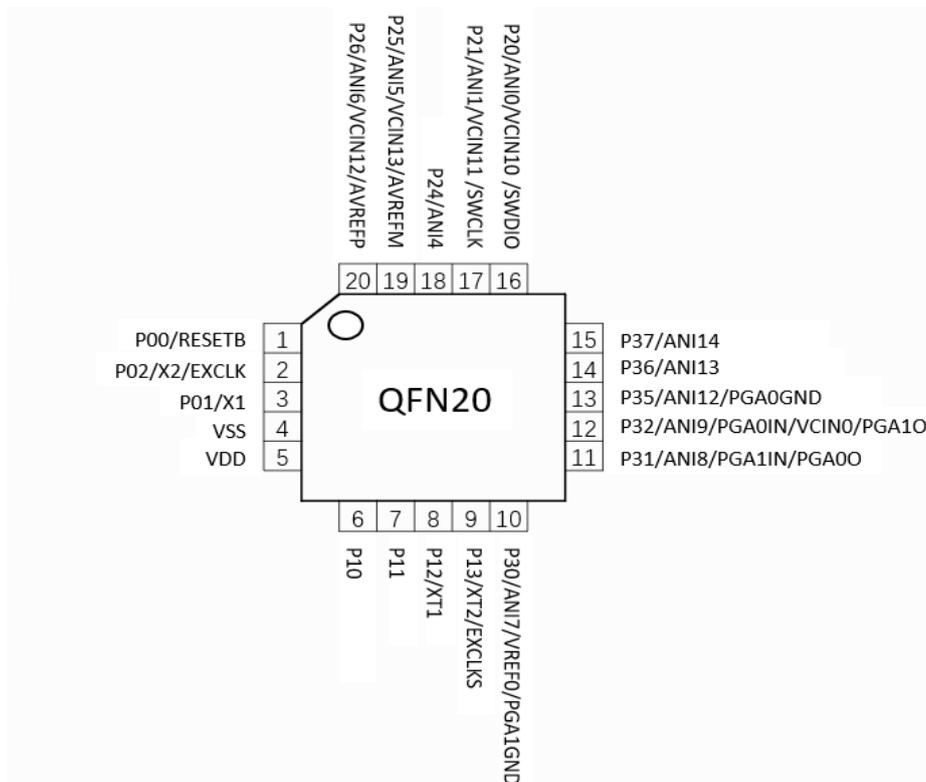
#### 1.3.1 20 引脚产品

- 20 引脚塑封TSSOP (6.5x4.4mm、0.65mm间距)



注 数字功能支持P00以外任意引脚配置。

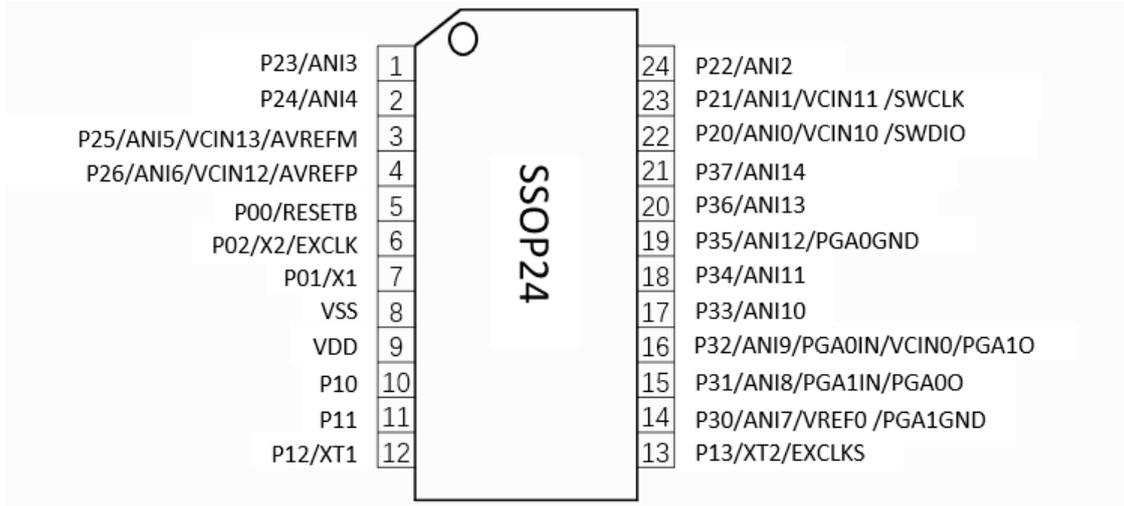
- 20 引脚塑封QFN (3x3mm、0.4mm间距)



注 数字功能支持P00以外任意引脚配置。

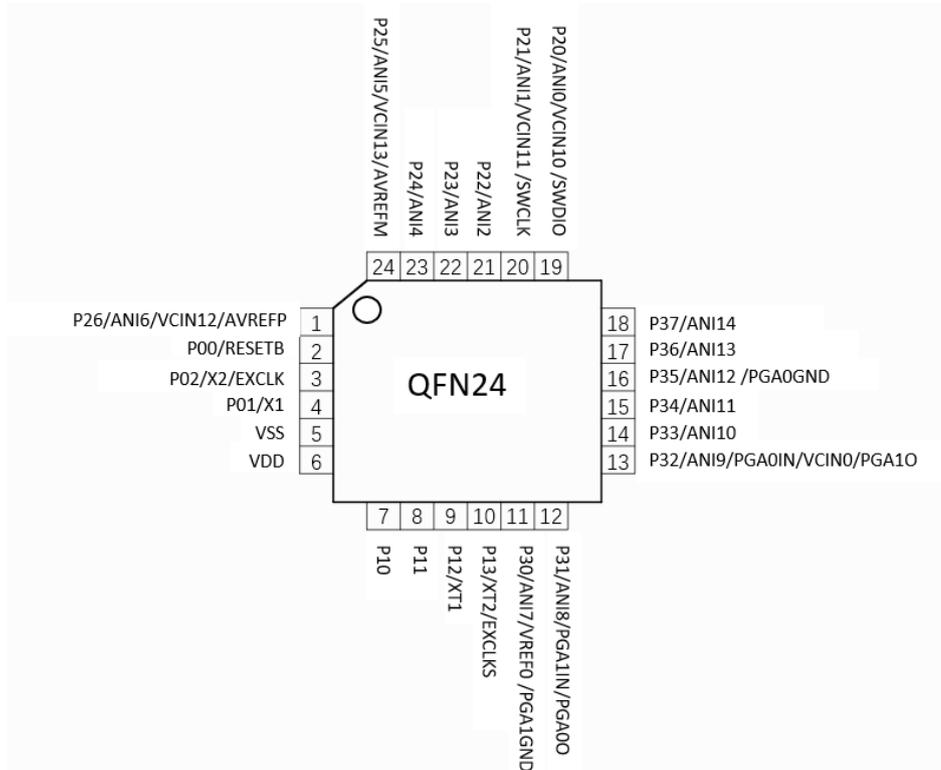
### 1.3.2 24 引脚产品

- 24引脚塑封SSOP（8.65x3.9mm，0.635mm间距）



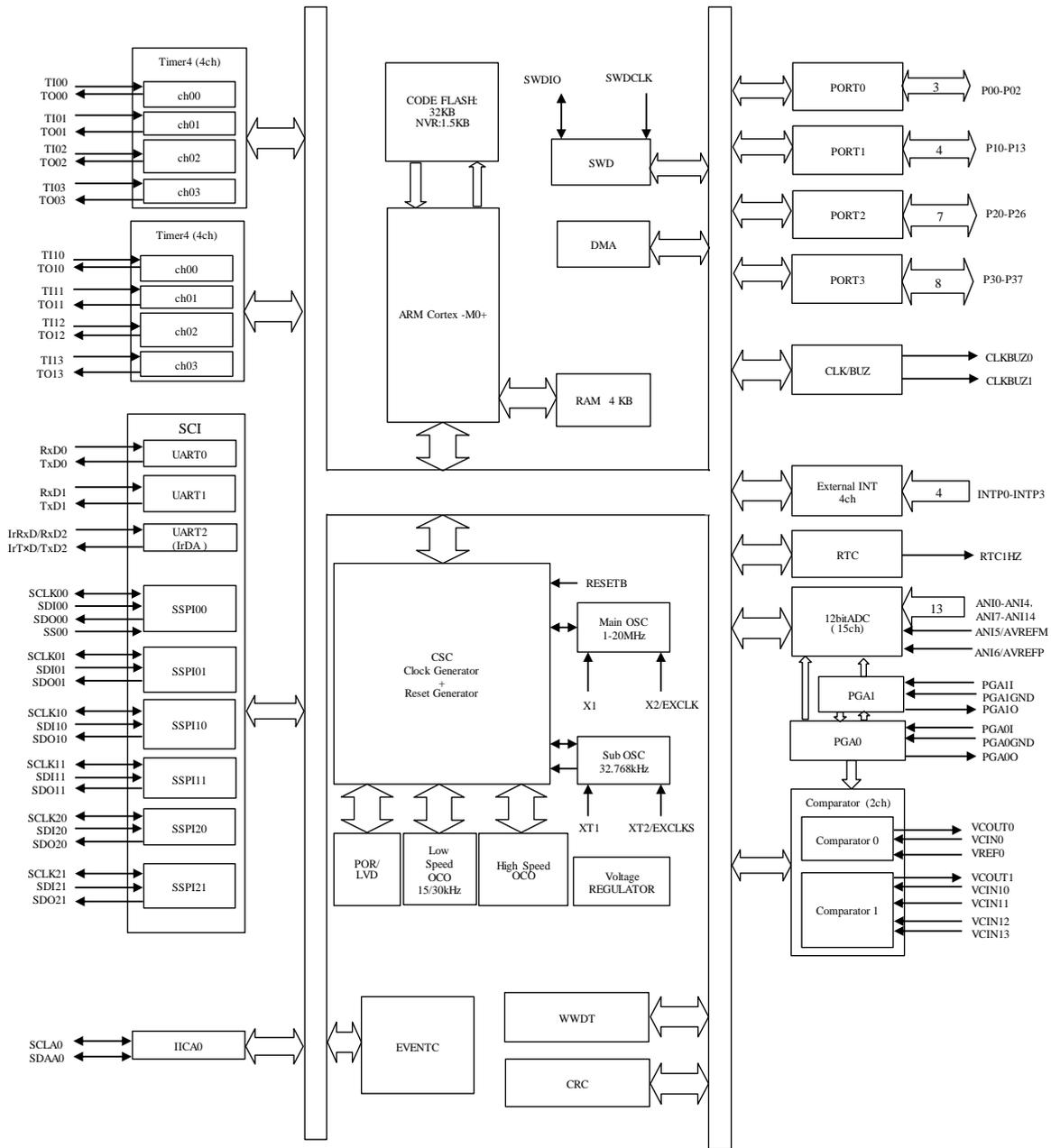
注：数字功能支持P00以外任意引脚配置。

- 24引脚塑封QFN（4x4mm，0.5mm间距）

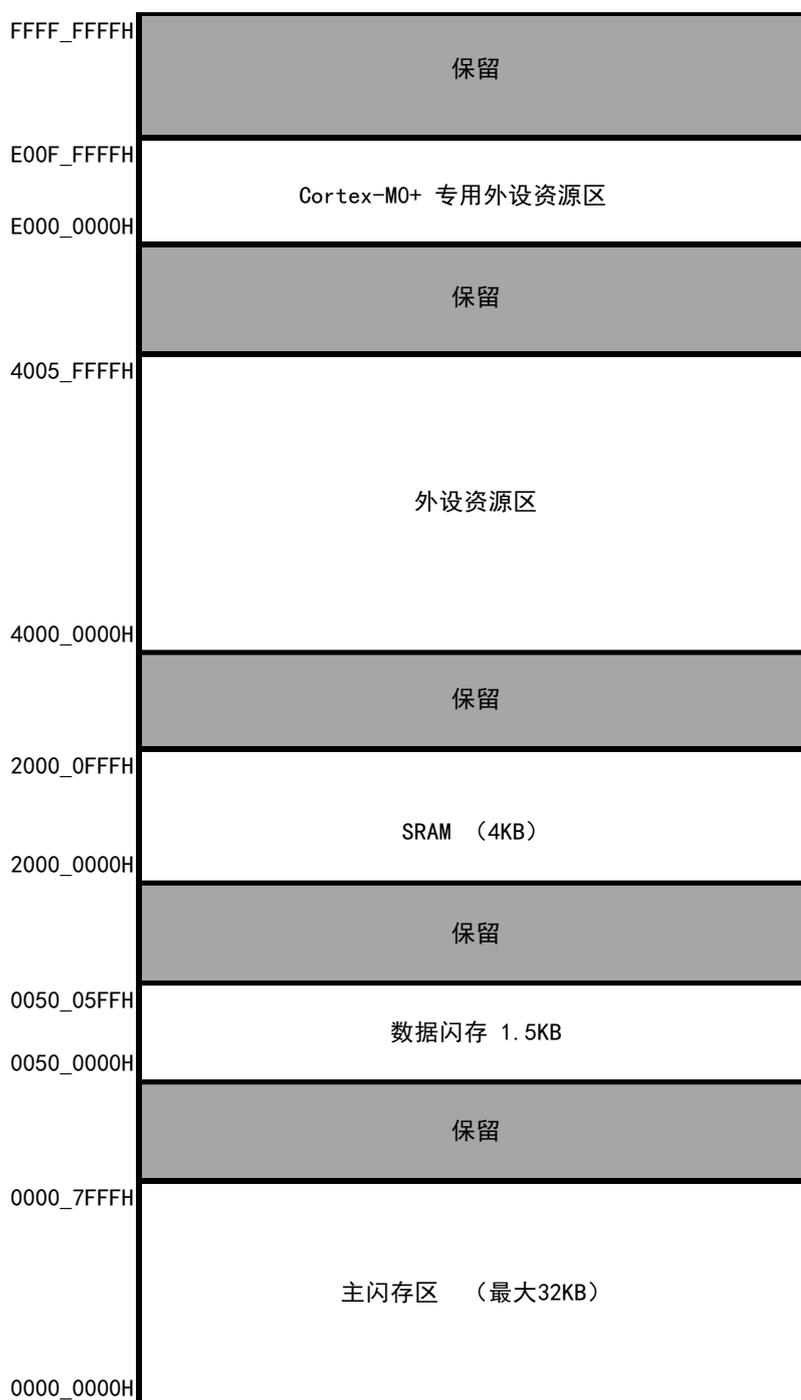


注：数字功能支持 P00 以外任意引脚配置。

## 2 产品结构图



### 3 存储器映射



## 4 引脚功能

### 4.1 端口功能

端口名	复用功能		数字功能设定寄存器 pxxcfg[5:0]	Pin NO.			
				20TSSOP	20QFN	24SSOP	24QFN
P00	GPIO		00H	4	1	5	2
	RESETB		-				
P01	GPIO		00H	6	3	7	4
	X1		-				
	数字功能	INTP0	02H				
		INTP1	03H				
		INTP2	04H				
		INTP3	05H				
		T100	06H				
		T101	07H				
		T102	08H				
		T103	09H				
		T110	0AH				
		T111	0BH				
		T112	0CH				
		T113	0DH				
		T000	0EH				
		T001	0FH				
		T002	10H				
		T003	11H				
		T010	12H				
		T011	13H				
		T012	14H				
		T013	15H				
		SCLA0	16H				
		SDAA0	17H				
		CLKBUZ0	18H				
		CLKBUZ1	19H				
		VCOUT0	1AH				
		VCOUT1	1BH				
		RTC1HZ	1CH				
		SS00	1FH				
		SCLK00	20H				
		SCLK01	21H				
	SCLK10	22H					
SCLK11	23H						
SCLK20	24H						
SCLK21	25H						
SDI00/RxD0	26H						
SDI01	27H						
SDI10/RxD1	28H						
SDI11	29H						
SDI20/RxD2	2AH						
SDI21	2BH						
SD000/TxD0	2CH						

		SD001	2DH				
		SD010/TxD1	2EH				
		SD011	2FH				
		SD020/TxD2	30H				
		SD021	31H				
P02	GPIO		00H	5	2	6	3
	X2/EXCLK		-				
	数字功能	同 P01	X				
P10	GPIO		00H	9	6	10	7
	数字功能	同 P01	X				
P11	GPIO		00H	10	7	11	8
	数字功能	同 P01	X				
P12	GPIO		00H	11	8	12	9
	XT1		-				
	数字功能	同 P01	X				
P13	GPIO		00H	12	9	13	10
	XT2/EXCLKS		-				
	数字功能	同 P01	X				
P20	GPIO		00H	19	16	22	19
	ANI0		-				
	VCIN10		-				
	SWD10		-				
	数字功能	同 P01	X				
P21	GPIO		00H	20	17	23	20
	ANI1		-				
	VCIN11		-				
	SWCLK		-				
	数字功能	同 P01	X				
P22	GPIO		00H	-	-	24	21
	ANI2		-				
	数字功能	同 P01	X				
P23	GPIO		00H	-	-	1	22
	ANI3		-				
	数字功能	同 P01	X				
P24	GPIO		00H	1	18	2	23
	ANI4		-				
	数字功能	同 P01	X				
P25	GPIO		00H	2	19	3	24
	ANI5		-				
	VCIN13		-				
	AVREFM		-				
	数字功能	同 P01	X				
P26	GPIO		00H	3	20	4	1
	ANI6		-				
	VCIN12		-				
	AVREFP		-				
	数字功能	同 P01	X				
P30	GPIO		00H	13	10	14	11
	ANI7		-				
	VREF0		-				
	PGA1GND		-				
	数字功能	同 P01	X				
P31	GPIO		00H	14	11	15	12
	ANI8		-				
	PGA1 IN		-				

	PGA00		-				
	数字功能	同 P01	X				
P32	GPIO		00H	15	12	16	13
	ANI9		-				
	PGA0IN		-				
	PGA10		-				
	VCINO		-				
	数字功能	同 P01	X				
P33	GPIO		00H	-	-	17	14
	ANI10		-				
	数字功能	同 P01	X				
P34	GPIO		00H	-	-	18	15
	ANI11		-				
	数字功能	同 P01	X				
P35	GPIO		00H	16	13	19	16
	ANI12		-				
	PGA0GND		-				
	数字功能	同 P01	X				
P36	GPIO		00H	17	14	20	17
	ANI13		-				
	数字功能	同 P01	X				
P37	GPIO		00H	18	15	21	18
	ANI14		-				
	数字功能	同 P01	X				
VDD	电源		-	8	5	9	6
VSS	地		-	7	4	8	5

注：- 表示无需设置 pxxcfg[5:0] 的值；

X 表示根据数字功能设置 pxxcfg[5:0] 的值；

Pin NO. 列的“-”表示该 pin 未封装，未封装 pin 无需做处理。

## 4.2 端口复用功能说明

(1/2)

功能名称	输入/ 输出	功能
ANIO ~ ANI14	输入	A/D转换器的模拟输入
INTPO ~ INTP3	输入	外部中断请求输入 有效边沿的指定: 上升沿、下降沿、上升和下降的双边沿
VCIN0	输入	比较器0的模拟电压输入
VCIN10, VCIN11, VCIN12, VCIN13	输入	比较器1的模拟电压/基准电压输入
VREF0	输入	比较器0的基准电压输入
VCOU0、VCOU1	输出	比较器输出
PGA0IN, PGA1IN	输入	PGA输入
PGA0GND, PGA1GND	输入	PGA参考输入
CLKBUZ0、CLKBUZ1	输出	时钟输出/蜂鸣器输出
RTC1HZ	输出	实时时钟的校正时钟 (1Hz) 输出
RESETB	输入	低电平有效的系统复位输入。
IrRxD	输入	IrDA的串行数据输入
IrTxD	输出	IrDA的串行数据输出
RxD0 ~ RxD2	输入	串行接口UART0、UART1、UART2的串行数据输入
TxD0 ~ TxD2	输出	串行接口UART0、UART1、UART2的串行数据输出
SCLK00、SCLK01、 SCLK10、SCLK11、 SCLK20、SCLK21	输入/ 输出	串行接口SSPI00、SSPI01、SSPI10、SSPI11、SSPI20、SSPI21 的串行时钟输入/输出
SDI00、SDI01、SDI10、 SDI11、SDI20、SDI21	输入	串行接口SSPI00、SSPI01、SSPI10、SSPI11、SSPI20、SSPI21 的串行数据输入
SS00	输入	串行接口SSPI00的芯片选择输入
SDO00、SDO01、SDO10、 SDO11、SDO20、SDO21	输出	SSPI00、SSPI01、SSPI10、SSPI11、SSPI20、SSPI21的串行数据输出
SCLA0	输入/输出	串行接口IICA0的时钟输入/输出
SDA00	输入/输出	串行接口IICA0的串行数据输入/输出

(2/2)

功能名称	输入/ 输出	功能
TI00 ~ TI03	输入	16位定时器Timer4的外部计数时钟/捕捉触发输入
TO00 ~ TO03	输出	16位定时器Timer4的定时器输出
TI10 ~ TI13	输入	16位定时器Timer4的外部计数时钟/捕捉触发输入
TO10 ~ TO13	输出	16位定时器Timer4的定时器输出
X1、X2	—	连接用于主系统时钟的谐振器。
EXCLK	输入	主系统时钟的外部时钟输入
XT1、XT2	—	连接用于副系统时钟的谐振器。
EXCLKS	输入	副系统时钟的外部时钟输入
VDD	—	电源
AVREFP	输入	A/D转换器的正 (+) 基准电压输入
AVREFM	输入	A/D转换器的负 (-) 基准电压输入
VSS	—	地
SWDIO	输入/输出	SWD数据接口
SWCLK	输入	SWD时钟接口

备注：作为噪声和锁定的对策，必须在 VDD-VSS 之间以最短的距离并且用较粗的布线连接旁路电容器（0.1uF 左右）。

## 5 功能概要

### 5.1 ARM® Cortex®-M0+内核

ARM 的 Cortex-M0+处理器是 ARM 处理器中针对嵌入式系统的新一代产品。它提供了一种低成本的平台旨在满足少引脚数和低功耗单片机的需求，同时提供出色的计算性能和先进的系统响应中断。

Cortex-M0+处理器的 32 位 RISC 处理器，提供卓越的代码效率，提供 ARM 内核的高性能预期，区别于同等内存大小的 8 位和 16 位器件。Cortex-M0+处理器具有 32 根地址线，存储空间多达 4G。

BAT32G133 采用嵌入式的 ARM 内核，因此与所有的 ARM 工具和软件兼容。

### 5.2 存储器

#### 5.2.1 闪存 Flash

BAT32G133内置了可进行编程、擦除和重写的闪存。具有如下功能：

- 程序和数据共享 32K 存储空间。
- 1.5KB专用数据Flash存储器
- 支持页擦除，每页大小是 512byte，擦除时间 4ms
- 支持 byte, half-word, word (32bit) 编程，编程时间 24us

#### 5.2.2 SRAM

BAT32G133 内置 4K 字节的嵌入式 SRAM。

### 5.3 增强型 DMA 控制器

内置增强型 DMA (Direct Memory Access) 控制器，能够实现不使用 CPU 而在存储器之间进行数据传送的功能。

- 支持通过外围功能中断启动 DMA，能实现通过通信、定时器和 A/D 进行的实时控制。
- 传送源/目的领域为全地址空间范围可选（flash 领域作为目的地址时，需要预设 flash 为编程模式）。
- 支持 4 种传送模式（正常传送模式，重复传送模式，块传送模式以及链传送模式）。

## 5.4 联动控制器

联动控制器将各外围功能输出的事件与外围功能触发源之间相互链接。从而实现不使用 CPU 而直接进行外围功能之间的协作运行。

联动控制器有以下功能：

- 能将事件信号链接到一起，实现外围功能的联动。
- 事件输入 15 种，事件触发 3 种。

## 5.5 时钟发生和启动

时钟发生电路是产生给CPU和外围硬件提供时钟的电路。有以下3种系统时钟和时钟振荡电路。

### 5.5.1 主系统时钟

- X1振荡电路：能通过给引脚（X1和X2）连接谐振器产生1~20MHz的时钟振荡，并且能通过执行深度睡眠指令或者设定MSTOP使振荡停止。
- 高速内部振荡器（高速OC0）：能通过选项字节选择频率进行振荡。在解除复位后，CPU默认以此高速内部振荡器时钟开始运行。能通过执行深度睡眠指令或者设定HIOSTOP位使振荡停止。能通过高速内部振荡器的频率选择寄存器更改选项字节设定的频率。最高频率为64Mhz，精度±1.0%
- 由引脚（X2）输入外部时钟：（1~20MHz），并且能通过执行深度睡眠 指令或者设定MSTOP位将外部主系统时钟的输入置为无效。

### 5.5.2 副系统时钟

- XT1振荡电路：能通过给引脚（XT1和XT2）连接32.768kHz的谐振器产生32.768kHz的时钟振荡，并且能通过设定XTSTOP位使振荡停止。
- 由引脚（XT2）输入外部时钟：32.768kHz，并且能通过设定XTSTOP位将外部时钟的输入置为无效。

### 5.5.3 低速内部振荡器时钟

- 低速内部振荡器（低速OC0）：产生15kHz或30kHz (TYP.) 的时钟振荡。不能将低速内部振荡器时钟用作CPU 时钟。只有以下外围硬件能通过低速内部振荡器时钟运行：
  - 看门狗定时器（WWDT）
  - 实时时钟（RTC）
  - 15 位间隔定时器

## 5.6 电源管理

### 5.6.1 供电方式

VDD：外部电源，电压范围 2.0 至 5.5V。

### 5.6.2 上电复位

上电复位电路（POR）有以下功能。

- 在接通电源时产生内部复位信号。如果电源电压（VDD）大于检测电压（VPOR），就解除复位。但是，在达到工作电压范围前，必须通过电压检测电路或者外部复位保持复位状态。
- 将电源电压（VDD）和检测电压（VPDR）进行比较，当 $VDD < VPDR$ 时，产生内部复位信号。但是，在电源下降时，必须在小于工作电压范围前，转移到深度睡眠模式，或者通过电压检测电路或外部复位设定为复位状态。如果要重新开始运行，必须确认电源电压已恢复到工作电压范围内。

### 5.6.3 电压检测

电压检测电路通过选项字节设定运行模式和检测电压（VLVDH、VLVDL、VLVD）。电压检测（LVD）电路有以下功能：

- 将电源电压（VDD）和检测电压（VLVDH、VLVDL、VLVD）进行比较，产生内部复位或者中断请求信号。
- 电源电压的检测电压（VLVDH、VLVDL、VLVD）能通过选项字节选择检测电平。
- 能在深度睡眠模式中运行。
- 当电源上升时，在达到工作电压范围前，必须通过电压检测电路或者外部复位保持复位状态。当电源下降时，必须在小于工作电压范围前，转移到深度睡眠模式，或者通过电压检测电路或外部复位设定为复位状态。
- 工作电压范围根据用户选项字节的设定而变。

## 5.7 低功耗模式

BAT32G133 支持两种低功耗模式以便在功耗低，启动时间短，可用的唤醒源之间实现最佳的折衷：

- 睡眠模式：通过执行睡眠指令进入睡眠模式。睡眠模式是停止 CPU 运行时钟的模式。在设定睡眠模式前，如果高速系统时钟振荡电路、高速内部振荡器或者副系统时钟振荡电路正在振荡，各时钟就继续振荡。虽然此模式无法让工作电流降到深度睡眠模式的程度，但是在想要通过中断请求立即重新开始处理或者想要频繁地进行间歇运行时是一种有效的模式。
- 深度睡眠模式：通过执行深度睡眠指令进入深度睡眠模式。深度睡眠模式是停止高速系统时钟振

荡电路和高速内部振荡器的振荡并且停止整个系统的模式。能大幅度地降低芯片的工作电流。因为深度睡眠模式能通过中断请求来解除，所以也能进行间歇运行。但是，在 X1 时钟的情况下，因为在解除深度睡眠模式时需要确保振荡稳定的等待时间，所以如果一定要通过中断请求立即开始处理，就必须选择睡眠模式。

在任何一种模式中，寄存器、标志和数据存储器全部保持设定为待机模式前的内容，并且还保持输入/输出端口的输出锁存器和输出缓冲器的状态。

## 5.8 复位功能

以下7种方法产生复位信号。

- (1) 通过RESETB引脚输入外部复位。
- (2) 通过看门狗定时器的程序失控检测产生内部复位。
- (3) 通过上电复位（POR）电路的电源电压和检测电压的比较产生内部复位。
- (4) 通过电压检测电路（LVD）的电源电压和检测电压的比较产生内部复位。
- (5) 因RAM奇偶校验错误而产生内部复位。
- (6) 因存取非法存储器而产生内部复位。
- (7) 软件复位

内部复位和外部复位相同，在产生复位信号后，从写在地址0000H 和0001H 中的地址开始执行程序。

## 5.9 中断功能

Cortex-M0+处理器内置了嵌套向量中断控制器(NVIC),支持最多32个中断请求(IRQ)输入,以及1个不可屏蔽中断(NMI)输入,另外,处理器还支持多个内部异常。

本产品对32个可屏蔽中断请求(IRQ)和1个不可屏蔽中断(NMI)进行了扩展,最多能支持32个可屏蔽中断源,以及一个不可屏蔽中断源。中断源的实际个数因产品而不同。

## 5.10 实时时钟 (RTC)

实时时钟 (RTC) 有以下功能。

- 具有年、月、星期、日、小时、分钟和秒的计数器。
- 固定周期中断功能（周期：0.5秒、1秒、1分钟、1小时、1日、1个月）
- 闹钟中断功能（闹钟：星期、小时、分钟）
- 1Hz的引脚输出功能
- 支持副系统时钟或者主系统时钟的分频作为RTC的运行时钟
- 实时时钟中断信号（INTRTC）能用作深度睡眠模式的唤醒
- 支持大范围的时钟校正功能

只有在选择副系统时钟（32.768kHz）或者主系统时钟的分频作为 RTC 的运行时钟的情况下，才能进行年、月、星期、日、小时、分钟和秒的计数。当选择低速内部振荡器时钟（15kHz/30kHz）时，只能使用固

定周期中断功能。

## 5.11 看门狗定时器

1 通道 WWDG，17bit 看门狗定时器通过选项字节设定计数运行。看门狗定时器以低速内部振荡器时钟（15kHz/30kHz）运行。看门狗定时器用于检测程序失控。在检测到程序失控时，产生内部复位信号。

下述情况判断为程序失控：

- 当看门狗定时器计数器发生上溢时
- 当对看门狗定时器的允许寄存器（WDTE）执行1位操作指令时
- 当给WDTE寄存器写“ACH”以外的数据时
- 在窗口关闭期间给 WDTE 寄存器写数据时

## 5.12 SysTick 定时器

这个定时器是实时操作系统专用的，但也可以作为一个标准的递减计数器使用。

它的特点为：24 位递减计数器自装填能力计数器达到 0 时，有可屏蔽的系统中断的产生。

## 5.13 定时器 timer4

本产品内置含有8个16位定时器的定时器单元（即两个timer4模块）。每个16位定时器称为一个“通道”，既能分别用作独立的定时器，也能组合多个通道用作高级的定时器功能。

有关各功能的详细内容，请参照下表。

独立通道运行功能	多通道联动运行功能
<ul style="list-style-type: none"> <li>● 间隔定时器</li> <li>● 方波输出</li> <li>● 外部事件计数器</li> <li>● 分频器</li> <li>● 输入脉冲间隔的测量</li> <li>● 输入信号的高/低电平宽度的测量</li> <li>● 延迟计数器</li> </ul>	<ul style="list-style-type: none"> <li>● 单触发脉冲输出</li> <li>● PWM 输出</li> <li>● 多重 PWM 输出</li> </ul>

### 5.13.1 独立通道运行功能

独立通道运行功能是能不受其他通道运行模式的影响而独立使用任意通道的功能。独立通道运行功能能用作以下模式：

- (1) 间隔定时器：能用作以固定间隔产生中断（INTTM）的基准定时器。
- (2) 方波输出：每当产生 INTTM 中断时，就触发翻转，从定时器输出引脚（TO）输出50% 占空比的方

波。

- (3) 外部事件计数器：对定时器输入引脚（TI）的输入信号的有效边沿进行计数，如果达到规定次数，就能用作产生中断的事件计数器。
- (4) 分频器功能：对定时器输入引脚（TI）的输入时钟进行分频，然后从输出引脚（TO）输出。
- (5) 输入脉冲间隔的测量：在定时器输入引脚（TI）的输入脉冲信号的有效边沿开始计数并且在下一个脉冲的有效边沿捕捉计数值，从而测量输入脉冲的间隔。
- (6) 输入信号的高/低电平宽度的测量：在定时器输入引脚（TI）的输入信号的一个边沿开始计数并且在另一个边沿捕捉计数值，从而测量输入信号的高电平或者低电平的宽度。
- (7) 延迟计数器：在定时器输入引脚（TI）的输入信号的有效边沿开始计数并且在经过任意延迟期间后产生中断。

## 5.13.2 多通道联动运行功能

多通道联动运行功能可将主控通道（主要控制周期的基准定时器）和从属通道（遵从主控通道运行的定时器）组合实现的功能。多通道联动运行功能能用作以下模式：

- (1) 单触发脉冲输出：将2个通道成对使用，生成能任意设定输出时序和脉宽的单触发脉冲。
- (2) PWM（Pulse Width Modulation）输出：将2个通道成对使用，生成能任意设定周期和占空比的脉冲。
- (3) 多重PWM（Pulse Width Modulation）输出：能通过扩展PWM功能并且使用1个主控通道和多个从属通道，以固定周期生成最多7种任意占空比的PWM信号。

## 5.13.3 8位定时器运行功能

8位定时器运行功能可将16位定时器通道用作2个8位定时器通道的功能。（只能使用通道1和通道3）

## 5.14 15位间隔定时器

本产品内置一个15位间隔定时器，可按事先设定的任意时间间隔产生中断（INTIT），可用于从深度睡眠模式中唤醒。

## 5.15 时钟输出/蜂鸣器输出控制电路

时钟输出控制器用于给外围IC提供时钟，蜂鸣器输出控制器用于输出蜂鸣器频率的方波。由专门的引脚实现时钟输出或者蜂鸣器输出（2通道）。

## 5.16 通用串行通讯单元

本产品内置2个通用串行通讯单元，每个单元最多有4个串行通讯通道。能实现标准SPI、简易SPI和UART的通信功能。各通道的功能分配如下：

### 5.16.1 3线串行接口（简易SPI）

与主控设备输出的串行时钟（SCK）同步进行数据的发送和接收。

这是使用1条串行时钟（SCK）、1条发送串行数据（SO）和1条接收串行数据（SI）共3条通信线进行通信的时钟同步通信接口。

#### [ 数据的发送和接收]

- 7位或者8位的数据长度
- 发送和接收数据的相位控制
- MSB/LSB优先的选择

#### [ 时钟控制]

- 主控或者从属的选择
- 输入/输出时钟的相位控制
- 由预分频器和通道内部计数器产生的传送周期
- 最大传送速率  
主控通信：Max.  $f_{CLK}/2$   
从属通信：Max.  $f_{MCK}/6$

#### [ 中断功能]

- 传送结束中断、缓冲器空中断

#### [ 错误检测标志]

- 溢出错误

### 5.16.2 带从属片选功能的 SPI

支持从属片选输入功能的SPI串行通信接口。这是使用一个从属片选输入（SS1）、1条串行时钟（SCK）、1条发送串行数据（SO）和1条接收串行数据（SI）共4条通信线进行通信的时钟同步通信接口。

#### [ 数据的发送和接收]

- 7位或者8位的数据长度
- 发送和接收数据的相位控制
- MSB/LSB优先的选择
- 发送和接收数据的电平设定

#### [ 时钟控制]

- 输入/输出时钟的相位控制
- 由预分频器和通道内部计数器产生的传送周期

- 最大传送速率  
从属通信：Max. fMCK/6

[ 中断功能]

- 传送结束中断、缓冲器空中断

[ 错误检测标志]

- 溢出错误

### 5.16.3 UART

通过串行数据发送 (TxD) 和串行数据接收 (Rx D) 共2条线进行异步通信的功能。使用这2条通信线，按数据帧 (由起始位、数据、奇偶校验位和停止位构成) 与其他通信方进行异步 (使用内部波特率) 的数据发送和接收。能通过使用发送专用 (偶数通道) 和接收专用 (奇数通道) 共2个通道来实现全双工UART通信，而且还能通过组合timer4单元和外部中断 (INTP0) 来支持LIN-bus。

[ 数据的发送和接收]

- 7位、8位或者9位的数据长度
- MSB/LSB优先的选择
- 发送和接收数据的电平设定、反相的选择
- 奇偶校验位的附加、奇偶校验功能
- 停止位的附加、停止位的检测

[ 中断功能]

- 传送结束中断、缓冲器空中断
- 帧错误、奇偶校验错误或者溢出错误引起的错误中断

[ 错误检测标志]

- 帧错误、奇偶校验错误、溢出错误

[ LIN-bus 功能]

- 唤醒信号的检测
- 间隔场 (BF) 的检测
- 同步场的测量、波特率的计算

### 5.17 标准串行接口 IICA

串行接口 IICA 有以下 3 种模式：

- 运行停止模式：这是用于不进行串行传送时的模式，能降低功耗。
- I2C 总线模式 (支持多主控)：此模式通过串行时钟 (SCLA) 和串行数据总线 (SDAA) 的2条线，与多个设备进行8位数据传送。符合I2C总线格式，主控设备能在串行数据总线上给从属设备生成“开始条件”、“地址”、“传送方向的指示”、“数据”和“停止条件”。从属设备通过硬件自动检测接收到的状态和数据。能通过此功能简化应用程序的I2C总线控制部分。因为串行接口IICA的SCLA引脚和SDAA引脚用作漏极开路输出，所以串行时钟线和串行数据总线需要上拉电阻。
- 唤醒模式：在深度睡眠模式中，当接收到来自主控设备的扩展码或者本地站地址时，能通过产生中断请求信号 (INTIICA) 解除深度睡眠模式。通过IICA控制寄存器进行设定。

## 5.18 模数转换器 (ADC)

本产品内置12位分辨率的模数转换器SARADC，可将模拟输入转换为数字值，支持多达15个通道的片外ADC模拟输入（ANI0~ANI14）。该ADC含有以下的功能：

- 12位分辨率、转换速率1.42Msps。
- 触发方式：支持软件触发，硬件触发和待机状态下的硬件触发
- 通道选择：支持单通道选择和多通道扫描两种模式
- 转换模式：支持单次转换和连续转换
- 工作电压：支持 $2.0V \leq VDD \leq 5.5V$ 的工作电压范围
- 可检测内置基准电压（1.45V）和温度传感器。

ADC 能通过下述的模式组合设定各种A/D 转换模式。

触发模式	软件触发	通过软件操作来开始转换。
	硬件触发无等待模式	通过检测硬件触发来开始转换。
	硬件触发等待模式	在切断电源的转换待机状态下，通过检测硬件触发来接通电源，在经过A/D电源稳定等待时间后自动开始转换。
通道选择模式	选择模式	选择1个通道的模拟输入，进行A/D转换。
	扫描模式	按顺序对4个通道的模拟输入进行A/D转换。能选择ANI0~ANI15中连续的4个通道作为模拟输入。
转换模式	单次转换模式	对所选通道进行1次A/D转换。
	连续转换模式	对所选通道进行连续的A/D转换，直到被软件停止为止。
采样时间/转换时间	采样时钟数/转换时钟数	采样时间可由寄存器设定，采样时钟数Min值为13.5个clk，转换时钟数Min值为31.5个clk。

## 5.19 可编程增益放大器 (PGA)

本产品内置两路可编程增益放大器（PGA0 和 PGA1），具有如下功能：

- 每路 PGA 的放大增益有 7 种选择：4 倍，8 倍，10 倍，12 倍，14 倍，16 倍，32 倍
- 可选择外部引脚作为 PGA 负端反馈电阻的地（可用作差分模式）
- PGA0 的输出可被选为用于 A/D 转换器的模拟输入或者比较器 0（CMP0）正端的模拟输入
- PGA1 的输出可被选为用于 A/D 转换器的模拟输入

## 5.20 比较器 (CMP)

本产品内置两通道比较器CMP0和CMP1，具有以下功能：

- 能选择比较器高速模式、比较器低速模式或者比较器窗口模式。
- 能给基准电压选择外部基准电压输入和内部基准电压。
- 能选择噪声消除数字滤波器的消除宽度。
- 能检测比较器输出的有效边沿并且产生中断信号。

- 能检测比较器输出的有效边沿并且将事件信号输出到联动控制器。

## 5.21 两线串行调试端口（SW-DP）

ARM 的 SW-DP 接口允许通过串行线调试工具连接到单片机。

## 5.22 安全功能

### 5.22.1 闪存 CRC 运算功能（高速 CRC、通用 CRC）

通过CRC 运算检测闪存的数据错误。

能根据不同的用途和使用条件，分别使用以下2 个CRC。

- 高速CRC：在初始化程序中，能停止CPU的运行并且高速检查整个代码闪存区。
- 通用 CRC：在 CPU 运行中，不限于代码闪存区而能用于多用途的检查。

### 5.22.2 RAM 奇偶校验错误检测功能

在读 RAM 数据时，检测奇偶校验错误。

### 5.22.3 SFR 保护功能

防止因 CPU 失控而改写重要的 SFR（Special Function Register）。

### 5.22.4 非法存储器存取检测功能

检测对非法存储器区域（没有存储器的区域或者存取受限的区域）的非法存取。

### 5.22.5 频率检测功能

能使用 timer4 单元自检测 CPU 或外围硬件时钟频率。

### 5.22.6 A/D 测试功能

通过对A/D 转换器的正 (+) 基准电压、负 (-) 基准电压、模拟输入通道 (ANI)、温度传感器输出电压以及内部基准电压进行A/D 转换来对A/D 转换器进行自检测。

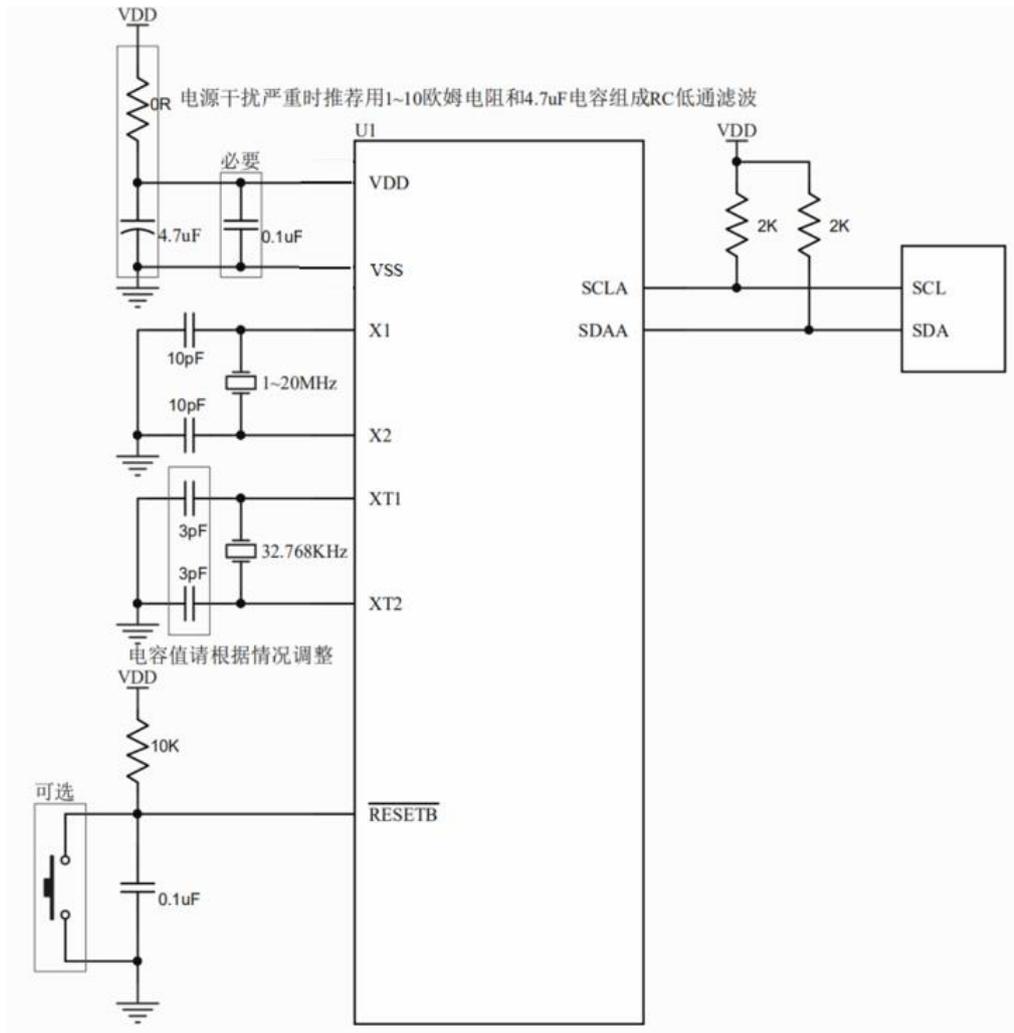
### 5.22.7 输入/输出端口的数字输出信号电平检测功能

在输入/ 输出端口为输出模式时，能读引脚的输出电平。

## 6 电气特性

### 6.1 典型应用外围电路

MCU 典型应用外围电路的器件连接参考如下：



## 6.2 绝对最大电压额定值

( $T_A = -40 \sim +105^\circ\text{C}$ )

项目	符号	条件	额定值	单位
电源电压	VDD		- 0.5~+6.5	V
输入电压	VI	P00~P02、P10~P13、P20~P26、 P30~P37、EXCLK、EXCLKS、RESETB	- 0.3~VDD+0.3 <sup>注1</sup>	V
输出电压	VO	P01~P02、P10~P13、P20~P26、 P30~P37	- 0.3~VDD+0.3 <sup>注1</sup>	V
模拟输入电压	VAI	ANI0~ANI14	- 0.3~VDD+0.3 并且 - 0.3~AVREF(+)+0.3 <sup>注1、2</sup>	V

注：

1. 不超过 6.5V。
2. A/D 转换对象的引脚不能超过 AVREF(+)+0.3。

注意：

即使是各项目中的 1 个项目瞬间超过绝对最大额定值，也可能降低产品的质量。绝对最大额定值是可能给产品带来物理性损伤的额定值，必须在不超过额定值的状态下使用产品。

备注：

1. 在没有特别指定的情况下，复用引脚的特性和端口引脚的特性相同。
2. AVREF(+): A/D 转换器的正 (+) 基准电压
3. 将 VSS 作为基准电压。

## 6.3 绝对最大电流额定值

( $T_A = -40 \sim +105^\circ\text{C}$ )

项目	符号	条件		额定值	单位
高电平输出电流	IOH1	每个引脚	P10~P11、P20~P26、P30~P37	- 40	mA
		引脚合计	P10~P11、P20~P26、P30~P37	- 170	mA
	IOH2	每个引脚	P01~P02、P12~P13	- 0.5	mA
		引脚合计		- 2	mA
低电平输出电流	IOL1	每个引脚	P10~P11、P20~P26、P30~P37	40	mA
		引脚合计	P10~P11、P20~P26、P30~P37	170	mA
	IOL2	每个引脚	P01~P02、P12~P13	1	mA
		引脚合计		5	mA
工作环境温度	TA	通常运行时		- 40~+105	°C
		闪存编程时			
保存温度	Tstg			- 65~+150	°C

注意:

即使是各项目中的 1 个项目瞬间超过绝对最大额定值, 也可能降低产品的质量。绝对最大额定值是可能给产品带来物理性损伤的额定值, 必须在不超过额定值的状态下使用产品。

备注:

在没有特别指定的情况下, 复用引脚的特性和端口引脚的特性相同。

## 6.4 振荡电路特性

### 6.4.1 X1, XT1 特性

( $T_A = -40 \sim +105^\circ\text{C}$ 、 $2.0\text{V} \leq \text{VDD} \leq 5.5\text{V}$ 、 $\text{VSS} = 0\text{V}$ )

项目	谐振器	条件	MIN	TYP	MAX	单位
X1 时钟振荡频率 (fx)	陶瓷谐振器/ 晶体谐振器	$2.0\text{V} \leq \text{VDD} \leq 5.5\text{V}$	1.0	-	20.0	MHz
XT1 时钟振荡频率 (fxt)	晶体谐振器	$2.0\text{V} \leq \text{VDD} \leq 5.5\text{V}$	32	32.768	35	kHz

注:

只表示振荡电路的频率容许范围, 指令执行时间请参照 AC 特性。

请委托谐振器厂商给予安装电路后的评估, 并且在确认振荡特性后使用。

### 6.4.2 内部振荡器特性

( $T_A = -40 \sim +105^\circ\text{C}$ 、 $2.0\text{V} \leq \text{VDD} \leq 5.5\text{V}$ 、 $\text{VSS} = 0\text{V}$ )

谐振器	条件	MIN	TYP	MAX	单位
高速内部振荡器的时钟频率 (fIH) <sup>注1,2</sup>		1.0		64.0	MHz
高速内部振荡器的时钟频率精度	$T_A = -20 \sim +105^\circ\text{C}$	-1.0		+1.0	%
	$T_A = -40 \sim -20^\circ\text{C}$	-2.0		+2.0	%
低速内部振荡器的时钟频率 (fIL)		10	15	20	kHz
		20	30	40	kHz

注:

1. 通过选项字节选择高速内部振荡器的频率。

2. 只表示振荡电路的特性, 指令执行时间请参照 AC 特性。

## 6.5 DC 特性

### 6.5.1 引脚特性

( $T_A = -40 \sim +105^\circ\text{C}$ 、 $2.0\text{V} \leq \text{VDD} \leq 5.5\text{V}$ 、 $\text{VSS} = 0\text{V}$ )

项目	符号	条件	MIN	TYP	MAX	单位	
高电平输出 电流 <sup>注1</sup>	IOH1	P10~P11、P20~P26、P30~P37 单独 1 个引脚	$2.0\text{V} \leq \text{VDD} \leq 5.5\text{V}$ $-40 \sim +85^\circ\text{C}$			-10.0 <sup>注2</sup>	mA
			$2.0\text{V} \leq \text{VDD} \leq 5.5\text{V}$ $85 \sim +105^\circ\text{C}$			-3.0 <sup>注2</sup>	
		引脚合计（占空比 $\leq 70\%$ 时 <sup>注3</sup> ）	$2.0\text{V} \leq \text{VDD} \leq 5.5\text{V}$ $-40 \sim +85^\circ\text{C}$			-135.0	mA
			$2.0\text{V} \leq \text{VDD} \leq 5.5\text{V}$ $85 \sim +105^\circ\text{C}$			-60.0	
	IOH2	P01~P02、P12~P13 单独 1 个引脚	$2.0\text{V} \leq \text{VDD} \leq 5.5\text{V}$			-0.1 <sup>注2</sup>	mA
		引脚合计（占空比 $\leq 70\%$ 时 <sup>注3</sup> ）	$2.0\text{V} \leq \text{VDD} \leq 5.5\text{V}$			-1.5	mA

注：

1. 这是即使电流从 VDD 引脚流到输出引脚也保证器件工作的电流值。
2. 不能超过合计的电流值。
3. 这是“占空比 $\leq 70\%$ 条件”的输出电流值。

改为占空比 $> 70\%$ 的输出电流值能用以下的计算式进行计算（将占空比改为  $n\%$  的情况）。

- 引脚合计的输出电流 =  $(\text{IOH} \times 0.7) / (n \times 0.01)$

<计算例子>  $\text{IOH} = -10.0\text{mA}$ 、 $n = 80\%$

引脚合计的输出电流 =  $(-10.0 \times 0.7) / (80 \times 0.01) \approx -8.7\text{mA}$

各引脚的电流不会因占空比而变，而且不会流过绝对最大额定值以上的电流。

备注：在没有特别指定的情况下，复用引脚的特性和端口引脚的特性相同。

( $T_A = -40 \sim +105^\circ\text{C}$ 、 $2.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$ )

项目	符号	条件		MIN	TYP	MAX	单位	
低电平输出 电流 <sup>注1</sup>	IOL1	P10~P11、P20~P26、P30~P37 单独 1 个引脚	$2.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ $-40 \sim +85^\circ\text{C}$			20.0 注2	mA	
			$2.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ $85 \sim +105^\circ\text{C}$			8.5 注2		
		全部引脚合计 (占空比 $\leq 70\%$ 时 <sup>注3</sup> )		$2.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ $-40 \sim +85^\circ\text{C}$			150.0	mA
				$2.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ $85 \sim +105^\circ\text{C}$			80.0	
	IOL2	P01~P02、P12~P13 单独 1 个引脚	$2.0\text{V} \leq V_{DD} \leq 5.5\text{V}$			0.4 注2	mA	
		全部引脚合计 (占空比 $\leq 70\%$ 时 <sup>注3</sup> )	$2.0\text{V} \leq V_{DD} \leq 5.5\text{V}$			5.0	mA	

注:

1. 这是即使电流从输出引脚流到 VSS 引脚也保证器件工作的电流值。
2. 不能超过合计的电流值。
3. 这是“占空比 $\leq 70\%$ 条件”的输出电流值。

改为占空比 $> 70\%$ 的输出电流值能用以下的计算式进行计算(将占空比改为 n% 的情况)。

• 引脚合计的输出电流 =  $(I_{OL} \times 0.7) / (n \times 0.01)$

<计算例子>  $I_{OL} = 10.0\text{mA}$ 、 $n = 80\%$

引脚合计的输出电流 =  $(10.0 \times 0.7) / (80 \times 0.01) \approx 8.7\text{mA}$

各引脚的电流不会因占空比而变, 而且不会流过绝对最大额定值以上的电流。

备注: 在没有特别指定的情况下, 复用引脚的特性和端口引脚的特性相同。

( $T_A = -40 \sim +105^\circ\text{C}$ 、 $2.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$ )

项目	符号	条件		MIN	TYP	MAX	单位
高电平输入 电压	VIH1	P00~P02、P12~P13、P20~P26、P30~ P37	施密特输入	0.8VDD		VDD	V
	VIH2	P10~P11	CMOS 输入	0.7VDD		VDD	V
低电平输入 电压	VIL1	P00~P02、P12~P13、P20~P26、P30~ P37	施密特输入	0		0.2VDD	V
	VIL2	P10~P11	CMOS 输入	0		0.3VDD	V

备注: 在没有特别指定的情况下, 复用引脚的特性和端口引脚的特性相同。

(TA = -40 ~ +105°C, 2.0V ≤ VDD ≤ 5.5V, VSS = 0V)

项目	符号	条件	MIN	TYP	MAX	单位	
高电平输出电压	VOH1	P10~P11、P20~P26、P30~P37	4.0V ≤ VDD ≤ 5.5V、 IOH1 = -10.0mA 注1	VDD - 1.5			V
			4.0V ≤ VDD ≤ 5.5V、 IOH1 = -3.0mA	VDD - 0.7			V
			2.4V ≤ VDD ≤ 5.5V、 IOH1 = -2.0mA	VDD - 0.6			V
			2.0V ≤ VDD ≤ 5.5V、 IOH1 = -1.5mA	VDD - 0.5			V
	VOH2	P01~P02、P12~P13	2.0V ≤ VDD ≤ 5.5V、 IOH2 = -100 μA	VDD - 0.5			V
低电平输出电压	VOL1	P10~P11、P20~P26、P30~P37	4.0V ≤ VDD ≤ 5.5V、 IOL1 = 20.0mA 注1			1.3	V
			4.0V ≤ VDD ≤ 5.5V、 IOL1 = 8.5mA			0.7	V
			2.4V ≤ VDD ≤ 5.5V、 IOL1 = 3.0mA			0.6	V
			2.4V ≤ VDD ≤ 5.5V、 IOL1 = 1.5mA			0.4	V
	VOL2	P01~P02、P12~P13	2.0V ≤ VDD ≤ 5.5V、 IOL2 = 400 μA			0.4	V

注：1. 温度范围限定为-40~+85°C。

备注：在没有特别指定的情况下，复用引脚的特性和端口引脚的特性相同。

(TA = -40~+105°C、2.0V ≤ VDD ≤ 5.5V、VSS = 0V)

项目	符号	条件	MIN	TYP	MAX	单位	
高电平输入漏电流	ILIH1	P00、P10~P11、P20~P26、P30~P37	VI=VDD		1	μA	
	ILIH2	RESETB	VI=VDD		1	μA	
	ILIH3	P01~P02、P12~P13 (X1、X2、EXCLK、XT1、XT2、EXCLKS)	VI=VDD, 输入端口和外部时钟输入时		1	μA	
			VI=VDD, 连接谐振器时		10	μA	
低电平输入漏电流	ILIL1	P00、P10~P11、P20~P26、P30~P37	VI=VSS		-1	μA	
	ILIL2	RESETB	VI=VSS		-1	μA	
	ILIL3	P01~P02、P12~P13 (X1、X2、EXCLK、XT1、XT2、EXCLKS)	VI=VSS, 输入端口和外部时钟输入时		-1	μA	
			VI=VSS, 连接谐振器时		-10	μA	
内部上拉电阻	RU	P00、P10~P11、P20~P26、P30~P37	VI=VSS, 输入端口时	10	30	100	kΩ
内部下拉电阻	RD	P20~P26、P30~P37	VI=VDD, 输入端口时	10	30	100	kΩ

备注：在没有特别指定的情况下，复用引脚的特性和端口引脚的特性相同。

## 6.5.2 电源电流特性

( $T_A = -40 \sim +105^\circ\text{C}$ 、 $2.0\text{V} \leq \text{VDD} \leq 5.5\text{V}$ 、 $\text{VSS} = 0\text{V}$ )

项目	符号	条件		MIN.	TYP.	MAX.	单位		
电源电流 <sup>注1</sup>	I <sub>DD1</sub>	运行模式	高速内部振荡器	f <sub>HOCO</sub> =64MHz、f <sub>IH</sub> =64MHz <sup>注3</sup>		2.2	6.1	mA	
				f <sub>HOCO</sub> =48MHz、f <sub>IH</sub> =48MHz <sup>注3</sup>		1.9	5.4		
				f <sub>HOCO</sub> =8MHz、f <sub>IH</sub> =8MHz <sup>注3</sup>		0.6	1.4		
		高速主系统时钟	f <sub>MX</sub> =20MHz <sup>注2</sup>	输入方波		0.9	2.8	mA	
				连接晶振		0.9	2.8		
		副系统时钟运行	f <sub>SUB</sub> =32.768kHz <sup>注4</sup>	输入方波		65	80	uA	
	连接晶振				65	80			
	I <sub>DD2</sub>	睡眠模式	高速内部振荡器		f <sub>HOCO</sub> =64MHz、f <sub>IH</sub> =64MHz <sup>注3</sup>		1.7	3.6	mA
					f <sub>HOCO</sub> =48MHz、f <sub>IH</sub> =48MHz <sup>注3</sup>		1.4	2.8	
					f <sub>HOCO</sub> =8MHz、f <sub>IH</sub> =8MHz <sup>注3</sup>		0.5	0.8	
			高速主系统时钟	f <sub>MX</sub> =20MHz <sup>注2</sup>	输入方波		0.7	1.4	mA
					连接晶振		0.7	1.4	
副系统时钟运行			f <sub>SUB</sub> =32.768kHz <sup>注5</sup>	输入方波		0.7	12.5	uA	
	连接晶振			0.7	12.5				
I <sub>DD3</sub> <sup>注6</sup>	深睡眠模式 <sup>注7</sup>	T <sub>A</sub> =-40°C~+70°C VDD=3.0V			0.45	3.0	uA		
		T <sub>A</sub> =-40°C~+85°C VDD=3.0V			0.45	5.0			
		T <sub>A</sub> =-40°C~+105°C VDD=3.0V			0.45	12			

- 注： 1. 这是流过 VDD 的总电流，包含输入引脚固定为 VDD 或者 VSS 状态的输入漏电流。TYP. 值：CPU 处于乘法运算指令执行 (IDD1)，且不包含外围工作电流。MAX. 值：CPU 处于全指令执行动作 (IDD1)，且包含外围工作电流，但不包含流到 A/D 转换器、LVD 电路、I/O 端口以及内部上拉或者下拉电阻的电流，也不包含改写数据闪存时的电流。
2. 这是高速内部振荡器和副系统时钟停止振荡的情况。
3. 这是高速主系统时钟和副系统时钟停止振荡的情况。
4. 这是高速内部振荡器和高速主系统时钟停止振荡的情况。
5. 这是高速内部振荡器和高速主系统时钟停止振荡的情况。包含流到 RTC 的电流，但是不包含流到 15 位间隔定时器和看门狗定时器的电流。
6. 不包含流到 RTC、15 位间隔定时器和看门狗定时器的电流。
7. 有关深度睡眠模式中副系统时钟运行时的电流值，请参照睡眠模式中副系统时钟运行时的电流值。

备注：

1. f<sub>IL</sub>：低速内部振荡器的时钟频率
2. f<sub>SUB</sub>：副系统时钟频率 (XT1 时钟振荡频率)
3. f<sub>CLK</sub>：CPU/外围硬件的时钟频率
4. TYP. 值的温度条件是 T<sub>A</sub>=25°C。

( $T_A = -40 \sim +105^\circ\text{C}$ ,  $2.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ ,  $V_{SS} = 0\text{V}$ )

参数	符号	条件	MIN.	TYP.	MAX.	Unit	
低速内部振荡器工作电流	IFIL <sup>注1</sup>			0.2		uA	
RTC 工作电流	IRTC <sup>注1,2,3</sup>			0.04		uA	
15 位间隔定时器工作电流	IIT <sup>注1,2,4</sup>			0.02		uA	
看门狗定时器工作电流	IWDT <sup>注1,2,5</sup>	fIL=15kHz		0.22		uA	
AD 转换器工作电流	IADC <sup>注1,6</sup>	ADC HS 模式@64MHz		2.2		mA	
		ADC HS 模式@4MHz		1.3		mA	
		ADC LC 模式@24MHz		1.1		mA	
		ADC LC 模式@4MHz		0.8		mA	
PGA 工作电流		每个通道		480	700	uA	
比较器工作电流	ICMP <sup>注1,9</sup>	每个通道	不使用内部基准电压		60	100	uA
			使用内部基准电压		80	140	uA
LVD 工作电流	ILVD <sup>注1,7</sup>			0.08		uA	

注：

1. 这是流过VDD 的电流。
2. 这是高速内部振荡器和高速系统时钟停止振荡的情况。
3. 这是只流到实时时钟（RTC）的电流（不包含低速内部振荡器和XT1 振荡电路的工作电流）。在运行模式或者睡眠模式中实时时钟运行的情况下，微控制器的电流值为IDD1或者IDD2加上IRTC的值。另外，当选择低速内部振荡器时，必须加上IFIL。副系统时钟运行时的IDD2包含实时时钟的工作电流。
4. 这是只流到15位间隔定时器的电流（不包含低速内部振荡器和XT1振荡电路的工作电流）。在运行模式或者睡眠模式中15位间隔定时器运行的情况下，微控制器的电流值为IDD1或者IDD2加上IIT的值。另外，当选择低速内部振荡器时，必须加上IFIL。
5. 这是只流到看门狗定时器的电流（包含低速内部振荡器的工作电流）。在看门狗定时器运行的情况下，微控制器的电流值为IDD1或者IDD2或者IDD3加上IWDT的值。
6. 这是只流到A/D转换器的电流（表中给出了部分频率动作的典型值）。在运行模式或者睡眠模式中A/D转换器运行的情况下，微控制器的电流值为IDD1或者IDD2加上IADC的值。
7. 这是只流到LVD电路的电流。在LVD电路运行的情况下，微控制器的电流值为IDD1或者IDD2或者IDD3加上ILVD的值。
8. 这是只流到D/A转换器的电流。在运行模式或者睡眠模式中D/A转换器运行的情况下，微控制器的电流值为IDD1或者IDD2加上IDAC的值。
9. 这是只流到比较器电路的电流。在比较器电路运行的情况下，微控制器的电流值为IDD1或者IDD2或者IDD3加上ICMP的值。

备注：

1. fIL：低速内部振荡器的时钟频率
2. fSUB：副系统时钟频率（XT1时钟振荡频率）
3. fCLK：CPU/外围硬件的时钟频率
4. TYP. 值的温度条件是 $T_A = 25^\circ\text{C}$ 。

## 6.6 AC 特性

( $T_A = -40 \sim +105^\circ\text{C}$ 、 $2.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$ )

项目	符号	条件		MIN	TYP	MAX	单位
指令周期 (最短指令执行时间)	TCY	主系统时钟 (fMAIN) 运行	$2.0\text{V} \leq V_{DD} \leq 5.5\text{V}$	0.015625		1	$\mu\text{s}$
		副系统时钟 (fSUB) 运行	$2.0\text{V} \leq V_{DD} \leq 5.5\text{V}$	28.5	30.5	31.3	$\mu\text{s}$
外部系统时钟频率	fEX	$2.0\text{V} \leq V_{DD} \leq 5.5\text{V}$		1.0		20.0	MHz
	fEXS	$2.0\text{V} \leq V_{DD} \leq 5.5\text{V}$		32.0		35.0	kHz
外部系统时钟输入 的高低电平宽度	tEXH、 tEXL	$2.0\text{V} \leq V_{DD} \leq 5.5\text{V}$		24			ns
	tEXHS 、tEXLS	$2.0\text{V} \leq V_{DD} \leq 5.5\text{V}$		13.7			$\mu\text{s}$
TI00 ~ TI03、输入 的高低电平宽度	tTIH、 tTIL	$2.0\text{V} \leq V_{DD} \leq 5.5\text{V}$		$1/f_{MCK} +$ 10			ns
TO00 ~ TO03、 TO10 ~ TO13 的 输出频率	fTO	$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$				16	MHz
		$2.4\text{V} \leq V_{DD} < 4.0\text{V}$				8	MHz
		$2.0\text{V} \leq V_{DD} < 2.4\text{V}$				4	MHz
CLKBUZ0、 CLKBUZ1 的输出频率	fPCL	$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$				16	MHz
		$2.4\text{V} \leq V_{DD} < 4.0\text{V}$				8	MHz
		$2.0\text{V} \leq V_{DD} < 2.4\text{V}$				4	MHz
中断输入的高低电 平宽度	tINTH、 tINTL	INTP0 ~ INTP11	$2.0\text{V} \leq V_{DD} \leq 5.5\text{V}$	1			$\mu\text{s}$
RESETB 的低电平 宽度	tRSL			10			$\mu\text{s}$

备注：fMCK：timer4单元的运行时钟频率

## 6.7 外围功能特性

### 6.7.1 通用接口单元

#### (1) UART 模式

- ( $T_A = -40 \sim +85^\circ\text{C}$ 、 $2.0\text{V} \leq \text{VDD} \leq 5.5\text{V}$ 、 $\text{Vss} = 0\text{V}$ )

项目	条件		规格值		单位
			MIN	MAX	
传送速率	$2.0\text{V} \leq \text{VDD} \leq 5.5\text{V}$			fMCK/6	bps
		最大传送速率的理论值 fMCK=fCLK		10.6	Mbps

- ( $T_A = +85 \sim +105^\circ\text{C}$ 、 $2.0\text{V} \leq \text{VDD} \leq 5.5\text{V}$ 、 $\text{Vss} = 0\text{V}$ )

项目	条件		规格值		单位
			MIN	MAX	
传送速率	$2.0\text{V} \leq \text{VDD} \leq 5.5\text{V}$			fMCK/12	bps
		最大传送速率的理论值 fMCK=fCLK		5.3	Mbps

## (2) 三线SPI模式（主控模式，内部时钟输出）

(TA = -40 ~ +105°C, 2.0V ≤ VDD ≤ 5.5V, VSS = 0V)

项目	符号	条件	-40 ~ +85° C		+85 ~ +105° C		单位	
			MIN	MAX	MIN	MAX		
SCLKp 周期 时间	tKCY1	tKCY1 ≥ 2/fCLK	4.0V ≤ VDD ≤ 5.5V	31.25		62.5		ns
			2.7V ≤ VDD ≤ 5.5V	41.67		83.3		
			2.4V ≤ VDD ≤ 5.5V	65		125		ns
			2.0V ≤ VDD ≤ 5.5V	125		250		ns
SCLKp 高/低 电平宽度	tKH1	4.0V ≤ VDD ≤ 5.5V	tKCY1/2-4		tKCY1/2-7		ns	
		2.7V ≤ VDD ≤ 5.5V	tKCY1/2-5		tKCY1/2-10		ns	
	tKL1	2.4V ≤ VDD ≤ 5.5V	tKCY1/2-10		tKCY1/2-20		ns	
		2.0V ≤ VDD ≤ 5.5V	tKCY1/2-19		tKCY1/2-38		ns	
SDIp 准备时间 (对 SCLKp↑)	tSIK1	4.0V ≤ VDD ≤ 5.5V	12		23		ns	
		2.7V ≤ VDD ≤ 5.5V	17		33		ns	
		2.4V ≤ VDD ≤ 5.5V	20		38		ns	
		2.0V ≤ VDD ≤ 5.5V	28		55		ns	
SDIp 保持时间 (对 SCLKp↑)	tKSI1	2.0V ≤ VDD ≤ 5.5V	5		10		ns	
SCLKp↓ → SDOp 输出延迟时间	tKSO1	2.0V ≤ VDD ≤ 5.5V C=20pF <sup>注1</sup>		5		10	ns	

注1. C是SCLKp、SDOp 输出线的负载电容。

 注意:通过端口输入模式寄存器和端口输出模式寄存器,将SDIp引脚选择为通常的输入缓冲器并且将SDOp引  
脚和SCLKp引脚选择为通常的输出模式。

## (3) 三线SPI模式（从属模式，外部时钟输入）

(TA = -40 ~ +105°C, 2.0V ≤ VDD ≤ 5.5V, VSS = 0V)

项目	符号	条件		-40 ~ +85° C		+85 ~ +105° C		单位
				MIN	MAX	MIN	MAX	
SCLKp 周期 时间	tKCY2	4.0V ≤ VDD ≤ 5.5V	20MHz < fMCK	8/fMCK		16/fMCK		ns
			fMCK ≤ 20MHz	6/fMCK		12/fMCK		ns
		2.7V ≤ VDD ≤ 5.5V	16MHz < fMCK	8/fMCK		16/fMCK		ns
			fMCK ≤ 16MHz	6/fMCK		12/fMCK		ns
		2.4V ≤ VDD ≤ 5.5V	6/fMCK and 500		12/fMCK and 1000		ns	
2.0V ≤ VDD ≤ 5.5V	6/fMCK and 750		12/fMCK and 1500		ns			
SCLKp 高/低 电平宽度	tKH2	4.0V ≤ VDD ≤ 5.5V		tKCY1/2-7		tKCY1/2-14		ns
	tKL2	2.7V ≤ VDD ≤ 5.5V		tKCY1/2-8		tKCY1/2-16		ns
		2.0V ≤ VDD ≤ 5.5V		tKCY1/2-18		tKCY1/2-36		ns
SDIp 准备时间 (对 SCLKp↑)	tSIK2	2.7V ≤ VDD ≤ 5.5V		1/fMCK+20		1/fMCK+40		ns
		2.0V ≤ VDD ≤ 5.5V		1/fMCK+30		1/fMCK+60		ns
SDIp 保持时间 (对 SCLKp↑)	tKSI2	2.0V ≤ VDD ≤ 5.5V		1/fMCK+31		1/fMCK+62		ns
SCLKp↓→SDOp 输出延迟时间	tKSO2	2.7V ≤ VDD ≤ 5.5V C=30pF <sup>注1</sup>		2/fMC K+44		2/fMC K+66		ns
		2.4V ≤ VDD ≤ 5.5V C=30pF <sup>注1</sup>		2/fMC K+75		2/fMC K+113		ns
		2.0V ≤ VDD ≤ 5.5V C=30pF <sup>注1</sup>		2/fMC K+100		2/fMC K+150		ns

注1. C是SCLKp、SDOp 输出线的负载电容。

注意:通过端口输入模式寄存器和端口输出模式寄存器,将SDIp引脚和SCLKp引脚选择为通常的输入缓冲器并且将SDOp引脚选择为通常的输出模式。

## (4) 四线SPI模式（从属模式，外部时钟输入）

(TA = -40 ~ +105°C, 2.0V ≤ VDD ≤ 5.5V, VSS = 0V)

项目	符号	条件		-40 ~ +85° C		+85 ~ +105° C		单位
				MIN	MAX	MIN	MAX	
SSI00 建立时间	tSSIK	DAPmn=0	2.7V ≤ VDD ≤ 5.5V	120		240		ns
			2.0V ≤ VDD ≤ 5.5V	200		400		ns
		DAPmn=1	2.7V ≤ VDD ≤ 5.5V	1/fMCK+120		1/fMCK+240		ns
			2.0V ≤ VDD ≤ 5.5V	1/fMCK+200		1/fMCK+400		ns
SSI00 保持时间	tkSSI	DAPmn=0	2.7V ≤ VDD ≤ 5.5V	1/fMCK+120		1/fMCK+240		ns
			2.0V ≤ VDD ≤ 5.5V	1/fMCK+200		1/fMCK+400		ns
		DAPmn=1	2.7V ≤ VDD ≤ 5.5V	120		240		ns
			2.0V ≤ VDD ≤ 5.5V	200		400		ns

注意:通过端口输入模式寄存器和端口输出模式寄存器,将SDIp引脚和SCLKp引脚选择为通常的输入缓冲器并且将SDOp引脚选择为通常的输出模式。

## 6.7.2 串行接口 I<sup>2</sup>C

### (1) I<sup>2</sup>C 标准模式

( $T_A = -40 \sim +105^{\circ}\text{C}$ 、 $2.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$ )

项目	符号	条件	规格值		单位
			MIN	MAX	
SCLA0 时钟频率	fSCL	标准模式: fCLK $\geq$ 1MHz		100	kHz
启动条件的建立时间	t <sub>SU</sub> : STA		4.7		$\mu\text{s}$
启动条件的保持时间 <sup>注1</sup>	t <sub>HD</sub> : STA		4.0		$\mu\text{s}$
当 SCLA0 为低时 保持时间	t <sub>LOW</sub>		4.7		$\mu\text{s}$
当 SCLA0 为高时 保持时间	t <sub>HIGH</sub>		4.0		$\mu\text{s}$
数据建立时间 (接收)	t <sub>SU</sub> : DAT		250		ns
数据保持时间 (发送) <sup>注2</sup>	t <sub>HD</sub> : DAT		0	3.45	$\mu\text{s}$
停止条件的建立时间	t <sub>SU</sub> : STO		4.0		$\mu\text{s}$
总线空闲时间	t <sub>BUF</sub>		4.7		$\mu\text{s}$

注:

1. 在产生开始条件或重新开始条件后生成第一个时钟脉冲。
2. 在正常传送期间需要保证 t<sub>HD</sub>: DAT 的最大值 (MAX.)，在进行应答 (ACK) 时需要等待。

备注:

各模式的 C<sub>b</sub> (通信线电容) 的 MAX. 值和此时的 R<sub>b</sub> (通信线的上拉电阻值) 的值如下:

标准模式: C<sub>b</sub>=400pF、R<sub>b</sub>=2.7k $\Omega$

### (2) I<sup>2</sup>C 快速模式

( $T_A = -40 \sim +105^{\circ}\text{C}$ 、 $2.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$ )

项目	符号	条件	规格值		单位
			MIN	MAX	
SCLA0 时钟频率	fSCL	快速模式: fCLK $\geq$ 3.5MHz		400	kHz
启动条件的建立时间	t <sub>SU</sub> : STA		0.6		$\mu\text{s}$
启动条件的保持时间 <sup>注1</sup>	t <sub>HD</sub> : STA		0.6		$\mu\text{s}$
当 SCLA0 为低时 保持时间	t <sub>LOW</sub>		1.3		$\mu\text{s}$
当 SCLA0 为高时 保持时间	t <sub>HIGH</sub>		0.6		$\mu\text{s}$
数据建立时间 (接收)	t <sub>SU</sub> : DAT		100		ns
数据保持时间 (发送) <sup>注2</sup>	t <sub>HD</sub> : DAT		0	0.9	$\mu\text{s}$
停止条件的建立时间	t <sub>SU</sub> : STO		0.6		$\mu\text{s}$
总线空闲时间	t <sub>BUF</sub>		1.3		$\mu\text{s}$

注：

1. 在产生开始条件或重新开始条件后生成第一个时钟脉冲。
2. 在正常传送期间需要保证tHD: DAT 的最大值(MAX.)，在进行应答(ACK)时需要等待。

备注：

各模式的Cb(通信线电容)的MAX.值和此时的Rb(通信线的上拉电阻值)的值如下：

快速模式：Cb=320pF、Rb=1.1kΩ

### (3) I<sup>2</sup>C 增强型快速模式

(TA= -40~+105°C、2.0V≤VDD≤5.5V、Vss=0V)

项目	符号	条件	规格值		单位
			MIN	MAX	
SCLA0 时钟频率	fSCL	增强型快速模式： fCLK≥10MHz		1000	kHz
启动条件的建立时间	tSU: STA		0.26		μs
启动条件的保持时间 <sup>注1</sup>	tHD: STA		0.26		μs
当 SCLA0 为低时 保持时间	tLOW		0.5		μs
当 SCLA0 为高时 保持时间	tHIGH		0.26		μs
数据建立时间(接收)	tSU: DAT		50		ns
数据保持时间(发送) <sup>注2</sup>	tHD: DAT		0	0.45	μs
停止条件的建立时间	tSU: STO		0.26		μs
总线空闲时间	tBUF		0.5		μs

注：

1. 在产生开始条件或重新开始条件后生成第一个时钟脉冲。
2. 在正常传送期间需要保证tHD: DAT的最大值(MAX.)，在进行应答(ACK)时需要等待。

备注：

各模式的Cb(通信线电容)的MAX.值和此时的Rb(通信线的上拉电阻值)的值如下：

增强型快速模式：Cb=120pF、Rb=1.1kΩ

## 6.8 模拟特性

### 6.8.1 A/D 转换器特性

A/D 转换器特性的区分

输入通道	基准电压	基准电压(+)=AV <sub>REFP</sub> 基准电压(-)=AV <sub>REFM</sub>	基准电压(+)=V <sub>DD</sub> 基准电压(-)=V <sub>SS</sub>
ANI0 ~ ANI15		参照6.7.1(1)。	参照6.7.1 (2)。
内部基准电压, 温度传感器的输出电压			

(1) 选择基准电压(+)=AV<sub>REFP</sub>/ANI0、基准电压(-)=AV<sub>REFM</sub>/ANI1的情况

(TA=-40~+105°C、2.0V≤AV<sub>REFP</sub>≤VDD≤5.5V、VSS=0V、基准电压(+)=AV<sub>REFP</sub>、基准电压(-)=AV<sub>REFM</sub>=0V)

项目	符号	条件		MIN.	TYP.	MAX.	单位
分辨率	RES				12		bit
综合误差	AINL	12位分辨率	2.0V ≤ AV <sub>REFP</sub> ≤ 5.5V		3		LSB
转换时间 注3	t <sub>CONV</sub>	12位分辨率 转换对象: ANI2 ~ ANI15	2.0V ≤ VDD ≤ 5.5V	45			Tmclk
		12位分辨率 转换对象: 内部基准电压、 温度传感器的输出电压、 PGA输出电压	2.0V ≤ VDD ≤ 5.5V	72			Tmclk
零刻度误差 注1	E <sub>ZS</sub>	12位分辨率	2.0V ≤ AV <sub>REFP</sub> ≤ 5.5V		0		LSB
满刻度误差 注1	E <sub>FS</sub>	12位分辨率	2.0V ≤ AV <sub>REFP</sub> ≤ 5.5V		0		LSB
积分线性误差 注1	ILE	12位分辨率	2.0V ≤ AV <sub>REFP</sub> ≤ 5.5V			±1	LSB
微分线性误差 注1	DLE	12位分辨率	2.0V ≤ AV <sub>REFP</sub> ≤ 5.5V			±1.5	LSB
模拟输入电压	V <sub>AIN</sub>	ANI2 ~ ANI15		0		AV <sub>REFP</sub>	V
		内部基准电压 (2.0V ≤ VDD ≤ 5.5V)			V <sub>BGR</sub> 注2		V
		温度传感器的输出电压 (2.0V ≤ VDD ≤ 5.5V)			V <sub>TMPS25</sub> 注2		V

注 1. 不包含量化误差 (±1/2 LSB)。

2. 请参照“6.7.2 温度传感器/内部基准电压的特性”。

3. Tmclk为AD的动作时钟周期, 最大动作频率为64MHz。

(2) 选择基准电压(+)=V<sub>DD</sub>、基准电压(-)=V<sub>SS</sub>的情况

 (T<sub>A</sub>=-40~+105°C、2.0V≤V<sub>DD</sub>≤5.5V、V<sub>SS</sub>=0V、基准电压(+)=V<sub>DD</sub>、基准电压(-)=V<sub>SS</sub>)

项目	符号	条件		MIN.	TYP.	MAX.	单位
分辨率	RES				12		bit
综合误差	AINL	12位分辨率	2.0V ≤ AV <sub>REFP</sub> ≤ 5.5V		6		LSB
转换时间 注3	t <sub>CONV</sub>	12位分辨率 转换对象: ANI0 ~ ANI15	2.0V ≤ VDD ≤ 5.5V	45			Tmclk
		12位分辨率 转换对象: 内部基准电压、 温度传感器的输出电压、 PGA输出电压	2.0V ≤ VDD ≤ 5.5V	72			Tmclk
零刻度误差 注1	E <sub>ZS</sub>	12位分辨率	2.0V ≤ AV <sub>REFP</sub> ≤ 5.5V		0		LSB
满刻度误差 注1	E <sub>FS</sub>	12位分辨率	2.0V ≤ AV <sub>REFP</sub> ≤ 5.5V		0		LSB
积分线性误差 注1	ILE	12位分辨率	2.0V ≤ AV <sub>REFP</sub> ≤ 5.5V			±2	LSB
微分线性误差 注1	DLE	12位分辨率	2.0V ≤ AV <sub>REFP</sub> ≤ 5.5V			±3	LSB
模拟输入电压	V <sub>AIN</sub>	ANI0 ~ ANI15		0		V <sub>DD</sub>	V
		内部基准电压 (2.0V ≤ VDD ≤ 5.5V)		V <sub>BGR</sub> 注2			V
		温度传感器的输出电压 (2.0V ≤ VDD ≤ 5.5V)		V <sub>TMPS25</sub> 注2			V

- 注 1. 不包含量化误差 (±1/2 LSB)。
2. 请参照“6.7.2 温度传感器/内部基准电压的特性”。
3. Tmclk为AD的动作时钟周期, 最大动作频率为64MHz。

## 6.8.2 温度传感器/内部基准电压的特性

( $T_A = -40 \sim +105^\circ\text{C}$ 、 $2.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$ )

项目	符号	条件	MIN	TYP	MAX	单位
温度传感器的输出电压	VTMPS25	$T_A = 25^\circ\text{C}$		1.09		V
内部基准电压	VBGR	$T_A = 10 \sim 60^\circ\text{C}$	1.38	1.45	1.5	V
		$T_A = -40 \sim 10^\circ\text{C}$ 、 $T_A = 60 \sim 105^\circ\text{C}$	1.32	1.45	1.58	V
温度系数	FVTMPS	取决于温度传感器电压的温度		-3.5		$\text{mV}/^\circ\text{C}$
运行稳定等待时间	tAMP		5			$\mu\text{s}$

## 6.8.3 比较器

( $T_A = -40 \sim +105^\circ\text{C}$ 、 $2.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$ )

项目	符号	条件	MIN	TYP	MAX	单位
输入偏差电压	$V_{IOCOMP}$			$\pm 10$	$\pm 40$	mV
输入电压范围	$V_{ICMP}$		0		VDD	V
内部基准电压偏差	$\Delta V_{IBREF}$	CmRVM 寄存器 : 7FH ~ 80H (m = 0, 1)			$\pm 2$	LSB
		其他			$\pm 1$	LSB
响应时间	tCR, tCF	输入振幅 $\pm 100\text{mV}$		70	150	ns
运行稳定时间 <sup>注1</sup>	tCMP	CMPn=0→1	VDD= 3.3 ~ 5.5V		1	$\mu\text{s}$
			VDD= 2.0 ~ 3.3V		3	
基准电压稳定时间	tVR	CVRE=0→1 <sup>注2</sup>			20	$\mu\text{s}$
工作电流	$I_{CMPDD}$	Separately, it is defined as the operation current of peripheral functions.				

注 1: 从比较器动作使能 (CMPnEN=0 → 1) 到满足 CMP 的各项 DC/AC 式样要求所需要的时间。

注 2: 内部基准电压发生器使能 (by setting the CVREm bit to 1; m = 0 to 1) 后, 经过基准电压稳定时间, 才可以使能比较器输出 (CnOE bit = 1; n = 0 to 1)

## 6.8.4 可编程增益放大器 PGA

( $T_A = -40 \sim +105^\circ\text{C}$ 、 $2.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$ )

参数	符号	条件	MIN.	TYP.	MAX.	Unit
输入偏差电压	$V_{IOPGA}$				$\pm 10$	mV
输入电压范围	$V_{IPGA}$		0		$0.9 \times V_{DD}$	V
输出电压范围	$V_{IOHPGA}$		$0.93 \times V_{DD}$			V
	$V_{IOLPGA}$				$0.07 \times V_{DD}$	V
增益偏差		x4			$\pm 1$	%

		x8				±1	%
		x10				±1	%
		x12				±2	%
		x14				±2	%
		x16				±2	%
		x32				±3	%
转换速率	SR <sub>RPGA</sub>	上升 Vin= 0.1VDD/gain to 0.9VDD/gain. 10 to 90% of output voltage amplitude	4.0 V ≤ VDD ≤ 5.5 V (Other than x32)	3.5			V/us
			4.0 V ≤ VDD ≤ 5.5 V (x32)	3.0			
			2.0 V ≤ VDD ≤ 4.0V	0.5			
	SR <sub>FPGA</sub>	下降 Vin= 0.1VDD/gain to 0.9VDD/gain. 90 to 10% of output voltage amplitude	4.0 V ≤ VDD ≤ 5.5 V (Other than x32)	3.5			
			4.0 V ≤ VDD ≤ 5.5 V (x32)	3.0			
			2.0 V ≤ VDD ≤ 4.0V	0.5			
运行稳定时间 <sup>注1</sup>	t <sub>PGA</sub>	x4				5	uS
		x8				5	uS
		x10				5	uS
		x12				10	uS
		x14				10	uS
		x16				10	uS
		x32				10	uS
工作电流	I <sub>PGADD</sub>	Separately, it is defined as the operation current of peripheral functions.					

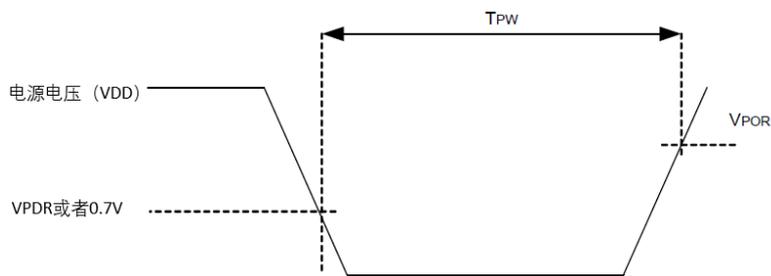
注 1 从 PGA 动作使能 (PGAEN=1) 到满足 PGA 的各项 DC 和 AC 式样要求所需要的时间

## 6.8.5 POR 电路特性

( $T_A = -40 \sim +105^\circ\text{C}$ 、 $V_{SS} = 0\text{V}$ )

项目	符号	条件	MIN	TYP	MAX	单位
检测电压	VPOR	电源电压上升时		1.50	2.0	V
	VPDR	电源电压下降时	1.37	1.45	1.53	V
最小脉宽 <sup>注1</sup>	TPW		300			$\mu\text{s}$

注1. 这是在 $V_{DD}$  低于 $V_{PDR}$  时POR 复位所需的时间。另外，在深度睡眠 模式中通过设定时钟运行状态控制寄存器 (CSC) 的bit0 (HI0STOP) 和bit7 (MSTOP) 停止主系统时钟 ( $f_{\text{MAIN}}$ ) 的振荡时，是从 $V_{DD}$  低于0.7V到回升超过 $V_{POR}$ 为止的POR复位所需的时间。



## 6.8.6 LVD 电路特性

### 1、复位模式和中断模式

( $T_A = -40 \sim +105^{\circ}\text{C}$ 、 $V_{PDR} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$ )

项目	符号	条件	MIN	TYP	MAX	单位
检测电压	VLVD0	电源电压上升时		4.06		V
		电源电压下降时		3.98		V
	VLVD1	电源电压上升时		3.75		V
		电源电压下降时		3.67		V
	VLVD2	电源电压上升时		3.13		V
		电源电压下降时		3.06		V
	VLVD3	电源电压上升时		3.02		V
		电源电压下降时		2.96		V
	VLVD4	电源电压上升时		2.92		V
		电源电压下降时		2.86		V
	VLVD5	电源电压上升时		2.81		V
		电源电压下降时		2.75		V
	VLVD6	电源电压上升时		2.71		V
		电源电压下降时		2.65		V
	VLVD7	电源电压上升时		2.61		V
		电源电压下降时		2.55		V
	VLVD8	电源电压上升时		2.50		V
		电源电压下降时		2.45		V
	VLVD9	电源电压上升时		2.09		V
		电源电压下降时		2.04		V
最小脉宽	tLW		300			$\mu\text{s}$
检测延迟					300	$\mu\text{s}$

## 2、中断和复位模式

(TA = -40~+105°C、VPDR ≤ VDD ≤ 5.5V、VSS=0V)

项目	符号	条件	MIN.	TYP.	MAX.	单位	
中断& 复位 模式	VLVDA0	VPOC2、VPOC1、VPOC0=0、0、0，下降复位电压	1.60	1.63	1.66	V	
	VLVDA1	LVIS1、LVIS0=1、0	上升复位解除电压	1.74	1.77	1.81	V
			下降中断电压	1.70	1.73	1.77	V
	VLVDA2	LVIS1、LVIS0=0、1	上升复位解除电压	1.84	1.88	1.91	V
			下降中断电压	1.80	1.84	1.87	V
	VLVDA3	LVIS1、LVIS0=0、0	上升复位解除电压	2.86	2.92	2.97	V
			下降中断电压	2.80	2.86	2.91	V
	VLVDB0	VPOC2、VPOC1、VPOC0=0、0、1，下降复位电压	1.80	1.84	1.87	V	
	VLVDB1	LVIS1、LVIS0=1、0	上升复位解除电压	1.94	1.98	2.02	V
			下降中断电压	1.90	1.94	1.98	V
	VLVDB2	LVIS1、LVIS0=0、1	上升复位解除电压	2.05	2.09	2.13	V
			下降中断电压	2.00	2.04	2.08	V
	VLVDB3	LVIS1、LVIS0=0、0	上升复位解除电压	3.07	3.13	3.19	V
			下降中断电压	3.00	3.06	3.12	V
	VLVDC0	VPOC2、VPOC1、VPOC0=0、1、0，下降复位电压	2.40	2.45	2.50	V	
	VLVDC1	LVIS1、LVIS0=1、0	上升复位解除电压	2.56	2.61	2.66	V
			下降中断电压	2.50	2.55	2.60	V
	VLVDC2	LVIS1、LVIS0=0、1	上升复位解除电压	2.66	2.71	2.76	V
			下降中断电压	2.60	2.65	2.70	V
	VLVDC3	LVIS1、LVIS0=0、0	上升复位解除电压	3.68	3.75	3.82	V
			下降中断电压	3.60	3.67	3.74	V
	VLVDD0	VPOC2、VPOC1、VPOC0=0、1、1，下降复位电压	2.70	2.75	2.81	V	
	VLVDD1	LVIS1、LVIS0=1、0	上升复位解除电压	2.86	2.92	2.97	V
			下降中断电压	2.80	2.86	2.91	V
VLVDD2	LVIS1、LVIS0=0、1	上升复位解除电压	2.96	3.02	3.08	V	
		下降中断电压	2.90	2.96	3.02	V	
VLVDD3	LVIS1、LVIS0=0、0	上升复位解除电压	3.98	4.06	4.14	V	
		下降中断电压	3.90	3.98	4.06	V	

## 6.8.7 电源电压的上升斜率特性

(TA = -40~+105°C、VSS=0V)

项目	符号	条件	MIN	TYP	MAX	单位
电源电压的上升斜率	SVDD				54	V/ms

## 6.9 Memory 特性

### 6.9.1 Flash Memory

( $T_A = -40 \sim +105^\circ\text{C}$ ,  $2.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ ,  $V_{SS} = 0\text{V}$ )

Symbol	Parameter	Conditions	MIN	MAX	Unit
T <sub>prog</sub>	Word Program(32bit)	$T_A = -40 \sim +105^\circ\text{C}$	24	30	μs
T <sub>erase</sub>	Sector erase(512B)	$T_A = -40 \sim +105^\circ\text{C}$	4	5	ms
	Chip erase	$T_A = -40 \sim +105^\circ\text{C}$	20	40	ms
N <sub>END</sub>	Endurance	$T_A = -40 \sim +105^\circ\text{C}$	100		kcycle
t <sub>RET</sub>	Data retention	100 kcycle(note2) at $T_A = 105^\circ\text{C}$	20		Years

Note1: Data based on characterization results, not tested in production.

Note2: Cycling performed over the whole temperature range.

### 6.9.2 RAM Memory

( $T_A = -40 \sim +105^\circ\text{C}$ ,  $2.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ ,  $V_{SS} = 0\text{V}$ )

Symbol	Parameter	Conditions	MIN	MAX	Unit
V <sub>ramhold</sub>	RAM Hold Voltage	$T_A = -40 \sim +105^\circ\text{C}$	0.8		V

## 6. 10 Electrical sensitivity 特性

### 6. 10. 1 Electrostatic discharge (ESD)

Symbol	Parameter	Conditions	Class	Passed Value	Unit
V <sub>ESD(HBM)</sub>	Electrostatic discharge voltage (human body model)	TA = +25°C, conforming to JESD22-A114	3A	6000	V

Note: Data based on characterization results, not tested in production.

### 6. 10. 2 Static latch-up (LU)

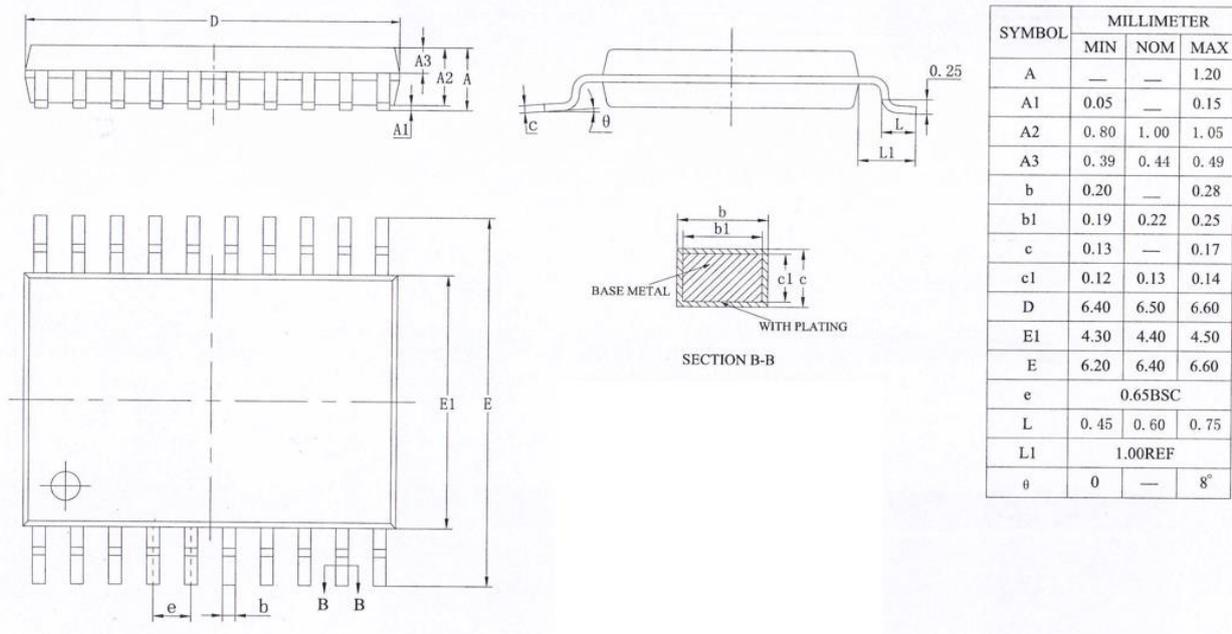
Symbol	Parameter	Conditions	Class
LU	Static latch-up class	TA = +25°C conforming to JESD78E	I levelA

Note. Data based on characterization results, not tested in production.

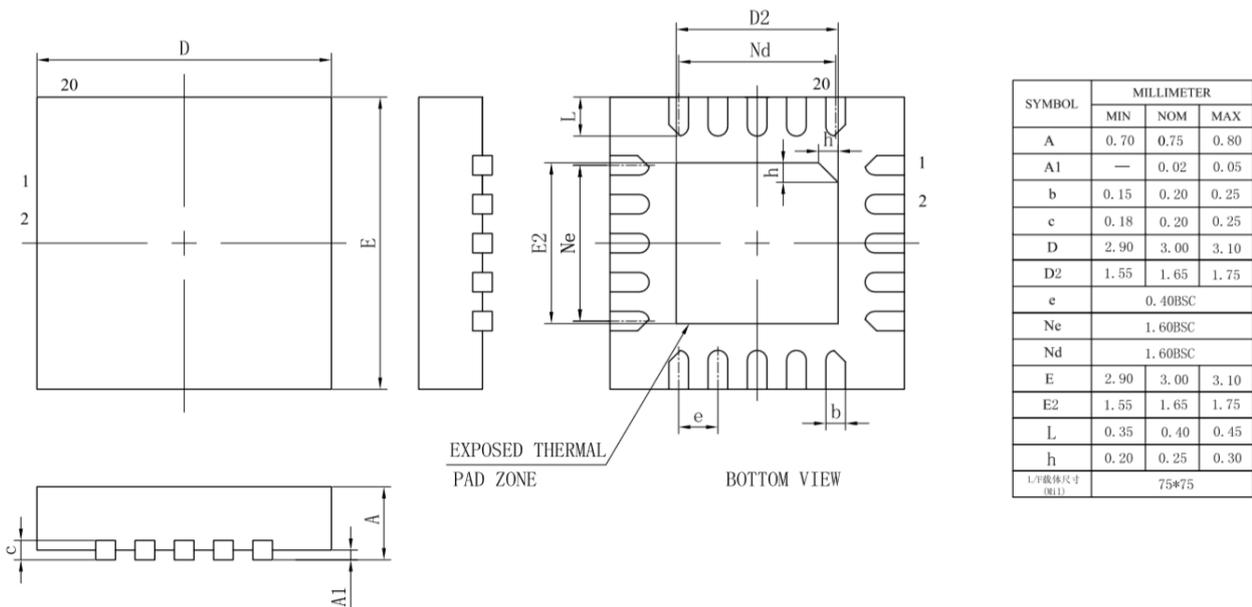
# 7 封装尺寸图

## 7.1 20 引脚产品

20TSSOP (6.5x4.4mm, 0.65mm 间距)

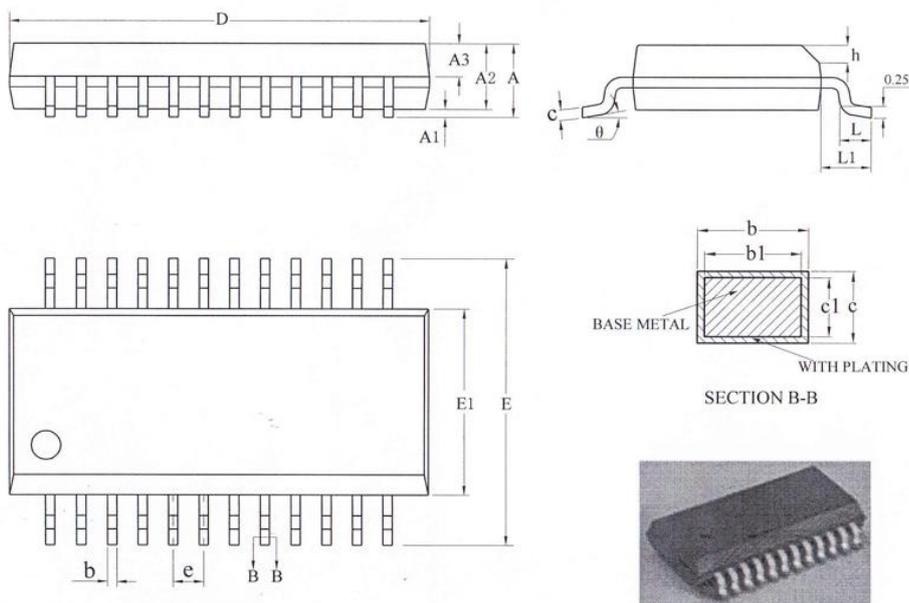


20QFN (3x3mm, 0.4mm 间距)



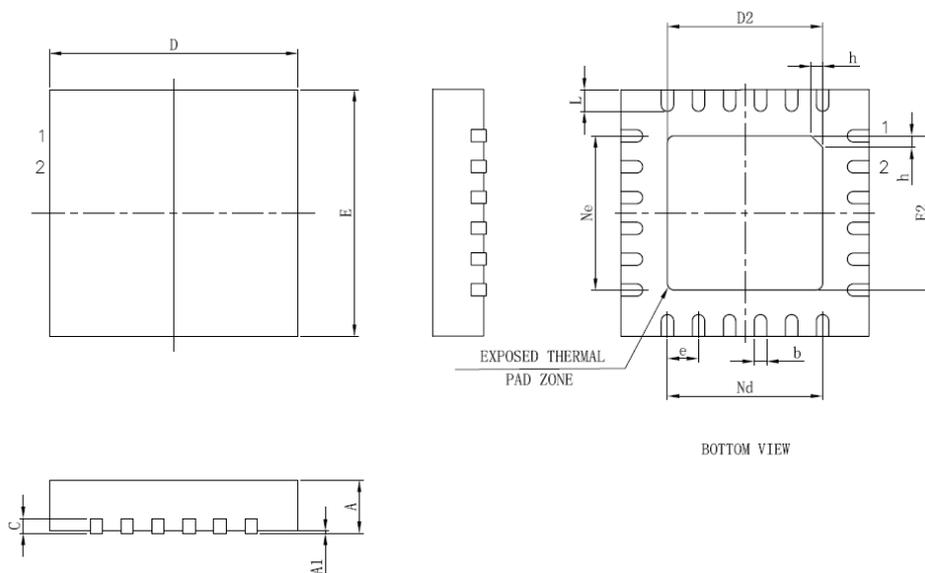
## 7.2 24 引脚产品

### 1. 24SS0P (8.65x3.9mm, 0.635mm 间距)



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	—	—	1.75
A1	0.10	0.15	0.25
A2	1.30	1.40	1.50
A3	0.60	0.65	0.70
b	0.23	—	0.31
b1	0.22	0.25	0.28
c	0.20	—	0.24
c1	0.19	0.20	0.21
D	8.55	8.65	8.75
E	5.80	6.00	6.20
E1	3.80	3.90	4.00
e	0.635BSC		
h	0.30	—	0.50
L	0.50	—	0.80
L1	1.05REF		
θ	0	—	8°

### 2. 24QFN (4x4mm, 0.5mm 间距)



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	0.70	0.75	0.80
A1	—	0.02	0.05
b	0.18	0.25	0.30
c	0.18	0.20	0.25
D	3.90	4.00	4.10
D2	2.40	2.50	2.60
e	0.50BSC		
Ne	2.50BSC		
Nd	2.50BSC		
E	3.90	4.00	4.10
E2	2.40	2.50	2.60
L	0.35	0.40	0.45
h	0.30	0.35	0.40
L/F载体尺寸	110x110		

## 8 修改履历

Rev.	发行日	修订内容	
		页/章节	修订处
1.0	2019.10.15	—	初版发行
	2019.11.02	1.2, 6.4.2	产品型号一览表更新（型号减少），IDD结果更新。
1.1	2020.01.07	功能, 5.18	ADC转换速率更新，页眉更新。
1.2	2020.04.11	功能, 1, 4, 6.1, 7.1	删除TSSOP16封装型号相关内容；追加典型应用电路示意图。
1.3	2020.07.06	6.5.2, 6.9, 6.10	IDD1运行模式MAX电流修改（条件变更）。 添加Memory及Electrical sensitivity特性描述章节。